

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

特許第3207174号

(P3207174)

(45)発行日 平成13年 9 月10日 (2001. 9. 10)

(24)登録日 平成13年 7 月 6 日 (2001. 7. 6)

(51)Int.Cl. ⁷	識別記号	F I	
H 0 5 K 3/46		H 0 5 K 3/46	Q
			N
H 0 1 L 23/12		1/18	J
H 0 5 K 1/18		H 0 1 L 23/12	N

請求項の数 2 (全 6 頁)

(21)出願番号	特願平11-24425	(73)特許権者	000006633 京セラ株式会社 京都府京都市伏見区竹田烏羽殿町 6 番地
(22)出願日	平成11年 2 月 1 日 (1999. 2. 1)	(72)発明者	林 桂 鹿児島県国分市山下町 1 番 4 号 京セラ 株式会社総合研究所内
(65)公開番号	特開2000-223837(P2000-223837A)	審査官	中川 隆司
(43)公開日	平成12年 8 月11日 (2000. 8. 11)	(56)参考文献	特開 平10-154874 (J P, A) 特開 平10-275966 (J P, A) 特開 平10-51150 (J P, A)
審査請求日	平成11年 6 月16日 (1999. 6. 16)	(58)調査した分野(Int.Cl. ⁷ , D B名)	H05K 3/46 H05K 1/18
前置審査			

(54)【発明の名称】 電気素子搭載配線基板およびその製造方法

발명의 명칭

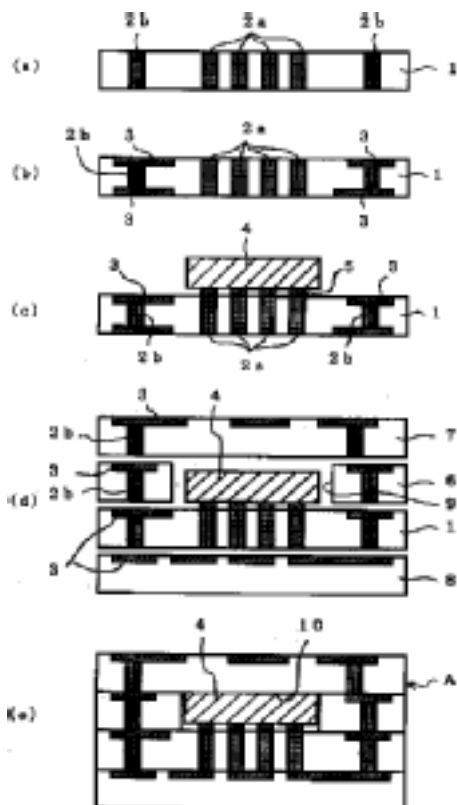
(54) 전기 소자 탑재 배선 기판 및 그 제조 방법

요약

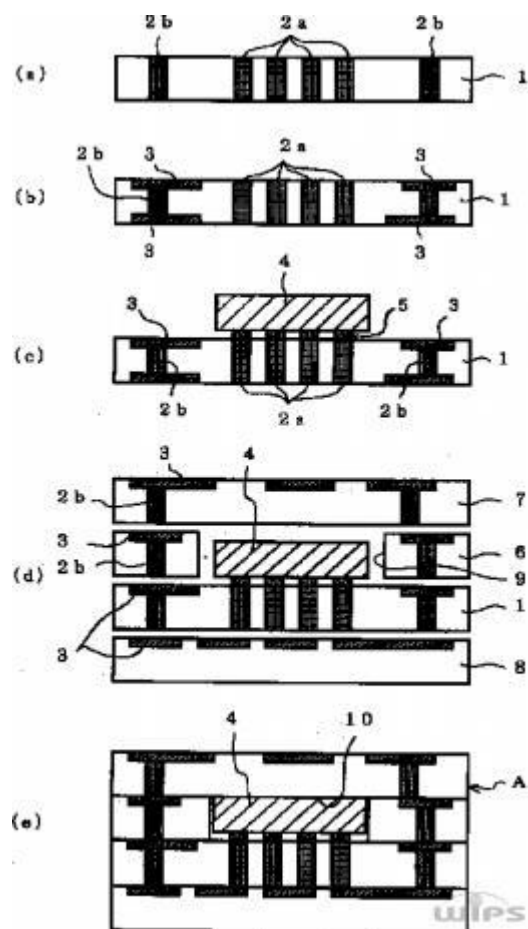
【요약】

【과제】 반도체 소자나 전자 부품 등의 전기 소자를 탑재하고 기판의 소형화와 소자의 실장 밀도를 향상시킬 수 있는 배선 기판과 그것을 용이하게 제작할 수 있는 제조 방법을 제공한다.

【해결 수단】 적어도 열경화성 수지를 포함한 복수의 절연 시트 1, 6, 7을 적층해서 이루어지는 절연 기판과 절연 기판의 표면 및 내부에 형성된 배선 회로층 3과 비어홀 도체 2를 구비하는 배선 기판의 공극 9 내에 전기 소자 4가 탑재되고 전기 소자 4의 전극 5와 접속되는 비어홀 도체 2 a에 열경화성 수지의 경화 온도 T_1 이하의 낮은 융점 T_2 를 가지는 저융점 금속을 함유시켜 절연 시트의 열경화시에 비어홀 도체 2 a와 전기 소자 4와의 접속을 동시에 수행한다.



대표도면



청구항

【청구항1항】

【특허청구범위】 【청구항 1】 적어도 열경화성 수지를 포함한 복수의 절연층을 적층해서 이루어지는 절연 기판과 상기 절연 기판의 표면 및 내부에 형성된 배선 회로층과 금속 분말이 충전되어서 이루어지는 비어홀 도체를 구비하는 배선 기판내부가 밀폐된 공극 중에 전기 소자가 탑재되고 상기 전기 소자의 전극과 상기 비어홀 도체가 전기적으로 접속해서 이루어지는 전기 소자 탑재 배선 기판에 있어서 상기 전극과 접속되는 비어홀 도체가 상기 열경화성 수지의 경화 온도보다 10℃이상 낮다음점을 가지는 저융점 금속과, 융점이 열경화성 수지의 경화 온도보다 높은 고용점 금속과의 혼합물을 함유해, 상기 저융점 금속과 상기 고용점 금속이 체적 비율로 10:90~90:10의 비율로 구성되어, 상기 비어홀 도체와 상기 전기 소자의 전극을 상기 비어홀 도체 중의 저융점 금속의 가열 용융에 의해 전기적으로 접속 고정하여 되는 것을 특징으로 하는 전기 소자 탑재 배선 기판.

【청구항2항】

【청구항 2】 적어도 열경화성 수지를 함유하는 미경화의 절연 시트에 비어홀을 형성하고 상기 비어홀 중에 상기 열경화성 수지의 경화 온도보다 10℃이상 낮은 융점을 가지는 저융점 금속과 융점이 열경화성 수지의 경화 온도보다 높은 고용점 금속과의 혼합물을 함유하고 상기 저융점 금속과 상기 고용점 금속이 체적 비율로 10:90~90:10의 비율로 구성된다 도체 페이스트를 충전해 비어홀 도체를 형성하는 A공정과 상기 절연 시트의 표면에 소정의 전기 소자를 탑재하고 상기 전기 소자의 전극과 상기 비어홀 도체의 단부 노출부를 맞닿게 하는 B공정과 상기 전기 소자를 재치한 절연 시트의 표면에, 상기 전기 소자가 밀폐된 공극 중에 수납 탑재되도록 다른 절연 시트를 적층하는 C공정과 상기 적층물을 상기 열경화성 수지의 열경화 온도로 가열해 상기 절연 시트를 경화시키는 것과 동시에, 상기 비어홀 도체 내의 상기 저융점 금속을 용융시켜 상기 전기 소자의 전극과 비어홀 도체를 상기 용융한 저융점 금속에 의해 전기적으로 접속하는 D공정을 구비하는 것을 특징으로 하는 전기 소자 탑재 배선 기판 제조 방법.

상세한 설명

【발명의 상세한 설명】

【0001】

【발명이 속하는 기술 분야】 본 발명은 예를 들면 다층 배선 기판 및 반도체 소자 수납용 패키지 등에 적합하며, 특히 절연 기판 내부에 전기 소자가 내장되어서 이루어지는 전기 소자 탑재 배선 기판과 그 제조 방법에 관한 것이다.

【0002】

【종래 기술】 전자기기는 소형화가 진행되고 있지만, 최근 휴대 정보 단말기의 발달이나 컴퓨터를 휴대해 조작하는, 이른바 모바일 컴퓨팅의 보급에 의해 또한 소형, 박형 및 고화질의 다층 배선 기판이 요구되는 경향이 있다. 또한 종래의 다층 배선 기판에 대해서 반도체 소자나 콘덴서 소자, 저항 소자 등의 전기 소자를 탑재시킬 경우에는 미리 제작된 인쇄 배선 기판의 표면에 소자를 접착하고 와이어 본딩에 의해 배선 기판의 배선 회로층과 접속하고 또는 배선 기판의 표면에 전기 소자를 반전 등에 의해 직접 실장하고 실장한 소자를 수지에 의해 몰드하는 방법, 절연 기판의 표면에 오목부를 형성하여 그 오목부 내에 소자를 수납해 수지 몰드하거나 덮개에 의해 오목부를 기밀하게 밀봉하는 방법 등이 채택되어 있다.

【0003】 또한 최근에는 휴대 정보 단말 등 소형 경량 박형화가 요구되는 용도에 이용하는 기판에 대해서 최근에는 TAB(tape automated bonding)라고 하는 방법이 이용되고 있다. TAB 접속법은 소정 부분에 반도체 소자를 수납하는 구멍이 형성된 폴리이미드 수지 등의 필름의 전면에 금속박을 접착한 후, 이 금속박을 포토 에칭에 의해 반도체 소자의 접속하기 위한 이너리드와 아우터 리드로 구성되는 리드 배선층이 형성된, 이른바 TAB 테이프에 대해서 반도체 소자의 범프와 이너리드를 접속하는 방법이다.

【0004】

【발명이 해결하고자 하는 과제】 그렇지만 종래의 전기 소자를 탑재하는 방법에 있어서는 미리 제작한 배선 기판의 표면에 전기 소자를 탑재하고 배선 회로층과 전기적으로 접속하는 공정이 필요하고 전기 소자를 포함한 전기 장치를 완성할 때까지의 제조 공정이 많아 고비용을 초래하고 있었다. 게다가 전기 소자의 탑재부가 배선 기판의 표면뿐이기 위해 기판의 얇은층화, 소형화 및 복수의 전기 소자의 고밀도 실장화를 저해하고 있었다.

【0005】 또한 접속 방법에 있어서도 반도체 소자의 실장을 와이어 본딩에 의해 수행할 경우, 접속 패드는 200μm 정도의 피치가 필요해서 그것보다 작은 피치에서의 접속이 어려워져, 소형화에 대응할 수 없는 것이었다. 또한 각각의 단자 간을 접속할 필요가 있기 위해, 접속에 필요한 시간이 길어져, 생산성이 떨어지는 문제가 있었다. 게다가 와이어 본딩에 의한 접속은 와이어가 루프를 그리도록 배선 하지 않을 수 없기 때문에 필연적으로 실리콘 칩의 두께 방향으로 0.5 mm 정도의 클리어런스를 만들 수밖에 없게 되며 반도체 장치의 박형화를 저해하고 있었다.

【0006】 이것에 대해서 TAB 접속법은 반도체 소자와 리드를 한 번의 접속 처리로 접속할 수 있는 것에서 단시간에 접속할 수 있기 때문에, 양산성이 우수하다라는 이점을 가지는 반면 TAB 테이프를 붙이는 동작을 편면에 접착한 폴리이미드 수지 필름을 사용하는 것 마저 실현 가능한 접속 방법이기 때문에 접속 단자가 500을 넘으면 20 μ m 이하의 배선펙이 필요한 등 실리콘 칩의 단자 수 증가에 대응할 수 없다고 하는 문제가 있었다.

【0007】 따라서, 본 발명은 반도체 소자나 전자 부품(콘덴서 소자, 저항 소자, 필터 소자, 발진 소자 등)의 전기 소자를 탑재하고 기판의 소형화와 소자의 실장 밀도를 향상시킬 수 있는 전기 소자 탑재 배선 기판을 제공하는 것을 목적으로 하는 것이다. 또한 본 발명은 배선 기판 내부에 전기 소자를 내장할 수 있는 배선 기판을 용이하게 제작할 수 있는 전기 소자 탑재 배선 기판 제조 방법을 제공하는 것을 목적으로 하는 것이다.

【0008】

【과제를 해결하기 위한 수단】 본 발명자는 전기 소자가 밀폐된 공극 중에 탑재한 배선 기판의 소형화 및 제조의 간략화에 대해서 검토를 거듭한 결과, 비어홀 도체 중에 절연 기판 중에 포함되는 열경화성 수지의 경화 온도보다 낮은 융점을 가지는 저융점 금속과 융점이 열경화성 수지의 경화 온도보다 높은 고융점 금속을 소정 비율로 혼합한 혼합물을 함유시킴으로써 상기 전기 소자의 전극과 상기 비어홀 도체와의 접속을 저융점 금속의 가열 용융에 의해 전기 소자의 전극을 비어홀 도체와 접속시킴으로써 전기 소자를 배선 기판 내에 용이하게 내장할 수 있는 것을 찾아내, 본 발명에 이르렀다.

【0009】 즉 본 발명의 전기 소자 탑재 배선 기판은 적어도 열경화성 수지를 포함한 복수의 절연층을 적층해서 이루어지는 절연 기판과 상기 절연 기판의 표면 및 내부에 형성된 배선 회로층과 금속 분말이 충전되어서 이루어지는 비어홀 도체를 구비하는 배선 기판 내부가 밀폐된 공극 중에 전기 소자가 탑재되고 상기 전기 소자의 전극과 상기 비어홀 도체가 전기적으로 접속해서 이루어지는 전기 소자 탑재 배선 기판에 있어서 상기 전극과 접속되는 비어홀 도체가 상기 열경화성 수지의 경화 온도 보다 10℃이상 낮다 융점을 가지는 저융점 금속과, 융점이 열경화성 수지의 경화 온도보다 높은 고융점 금속과의 혼합물을 함유해, 상기 저융점 금속과 상기 고융점 금속이 체적 비율로 10:90~90:10의 비율로 구성되어, 상기 비어홀 도체와 상기 전기 소자의 전극을 상기 비어홀 도체 중의 저융점 금속의 가열 용융에 의해 전기적으로 접속 고정하여 되는 것을 특징으로 하는 것이다.

【0010】 또한 본 발명의 전기 소자 탑재 배선 기판 제조 방법에 의하면 적어도 열경화성 수지를 함유하는 미경화의 절연 시트에 비어홀을 형성하고 상기 비어홀 중에 상기 열경화성 수지의 경화 온도 보다 10℃이상 낮은 융점을 가지는 저융점 금속과 융점이 열경화성 수지의 경화 온도보다 높은 고융점 금속과의 혼합물을 함유하고 상기 저융점 금속과 상기 고융점 금속이 체적 비율로 10:90~90:10의 비율로 구성된다 도체 페이스트를 충전해 비어홀 도체를 형성하는 A공정과 상기 절연 시트의 표면에 소정의 전기 소자를 탑재하고 상기 전기 소자의 전극과 상기 비어홀 도체의 단부 노출부를 맞닿게 하는 B공정과 상기 전기 소자를 재치한 절연 시트의 표면에, 상기 전기 소자가 밀폐된 공극 중에 수납 탑재되도록 다른 절연 시트를 적층하는 C공정과 상기 적층물을 상기 열경화성 수지의 열경화 온도로 가열해 상기 절연 시트를 경화시키는 것과 동시에, 상기 비어홀 도체 내의 상기 저융점 금속을 용융시켜 상기 전기 소자의 전극과 비어홀 도체를 상기 용융한 저융점 금속에 의해 전기적으로 접속하는 D공정을 구비하는 것을 특징으로 하는 것이다.

【0011】

【발명의 실시 형태】 이하, 본 발명을 도면을 기초로 설명한다. 도 1은 본 발명의 전기 소자 탑재 배선 기판을 제조하기 위한 제조 공정을 설명하기 위한 도이다.

【0012】 도 1에 의하면 우선 도 1(a)에 나타난 바와 같이, 경화 온도 T_1 의 열경화성 수지를 포함한 연질(B스테이지 상태)의 절연 시트 1을 제작하고 이 절연 시트 1에는 두께 방향으로 관통하는 비어홀을 형성하고 그 비어홀 중 전기 소자의 전극과 접속되는 비어홀 내에 상기 열경화성 수지의 경화 온도 T_1 이하의 낮은 융점 T_2 를 가지는 저융점 금속과 융점이 열경화성 수지의 경화 온도보다 높은 고융점 금속을 함유하는 도체 페이스트를 스크린 인쇄나 흡인 처리하면서 충전하고, 전기 소자 접속용 비어홀 도체 2 a를 형성한다. 또한 도 1(a)에 의하면 전기 소자 접속용 비어홀 도체 2 a 이외에 일반의 비어홀 도체 2 b도 형성되어 있다.

【0013】 여기서 이용되는 절연 시트 1은 열경화성 수지, 또는 열경화성 수지와 필러 등의 조성물을 혼련기나 3개 롤 등의 수단에 의해 충분히 혼합하고, 이것을 압연법, 압출법, 사출법, 닥터 블레이드법 등에 의해 시트형으로 성형하거나, 또는 선택적으로 경화 온도보다 약간 낮은 온도에서 열처리해 반경화시킴으로써 제작된다.

【0014】 그리고 절연 시트로서의 비어홀(비아홀) 및 공극부의 형성은 드릴, 펀칭, 샌드 블라스팅, 혹은 탄산가스 레이저, YAG 레이저 및 엑시머 레이저 등의 조사에 의한 가공 등 공지 방법이 채택된다.

【0015】 덧붙여 절연 시트를 형성하는 열경화성 수지로서는 절연재료로서의 전기적 특성, 내열성 및 기계적 강도를 가지는 열경화성 수지이면 특별히 제한되는 것이 아니고 예를 들면 아라미드 수지, 페놀 수지, 에폭시 수지, 이미드 수지, 불소 수지, 페닐렌에테르 수지, 비스마이 RAID 트리아진 수지, 유레아수지, 멜라민 수지, 실리콘 수지, 우레탄 수지, 불포화 폴리에스테르 수지, 알릴 수지 등이 단독 또는 조합해 사용할 수 있다.

【0016】 또한 상기의 절연 시트 1 중에는 절연 기판 혹은 배선 기판 전체의 강도를 향상시키기 위해, 유기 수지에 대해서 필러를 복합화시킬 수도 있다. 유기 수지와 복합화되는 필러로서는 SiO_2 , Al_2O_3 , ZrO_2 , TiO_2 , AlN , SiC , BaTiO_3 , SrTiO_3 , 제올라이트, CaTiO_3 , 붕산 알루미늄 등의 무기질 필러가 적합하게 이용된다. 또한 유리나 아라미드 수지로 구성되는 부직포, 직포 등에 상기 수지를 함침시켜 이용하여도 좋다. 덧붙여 유기 수지와 필러는 체적 비율로 15:85~50:50의 비율로 복합화되는 것이 적당하다.

【0017】 이들 중(안)에서도 펀칭 또는 레이저 등에 의해 가공의 용이성 점에서 에폭시 수지, 이미드 수지, 페닐렌에테르 수지의 군에서 선택되는 적어도 1종의 열경화성 수지와 필러 성분으로서 실리카 또는 아라미드 부직포와의 혼합물인 것이 가장 바람직하다.

【0018】 한편, 전기 소자의 전극과 접속되는 비어홀 도체 2 a에 충전하는 도체 페이스트 중에 포함되는 저융점 금속 으로서는 주석(Sn), 아연(Zn), 비스무트(Bi) 및 이들과 은(Ag), 구리(Cu) 등과의 합금이 적합하게 이용된다.

【0019】 저융점 금속의 용점 T_2 와 열경화성 수지의 경화 온도 T_1 란 $T_1 - T_2 > 10^\circ\text{C}$ 의 관계를 만족하는 것이 필요하고 이것에 의해 열경화성 수지의 경화 중에 저융점 금속이 가열 용융해, 전기 소자의 전극과 용이하게 견고하게 결합시킬 수 있다.

【0020】 또한 이 저융점 금속은 도체 페이스트 중의 금속 성분의 전부를 구성하면, 후술하는 열경화시에 용융했을 때 비어홀 도체 내에서의 보형성이 나빠지기 위해, 용점이 열경화성 수지의 경화 온도보다 높은 고용점 금속과 혼합해 이용한다. 용점이 열경화성 수지의 경화 온도보다 고용점 금속 으로서는 구리, 은, 구리 은 합금 혹은 이들의 혼합물이 적합하게 사용된다. 상기 고용점 금속과 상기 저융점 금속은 체적 비율로 90~10:10~90의 비율로 혼합한다.

【0021】 또한 전기 소자와 접속되지 않는 비어홀 도체 2 b는 반드시 저융점 금속을 포함할 필요는 없고 통상의 구리, 은, 혹은 이들을 포함한 합금 등의 고용점의 금속 분말을 포함한 도체 페이스트를 충전하면 좋다.

【0022】 도체 페이스트를 조제할 경우, 저융점 금속, 혹은 고용점 금속과 저융점 금속은 평균 입경이 $0.5 \sim 50 \mu\text{m}$ 의 금속 분말로서 조제하는 것이 바람직하고 금속 분말의 평균 입경이 $0.5 \mu\text{m}$ 보다 작으면 금속 분말끼리의 접촉 저항이 증가해 비어홀 도체의 저항이 높아지는 경향이 있어 $50 \mu\text{m}$ 를 넘으면 비어홀 도체의 저저항화가 어려워지는 경향이 있다.

【0023】 또한 도체 페이스트 중에는 전술한 것과 같은 금속 분말에 대해서 전술한 것과 같은 결합용 유기 수지나 용제를 첨가 혼합해 조제된다. 페이스트 중에 첨가되는 용제로서는 이용하는 결합용 유기 수지가 용해 가능한 용제이면 좋고 예를 들면 이소프로필 알코올, 테르피네올, 2-옥탄올, 부틸 카르비톨 아세테이트 등이 이용된다.

【0024】 도체 페이스트 중의 결합용 유기 수지로서는 전술한 다양한 절연층을 구성하는 유기 수지의 외, 셀룰로오스 등도 사용된다. 이 유기 수지는 상기 금속 분말끼리를 서로 접촉시킨 상태에서 결합함과 동시에, 금속 분말을 절연 시트에 접착시키는 작용을 이루고 있다. 이 유기 수지는 금속 페이스트 중 0.1 내지 40 체적%, 특히 0.3 내지 30 체적%의 비율로 함유되는 것이 바람직하다. 이것은 수지량이 0.1 체적%보다 적으면 금속 분말끼리를 견고하게 결합하는 것이 어렵고 저저항 금속을 절연층에 견고하게 접착시키는 것이 곤란해져, 반대로 40 체적%을 넘으면, 금속 분말 사이에 수지가 개재하게 되어 분말끼리를 충분히 접촉시키는 것이 어려워져, 비어홀 도체의 저항이 커지기 때문이다. 이어서 도 1(b)에 나타난 바와 같이, 절연 시트 1의 앞면 혹은 뒷면에 적당, 배선 회로층 3을 형성한다. 배선 회로층 3의 형성은 1) 절연 시트 1의 표면에 금속박을 접착한 후, 식각 처리해 회로 패턴을 형성하는 방법, 2) 절연 시트 1 표면에 레지스트를 형성하여 도금에 의해 형성하는 방법, 3) 전사 필름 표면에 금속박을 접착해 금속박을 식각 처리해 회로 패턴을 형성한 후, 이 금속박으로 구성되는 회로 패턴을 절연 시트 1 표면에 전사시키는 방법 등을 들 수 있다. 이 때, 전기 소자의 전극과 접속되는 비어홀 도체 2 a에 대해서는 배선 회로층을 형성하지 않거나 또는 상기 저융점 금속을 포함한 접속용 패드를 설치해도 좋다.

【0025】 배선 회로층 3 으로서는 구리, 알루미늄, 금, 은의 군에서 선택되는 적어도 1종, 또는 2종 이상의 합금으로 구성되는 것이 바람직하고 특히 구리, 또는 구리를 포함한 합금이 가장 바람직하다. 또한 경우에 따라서는 도체 조성물로서 회로의 저항 조절을 위해 Ni-Cr합금 등의 고저항의 금속을 혼합, 또는 합금화해도 좋다. 또한 배선 회로층의 저저항화를 위해 상기 저저항 금속보다 저융점의 금속, 예를 들면 땀납, 주석 등의 저융점 금속을 도체 조성물 중의 금속 성분 중에 2~20중량%의 비율로 포함할 수 있다.

【0026】 그 후, 도 1(c)에 나타난 바와 같이, 상기 절연시트 1의 표면에 전기 소자 4를 재치하고 전기 소자 4의 이면에 형성된 전극 5를 비어홀 도체 2 a의 단면 노출부와 맞닿게 한다.

【0027】 이 때의 전기 소자 4로서는 반도체 소자, 콘덴서 소자, 저항 소자, 필터 소자, 발진 소자 등을 들 수 있어 특히 내열 온도가 경화 온도 T_1 보다 높은 것이 바람직하다.

【0028】 그리고 전기 소자 4를 탑재한 절연 시트 1을 비어홀 도체 2 b나 배선 회로층 3이 형성된 다른 절연 시트 6, 7, 8과 함께 적층한다. 이 때, 도 1(d)에 나타난 바와 같이, 절연 시트 1의 바로 위 절연 시트 6에 대해서는 전기 소자 4를 수납하기 위한 개구 9를 형성해 적층함으로써, 전기 소자 4를 절연 시트 1, 6, 7에 의해 형성되는 밀폐된 공간 중에 수납 탑재할 수 있다.

【0029】 그 후, 상기와 같이 제작된 적층물을 절연 시트 1 중의 열경화성 수지의 경화 온도 T_1 이상으로 가열함으로써, 절연 시트 1, 6, 7을 완전 경화시킨다.

【0030】 이 때, 비어홀 도체 2 a 내의 저융점 도체 재료는 그 융점 T_2 가 경화 온도 T_1 보다 낮기 때문에 상기 열경화시에 용융하는 결과, 전기 소자 4의 전극 5와 비어홀 도체 2 a를 전기적으로 접속할 수 있다.

【0031】 그 결과, 도 1(e)에 나타난 바와 같이, 전기 소자 4를 다층 배선 기판 A내부가 밀폐된 공극 10 중에 수납 탑재되고 공극 10 내에서 비어홀 도체 2 a와 전기적으로 접속된 전기 소자를 탑재한 다층 배선 기판을 제작할 수 있다.

【0032】 덧붙여 본 발명에 의하면 상기 방법을 발전시켜 모든 형태의 전기 소자를 탑재한 배선 기판을 제작할 수 있고 예를 들면 다층 배선 기판 내의 동일층내, 혹은 다른 층에 복수의 공극부를 형성해 각각 전기 소자를 수납 탑재시켜 복수의 전기 소자를 탑재시킬 수 있다. 또한 열경화성 수지를 경화 전에 유동시키고 전기 소자 4 주변 절연상과의 간극을 최대한 작게 하는 것이 신뢰성을 향상시키는데 바람직하다.

【0033】 또한 상기 방법은 전기 소자를 기판 내부에 수납했을 경우에 대해서 기술했지만, 전기 소자를 기판의 표면에서 비어홀 도체와 접속시킬 경우에도 적용할 수 있고 또한 상기와 같이 기판 내부로의 수납 탑재와 함께 기판 표면으로의 탑재도 동시에 수행하는 것도 가능하다.

【0034】 이와 같이 본 발명에 의하면 배선 기판의 내부에 단일 뿐만 아니라 복수의 전기 소자를 용이하게 탑재할 수 있기 위해, 배선 기판의 소형화와 전기 소자의 실장 밀도를 향상시킬 수 있는 전기 소자 탑재 배선 기판을 제공할 수 있다. 게다가 본 발명 제조 방법에 의하면 전기 소자의 배선 기판으로의 접속과 다층 배선 기판과의 제조를 동시에 수행할 수 있는 결과, 제조 공정의 간략화 가능하며 제조의 수율을 높이고 비용의 감소를 도모할 수 있다.

【0035】

【실시예】 (1) PPE(폴리페닐렌 에테르) 수지(경화 온도 $T_1=200^{\circ}\text{C}$) 50 체적%, 실리카 분말 50 체적%의 비율이 되도록 바니시 상태의 수지와 분말을 혼합해 닥터 블레이드법에 의해 두께 75 mm의 절연 시트 a를 제작하고 그 절연 시트 a에 펀칭으로 직경 0.1 mm의 비어홀을 복수개 형성하고 그 중에서 전기 소자의 전극과 접속되는 비어홀 내에 표면에 은을 도금한 평균 입경이 5 μm 의 구리 분말을 50 체적%, 저융점 금속으로서 Sn-Pb공정 솔더로 구성되는 평균 입경이 3 μm 의 분말(융점 $T_2=183^{\circ}\text{C}$)을 50 체적%으로 구성되는 금속 성분에 대해서 트리알릴 이소시아누레이트를 5 체적%의 비율로 첨가한 도체 페이스트를 충전해 비어홀 도체를 형성했다. 또한 전기 소자와 접속되지 않는 비어홀에도 같은 도체 페이스트를 충전했다.

【0036】 (2) 한편, 폴리에틸렌 테레프탈레이트(PET) 수지로 구성되는 전사 시트의 표면에 접착제를 도포하고 두께 12 μm , 표면 거칠기 0.8 μm 의 동박을 일면에 접착했다. 그리고 포토레지스트(드라이 필름)를 도포해 노광 현상을 한 후, 이것을 염화제2철 용액 중에 침지해 비패턴부를 식각 제거해 배선 회로층을 형성했다. 덧붙여 제작한 배선 회로층은 선폭이 20 μm , 배선과 배선과의 간격이 20 μm 의 미세한 패턴이다.

【0037】 (3) 그리고 (1)로 제작한 절연 시트 a의 표면에 전사 시트의 배선 회로층 측을 절연 시트 a에 50 kg/cm²의 압력으로 압착한 후, 전사 시트를 벗기고, 배선 회로층을 절연 시트 a에 전사시켰다.

【0038】 (4) 이어서 비어홀 도체 및 배선 회로층이 형성된 절연 시트 a의 표면에 실리콘 반도체 메모리 칩(내열 온도 250 $^{\circ}\text{C}$)을 재치하고 칩의 이면에 형성된 전극과 비어홀 도체의 단부 노출부가 맞닿도록 위치 맞춤하고 접착제에 의해 임시고정했다.

【0039】 (5) 그 후, 상기와 동일하게 해 비어홀 도체 또는 배선 회로층을 형성한 절연 시트 b에 대해서 전기 소자의 크기보다 조금 큰 개구를 펀칭에 의해 형성하고 그것을 전기 소자의 두께분 적층하고 마지막에 개구를 가지지 않는 절연 시트 c를 적층하고 20 kg/cm²의 압력을 인가해 압착했다.

【0040】 (6) 그리고 이 적층물을 200 $^{\circ}\text{C}$ 에서 1 시간 가열해 완전 경화시켜 다층 배선 기판을 제작했다. 덧붙여 가열에 의한 수지의 유동으로 절연 시트 개구부가 수축해 절연층과 칩이 밀착하고 칩과 절연층과의 간극은 거의 없어져 있었다.

【0041】 얻어진 다층 배선 기판에 대해서 단면에서의 배선 회로층이나 비어홀 도체 형성 부근을 관찰한 결과, IC소자와 비어홀 도체는 비어홀 도체 중의 저융점 금속의 용융에 의해 양호한 접속 상태이며 각 배선 간의 도통 시험을 한 결과, 배선의 단선도 인정받지 못했다. 또한 IC소자의 동작에 있어서도 아무런 문제는 없었다. 얻어진 다층 배선 기판을 습도 85%, 온도 85 $^{\circ}\text{C}$ 의 고온 다습 분위기에 100 시간 방치했지만, 육안으로 판별할 수 있을 정도의 변화는 전혀 발생하지 않았었다.

【0042】

【발명의 효과】 이상 상술한 대로, 본 발명에 의하면 배선 기판의 내부에 단일 혹은 복수의 전기 소자를 용이하게 탑재할 수 있기 위해, 배선 기판의 소형화와 전기 소자의 실장 밀도를 향상시킬 수 있는 전기 소자 탑재 배선 기판을 제공할 수 있다. 게다가 본 발명 제조 방법에 의하면 전기 소자의 배선 기판으로의 접속과 다층 배선 기판과의 제조를 동시에 수행할 수 있는 결과, 제조 공정의 간략화 가능하며 제조의 수율을 높이고 비용의 감소를 도모할 수 있다.

【도면의 간단한 설명】

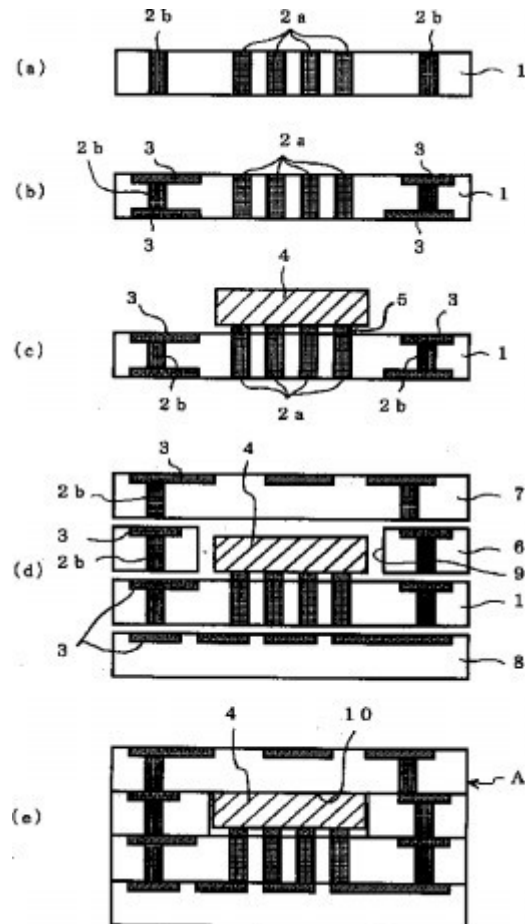
【도 1】 본 발명의 전기 소자 탑재 배선 기판 제조 방법을 설명하기 위한 공정도이다.

【부호의 설명】

1,6,7,8 절연 시트 2 비어홀 도체 3 배선 회로층 4 전기 소자 5 전극 9 개구 10 공극

도면

【그림 1】



<면책 안내>

본 문서는 (주) 웹스의 자동번역 시스템으로 생성된 파일입니다. 기계번역에 의한 오역의 가능성이 있으며 시스템, 네트워크 문제에 의한 데이터 누락, 불일치 등이 발생할 수 있습니다. (주)웹스는 본 문서에 대한 어떠한 법적 책임도 지지 않습니다. 본 문서를 (주)웹스의 사전 동의 없이 재 가공하거나, 본사의 서비스에 권한 없는 대상을 위해 데이터베이스 및 시스템에 저장하여 재생, 복사, 배포할 수 없음을 알려드립니다.