

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-339566

(P2006-339566A)

(43) 公開日 平成18年12月14日(2006.12.14)

(51) Int. Cl.

H01L 27/146 (2006.01)

F I

H01L 27/14

A

テーマコード (参考)

4M118

審査請求 未請求 請求項の数 7 O L (全 15 頁)

(21) 出願番号 特願2005-165231 (P2005-165231)
(22) 出願日 平成17年6月6日(2005.6.6)(71) 出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(74) 代理人 100094053
弁理士 佐藤 隆久
(72) 発明者 柳田 剛志
東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内
Fターム(参考) 4M118 AA08 AB01 BA14 CA03 DD04
DD10 DD12 EA01 EA20 FA06
FA26 FA33 GA02 GB04 GC14
GC17 GD04 HA33

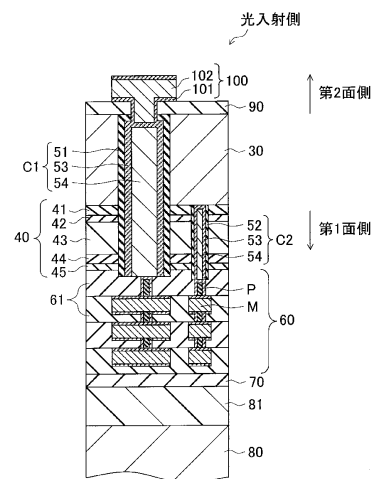
(54) 【発明の名称】 固体撮像装置およびその製造方法

(57) 【要約】

【課題】 基板の配線層側とは反対側の面に、大きな段差を生じることなくパッドを形成することができ、撮像特性および歩留まりの向上を図った固体撮像装置およびその製造方法を提供する。

【解決手段】 基板30の第1面側に配線層60を有し、基板30の第2面側から光を入射させる固体撮像装置であって、基板30の第1面側に形成され、光電変換素子および能動素子を被覆する層間絶縁膜40と、層間絶縁膜40上に形成された配線層60と、配線層60上に設けられた支持基板80と、層間絶縁膜40および基板30を貫通して形成され、配線層60に接続する第1コンタクトC1と、基板30の第2面側に設けられ、第1コンタクトC1に接続するパッド100とを有する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

基板の第 1 面側に配線層を有し、前記基板の第 2 面側から光を入射させる固体撮像装置の製造方法であって、

前記基板に光電変換素子および能動素子を形成する工程と、

前記基板の第 1 面側に、前記光電変換素子および前記能動素子を被覆する層間絶縁膜を形成する工程と、

前記層間絶縁膜を貫通して、前記基板の途中の深さまで達する第 1 コンタクトを形成する工程と、

前記層間絶縁膜上に配線層を形成する工程と、

10

前記配線層上に支持基板を貼り付ける工程と、

前記基板を前記第 2 面側から研磨して、前記基板を薄膜化する工程と、

前記基板の第 2 面側に前記第 1 コンタクトに達する開口を形成する工程と、

前記基板の第 2 面側に前記開口を介して前記第 1 コンタクトに接続するパッドを形成する工程と

を有する固体撮像装置の製造方法。

【請求項 2】

前記パッドを形成する工程の後に、前記基板の第 2 面側にカラーフィルタを形成する工程をさらに有する

請求項 1 記載の固体撮像装置の製造方法。

20

【請求項 3】

前記パッドを形成する工程の後に、前記基板の第 2 面側にオンチップレンズを形成する工程をさらに有する

請求項 1 記載の固体撮像装置の製造方法。

【請求項 4】

前記第 1 コンタクトを形成する工程は、

前記層間絶縁膜を貫通し、前記基板の途中の深さまで達する第 1 貫通孔を形成する工程と、

前記第 1 貫通孔に導電層を埋め込む工程と

を有する請求項 1 記載の固体撮像装置の製造方法。

30

【請求項 5】

前記層間絶縁膜を形成する工程の後、前記配線層を形成する工程の前に、前記層間絶縁膜中に第 2 コンタクトを形成する工程をさらに有する

請求項 1 記載の固体撮像装置の製造方法。

【請求項 6】

前記第 1 コンタクトおよび前記第 2 コンタクトを形成する工程は、

前記層間絶縁膜を貫通し、前記基板の途中の深さまで達する第 1 貫通孔を形成する工程と、

前記層間絶縁膜を貫通する第 2 貫通孔を形成する工程と、

前記第 1 貫通孔および前記第 2 貫通孔に前記導電層を埋め込んで、前記第 1 貫通孔内に第 1 コンタクトを形成し、前記第 2 貫通孔内に第 2 コンタクトを形成する工程と

40

を有する請求項 5 記載の固体撮像装置の製造方法。

【請求項 7】

基板の第 1 面側に配線層を有し、前記基板の第 2 面側から光を入射させる固体撮像装置であって、

前記基板に形成された光電変換素子および能動素子と、

前記基板の第 1 面側に形成され、前記光電変換素子および前記能動素子を被覆する層間絶縁膜と、

前記層間絶縁膜上に形成された配線層と、

前記配線層上に設けられた支持基板と、

50

前記層間絶縁膜および前記基板を貫通して形成され、前記配線層に接続するコンタクトと、

前記基板の第2面側に設けられ、前記コンタクトに接続するパッドとを有する固体撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置およびその製造方法に関し、特に、配線層が形成された側とは反対側の面から光を入射させる裏面照射型の固体撮像装置およびその製造方法に関する。

【背景技術】

【0002】

CMOSイメージセンサでは、各画素は、フォトダイオードと、読み出し、リセット、増幅などの各種のトランジスタを含む。フォトダイオードにより光電変換された信号は、当該トランジスタにより処理される。各画素の上部には多層の金属配線を含む配線層が形成される。配線層上には、フォトダイオードに入射する光の波長を規定するカラーフィルタや、フォトダイオードに光を集光するオンチップレンズが形成される。

【0003】

しかしながら、上記のCMOSイメージセンサでは、画素の上部の配線により光が遮られて、各画素の感度が低下する問題があった。また、これらの配線で反射された光が隣接画素に入射すると、混色等の原因となる。

【0004】

このため、フォトダイオードや各種のトランジスタを形成したシリコン基板の裏側を研磨することにより薄膜化し、基板裏面側から光を入射させて光電変換する裏面照射型の固体撮像装置が提案されている（例えば、特許文献1，2参照）。この裏面照射型の固体撮像装置では、ウェーハレベルで基板を研磨する必要があるため、基板の強度を補強する観点から、シリコン基板などからなる支持基板を張り合わせる必要が生じる。

【特許文献1】特開2003-31785号公報

【特許文献2】特開2003-273343号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

裏面照射型の固体撮像装置では、基板の配線層側に支持基板を張り合わせるため、外部との間で信号を入出力するためのパッドの形成および配置が問題となる。パッドを配置する方法としては、基板の支持基板側（表面側）にパッドを配置する方法と、基板の裏面側に配置する方法の2通りがある。上記の特許文献では、いずれも基板の支持基板側にパッドを配置するものである。

【0006】

基板の裏面側にパッドを配置する場合には、基板の表面側のプロセスを行った後に、基板の裏面側を研磨して薄膜化した後、基板の裏面側から配線層に達する貫通孔を設ける方法が考えられる。この場合には、基板に最も近い配線層をパッドとして使用し、ワイヤボンディングにより外部装置と接続する。

【0007】

しかしながら、基板を貫通し配線層に達する貫通孔を形成するため、基板の裏面側に大きな段差が発生することとなる。基板の裏面側に大きな段差が発生すると、カラーフィルタやオンチップレンズの形成において膜の塗布むらが生じ、所望の光学特性を得ることができない。所望の光学特性を得ることができない場合には、撮像特性の低下を招き、撮像特性の低下が著しい場合には不良品となってしまう。

【0008】

本発明は上記の事情に鑑みてなされたものであり、その目的は、基板の配線層側とは反対側の面に、大きな段差を生じることなくパッドを形成することができ、信頼性および歩

10

20

30

40

50

留まりの向上を図った固体撮像装置の製造方法を提供することにある。

【0009】

本発明の他の目的は、基板の配線層とは反対側の面に大きな段差を生じることなくパッドが形成されていることにより、撮像特性および信頼性の向上を図った固体撮像装置を提供することにある。

【課題を解決するための手段】

【0010】

上記の目的を達成するため、本発明は、基板の第1面側に配線層を有し、前記基板の第2面側から光を入射させる固体撮像装置の製造方法であって、前記基板に光電変換素子および能動素子を形成する工程と、前記基板の第1面側に、前記光電変換素子および前記能動素子を被覆する層間絶縁膜を形成する工程と、前記層間絶縁膜を貫通して、前記基板の途中の深さまで達する第1コンタクトを形成する工程と、前記層間絶縁膜上に配線層を形成する工程と、前記配線層上に支持基板を貼り付ける工程と、前記基板を前記第2面側から研磨して、前記基板を薄膜化する工程と、前記基板の第2面側に前記第1コンタクトに達する開口を形成する工程と、前記基板の第2面側に前記開口を介して前記第1コンタクトに接続するパッドを形成する工程とを有する。

10

【0011】

上記の本発明の固体撮像装置の製造方法では、層間絶縁膜を貫通し、基板の途中の深さまで達する第1コンタクトを形成した後に、配線層の形成工程および支持基板の貼り付け工程を実施している。そして、基板を第2面側から研磨して基板を薄膜化する。これにより、基板の第2面付近に第1コンタクトの先端が位置することとなる。その後、基板の第2面側に第1コンタクトに達する開口を形成し、第1コンタクトに接続するパッドが形成される。このように、基板の第2面側でのプロセスにおいて、配線層に達する大きな貫通孔を設ける必要がないことから、基板の第2面側に大きな段差が発生することはない。

20

【0012】

上記の目的を達成するため、本発明は、基板の第1面側に配線層を有し、前記基板の第2面側から光を入射させる固体撮像装置であって、前記基板に形成された光電変換素子および能動素子と、前記基板の第1面側に形成され、前記光電変換素子および前記能動素子を被覆する層間絶縁膜と、前記層間絶縁膜上に形成された配線層と、前記配線層上に設けられた支持基板と、前記層間絶縁膜および前記基板を貫通して形成され、前記配線層に接続するコンタクトと、前記基板の第2面側に設けられ、前記コンタクトに接続するパッドとを有する。

30

【0013】

上記の本発明の固体撮像装置では、基板の第2面側に形成されたパッドは、層間絶縁膜および基板を貫通するコンタクトを介して、配線層に接続される。このパッドを通じて能動素子を駆動する信号が供給される。パッドが基板の第2面側の表面付近に形成されているため、基板の第2面側にはパッド形成に伴う大きな段差はない。

【発明の効果】

【0014】

本発明の固体撮像装置の製造方法によれば、基板の配線層側とは反対側の面に、大きな段差を生じることなくパッドを形成することができ、固体撮像装置の信頼性および歩留まりの向上を図ることができる。

40

本発明の固体撮像装置によれば、基板の配線層とは反対側の面に大きな段差を生じることなくパッドが形成されていることにより、撮像特性および信頼性の向上を図った固体撮像装置を実現することができる。

【発明を実施するための最良の形態】

【0015】

以下に、本発明の実施の形態について、図面を参照して説明する。

(第1実施形態)

【0016】

50

図1は、本実施形態に係る固体撮像装置の概略構成図である。

【0017】

固体撮像装置は、画素部11と、周辺回路部とを有し、これらが同一の半導体基板上に搭載された構成となっている。本例では、周辺回路部として、垂直選択回路12と、S/H（サンプル／ホールド）・CDS（Correlated Double Sampling：相関二重サンプリング）回路13と、水平選択回路14と、タイミングジェネレータ（TG）15と、AGC（Automatic Gain Control）回路16と、A/D変換回路17と、デジタルアンプ18とを有する。

【0018】

画素部11には、後述する単位画素が行列状に多数配置され、行単位でアドレス線等が、列単位で信号線等がそれぞれ設けている。

【0019】

垂直選択回路12は、画素を行単位で順に選択し、各画素の信号を垂直信号線を通して画素列毎にS/H・CDS回路13に読み出す。S/H・CDS回路13は、各画素列から読み出された画素信号に対し、CDS等の信号処理を行う。

【0020】

水平選択回路14は、S/H・CDS回路13に保持されている画素信号を順に取り出し、AGC回路16に出力する。AGC回路16は、水平選択回路14から入力した信号を適当なゲインで増幅し、A/D変換回路17に出力する。

【0021】

A/D変換回路17は、AGC回路16から入力したアナログ信号をデジタル信号に変換し、デジタルアンプ18に出力する。デジタルアンプ18は、A/D変換回路17から入力したデジタル信号を適当に増幅して、後述するパッド（端子）より出力する。

【0022】

垂直選択回路12、S/H・CDS回路13、水平選択回路14、AGC回路16、A/D変換回路17およびデジタルアンプ18の各動作は、タイミングジェネレータ15から出力される各種のタイミング信号に基づいて行われる。

【0023】

図2は、画素部11の単位画素の回路構成の一例を示す図である。

【0024】

単位画素は、光電変換素子として例えばフォトダイオード21を有し、この1個のフォトダイオード21に対して、転送トランジスタ22、増幅トランジスタ23、アドレストランジスタ24、リセットトランジスタ25の4個のトランジスタを能動素子として有する。

【0025】

フォトダイオード21は、入射光をその光量に応じた量の電荷（ここでは電子）に光電変換する。転送トランジスタ22は、フォトダイオード21とフローティングディフュージョンFDとの間に接続され、駆動配線26を通じてそのゲートに駆動信号が与えられることで、フォトダイオード21で光電変換された電子をフローティングディフュージョンFDに転送する。

【0026】

フローティングディフュージョンFDには、増幅トランジスタ23のゲートが接続されている。増幅トランジスタ23は、アドレストランジスタ24を介して垂直信号線27に接続され、画素部外の定電流源Iとソースフォロアを構成している。そして、駆動配線28を通してアドレス信号がアドレストランジスタ24のゲートに与えられ、当該アドレストランジスタ24がオンすると、増幅トランジスタ23はフローティングディフュージョンFDの電位を増幅してその電位に応じた電圧を垂直信号線27に出力する。垂直信号線27を通じて、各画素から出力された電圧はS/H・CDS回路13に出力される。

【0027】

リセットトランジスタ25は、電源V_{dd}とフローティングディフュージョンFDとの

10

20

30

40

50

間に接続され、駆動配線 29 を通してそのゲートにリセット信号が与えられることで、フローティングディフュージョン F D の電位を電源 V d d の電位にリセットする。これらの動作は、転送トランジスタ 22、アドレストランジスタ 24 およびリセットトランジスタ 25 の各ゲートが行単位で接続されていることから、1 行分の各画素について同時に行われる。

【0028】

図 3 は、固体撮像装置の画素部における概略断面図である。

【0029】

シリコン層 30 は、例えば p 型のシリコン基板からなり、本発明の基板に相当する。シリコン層 30 には、単位画素を構成する複数のフォトダイオード 21 が形成されている。フォトダイオード 21 は、シリコン層 30 中に n 型不純物を導入することにより形成される p n 接合により構成される。シリコン層 30 は、裏面から光を入射し得るように薄膜化されている。シリコン層 30 の厚さは、固体撮像装置の種類にもよるが、可視光用の場合には 4 ~ 6 μ m であり、近赤外線用では 6 ~ 10 μ m となる。

【0030】

シリコン層 30 には、図 2 に示すトランジスタ 22 ~ 25 のソースあるいはドレイン領域や、フローティングディフュージョン F D となる n 型の半導体領域 34 と、画素間での信号電荷の流出入を防止するための p 型のチャネルストップ部 35 とが形成されている。

【0031】

シリコン層 30 の第 1 面（表面）上には、例えば酸化シリコン等からなるゲート絶縁膜 36 を介して、図 2 に示すトランジスタ 22 ~ 25 のゲート電極 37 が形成されている。

【0032】

上記のトランジスタを被覆して、シリコン層 30 の第 1 面上には、層間絶縁膜 40 が形成されている。層間絶縁膜 40 上には、多層の金属配線を含む配線層 60 が形成されている。配線層 60 上には、保護膜 70 が形成されている。

【0033】

保護膜 70 上には、接着層 81 を介して支持基板 80 が設けられている。支持基板 80 は、シリコン層 30 の強度を補強するために設けられる。支持基板 80 は、例えばシリコン基板からなる。

【0034】

シリコン層 30 の第 2 面側（裏面側、光入射側）には、反射防止膜 90 が形成されており、反射防止膜 90 上には、各フォトダイオード 21 を開口する遮光膜 100 a が形成されている。反射防止膜 90 上には、遮光膜 100 a を被覆するように保護膜 110 が形成されている。保護膜 110 は、例えば膜厚が 150 nm の T E O S 膜からなる。なお、T E O S 膜とは、T E O S を原料として成膜された酸化シリコン膜である。

【0035】

保護膜 110 上には、所望の波長領域の光のみを通過させるカラーフィルタ 111 が形成されている。また、カラーフィルタ 111 上には、入射光をフォトダイオード 21 へ集光させるオンチップレンズ 112 が形成されている。

【0036】

図 1 に示す固体撮像装置の周囲には、外部との信号の入出力を行うためのパッドが設けられる。図 4 は、パッドが配置される周辺部における固体撮像装置の詳細な断面図である。図 4 では、図 3 に対して上下を反転して図解している。

【0037】

図 4 に示すように、シリコン層 30 の第 1 面上には、層間絶縁膜 40 が形成されている。層間絶縁膜 40 は、例えば T E O S 膜 41 と、窒化シリコン膜 42 と、T E O S 膜 43 と、P S G 膜 44 と、T E O S 膜 45 との積層構造からなる。P S G 膜 44 とは、リン（P）を含有する酸化シリコン膜である。T E O S 膜 41 の膜厚は 10 nm であり、窒化シリコン膜 42 の膜厚は 50 nm であり、T E O S 膜 43 の膜厚は 400 nm であり、P S G 膜 44 の膜厚は 100 nm であり、T E O S 膜 45 の膜厚は 100 nm である。ただし

10

20

30

40

50

、各膜の膜厚は一例であり、特に限定されるものではない。

【0038】

シリコン層30および層間絶縁膜40を貫通して、第1コンタクトC1が形成されている。第1コンタクトC1は、後述するパッド100と、画素部11や周辺回路とを電氣的に接続する。第1コンタクトC1の周囲には、シリコン層30と第1コンタクトC1とを電氣的に絶縁するための側壁絶縁膜51が形成されている。第1コンタクトC1は、バリアメタル53と、導電層54からなる。

【0039】

層間絶縁膜40内には、さらに第2コンタクトC2が形成されている。第2コンタクトC2は、シリコン層30に形成されたトランジスタのゲート電極37や半導体領域34に接続されている。第2コンタクトC2により、画素部11や周辺回路のトランジスタ同士が接続される。第2コンタクトC2の周囲には、層間絶縁膜40を保護するための側壁保護膜52が形成されている。第2コンタクトC2は、バリアメタル53と、導電層54からなる。

10

【0040】

層間絶縁膜40上には、配線層60が形成されている。配線層60は、層間絶縁膜61中に形成されたプラグPおよび配線Mを有する。各層間絶縁膜61は、例えば600nmの膜厚のTEOS膜からなる。図4では、3層配線の例を示す。配線Mは、プラグPを介して第1コンタクトC1および第2コンタクトC2に接続されている。

【0041】

配線層60上には、保護膜70が形成されている。保護膜70は、例えば500nmの膜厚の窒化シリコン膜からなる。

20

【0042】

保護膜70上には、接着層81を介して支持基板80が設けられている。接着層81は、例えば熱硬化型有機系接着層であり、その膜厚は数 μ m程度である。支持基板80は、シリコン基板からなる。ただし、接着層81として、例えばTEOS膜を使用することもできる。

【0043】

シリコン層30の第2面側には、反射防止膜90が形成されている。反射防止膜90は、例えばTEOS膜と窒化シリコン膜の2層構成からなる。TEOS膜の膜厚は15nmであり、窒化シリコン膜の膜厚は60nmである。

30

【0044】

反射防止膜90上には、第1コンタクトC1に接続するパッド100が形成されている。パッド100は、バリアメタル101と導電層102により形成される。パッド100は、画素部11の遮光膜100aと同時に形成される。

【0045】

なお、図示はしないが、反射防止膜90上に保護膜110が形成される。

【0046】

次に、上記の本実施形態に係る固体撮像装置の製造方法について、図5～図10を参照して説明する。図5～図10は、図4に示すパッド配置領域の工程断面図に相当する。

40

【0047】

図5(a)に示すように、本実施形態では、SOI基板300を用いる。SOI基板300は、シリコン基板32上に、酸化シリコン膜31を介してシリコン層30が形成されたものである。このSOI基板300のシリコン層30に、画素部11や周辺回路を構成する各種のトランジスタやフォトダイオードを形成する。その後、シリコン層30の第1面側に、トランジスタやフォトダイオードを被覆する層間絶縁膜40を形成する。層間絶縁膜40の形成では、TEOS膜41と、窒化シリコン膜42と、TEOS膜43と、PSG膜44と、TEOS膜45とを順に形成する。TEOS膜の形成では、例えばLPCVD法を用いる。その後、層間絶縁膜40上に、リソグラフィ技術により第1コンタクトC1形成用のレジストパターンR1を形成する。

50

【0048】

次に、図5(b)に示すように、レジストパターンR1をマスクとして、層間絶縁膜40をドライエッチングする。これにより、層間絶縁膜40を貫通する第1貫通孔CH1が形成される。その後、レジストパターンR1を除去する。

【0049】

次に、図6(a)に示すように、層間絶縁膜40をハードマスクとして、シリコン層30をドライエッチングする。これにより、層間絶縁膜40およびシリコン層30を貫通する第1貫通孔CH1となる。酸化シリコン膜31はエッチングストップとして使用される。続いて、第1貫通孔CH1内のエッチング残渣を除去するため、ウェットエッチングを施す。

10

【0050】

次に、図6(b)に示すように、第1貫通孔CH1の内壁を被覆するように、層間絶縁膜40上に側壁絶縁膜51を形成する。側壁絶縁膜51として、LPCVD法により窒化シリコン膜を形成する。側壁絶縁膜51は、後に形成される第1コンタクトC1とシリコン層30とを絶縁するために設けられる。

【0051】

次に、図7(a)に示すように、第1貫通孔CH1の内壁を被覆するように、側壁絶縁膜51上にバリアメタル53を形成し、第1貫通孔CH1を埋め込むようにバリアメタル53上に導電層54を形成する。バリアメタル53として、スパッタリング法あるいはCVD法により、窒化チタン(TiN)膜を形成する。導電層54として、CVD法によりタンゲステン膜を形成する。

20

【0052】

次に、図7(b)に示すように、第1貫通孔CH1以外の部位、すなわち層間絶縁膜40上に堆積した余分な導電層54、バリアメタル53および側壁絶縁膜51をエッチバックにより除去する。エッチバック以外にも、CMP法を用いても良い。これにより、第1貫通孔CH1内に側壁絶縁膜51を介して埋め込まれた、バリアメタル53および導電層54からなる第1コンタクトC1が形成される。

【0053】

次に、図8(a)に示すように、図示しないレジストパターンを用いて、層間絶縁膜40をエッチングして、第2コンタクトC2の形成位置に第2貫通孔CH2を形成する。その後、レジストパターンを除去する。

30

【0054】

次に、図8(b)に示すように、第2貫通孔CH2内に側壁保護膜52を介して第2コンタクトC2を形成する。当該工程では、第2貫通孔CH2の側壁にTEOS膜からなる側壁保護膜52を形成した後に、第2貫通孔CH2内のエッチング残渣を除去するためのウェットエッチングを行う。側壁保護膜52は、このウェットエッチングの際にPSG膜44が除去するのを防止するために設けられる。その後、第2貫通孔CH2内にバリアメタル53を介して導電層54を埋め込み、層間絶縁膜40上に堆積した不要なバリアメタル53、導電層54をエッチバックする。これにより、第2貫通孔CH2内に側壁保護膜52を介して埋め込まれた、バリアメタル53および導電層54からなる第2コンタクトC2が形成される。

40

【0055】

次に、図9(a)に示すように、層間絶縁膜40上に、配線層60を形成する。配線層60の形成では、層間絶縁膜61の形成工程、層間絶縁膜61中への貫通孔の形成工程、貫通孔中へのプラグPの形成工程、層間絶縁膜61上への配線Mの形成工程が繰り返し行われる。本例では、3層配線の例を示す。プラグPは、導電層63と、導電層63の周囲を被覆するバリアメタル62とにより構成される。バリアメタル62としてはTiNが用いられ、導電層63としてはタンゲステンが用いられる。配線Mは、導電層65と、導電層65の上下を被覆するバリアメタル64とにより構成される。バリアメタル64としてはTiNが用いられ、導電層65としてはAlCuあるいはCuが用いられる。各配線M

50

は、プラグPを介して第1コンタクトC1および第2コンタクトC2に接続される。

【0056】

続いて、配線層60上に、保護膜70を形成する。保護膜70として、プラズマCVD法により窒化シリコン膜を形成する。続いて、SOI基板300の第1面側に、接着層81を介して支持基板80を貼り付ける。これにより、保護膜70上に接着層81を介して支持基板80が設けられる。なお、SOI基板300の保護膜70上にTEOS膜を形成し、支持基板80側にもTEOS膜を形成して、互いのTEOS膜を対向させるようにして、SOI基板300と支持基板80を貼り合わせることも可能である。

【0057】

次に、図9(b)に示すように、研削によりSOI基板300のシリコン基板32を薄膜化した後、残りのシリコン基板32をウェットエッチングすることにより、シリコン基板32を除去する。酸化シリコン膜31は、エッチングストッパとして使用される。なお、図9(b)以降では、図9(a)に対して上下を反転して図解している。

【0058】

次に、図10(a)に示すように、例えばフッ酸を用いて酸化シリコン膜31を除去した後、シリコン層30上に反射防止膜90を形成する。反射防止膜90の形成では、プラズマCVD法により、TEOS膜および窒化シリコン膜を形成する。

【0059】

次に、図10(b)に示すように、リソグラフィ技術により反射防止膜90上にレジストパターンR2を形成し、レジストパターンR2をマスクとして、反射防止膜90および側壁絶縁膜51をエッチングする。これにより、第2コンタクトC2に達する開口CH3が形成される。その後、レジスト膜を除去する。

【0060】

次に、開口CH3を埋め込むように、バリアメタル101、導電層102、バリアメタル101を順に堆積し、反射防止膜90上に堆積したバリアメタル101、導電層102およびバリアメタル101をパターニングして、パッド100を形成する(図4参照)。このパッド100の形成工程において、画素部11の遮光膜100aも同時に形成される。

【0061】

次に、反射防止膜90上に、パッド100および遮光膜100aを被覆する保護膜110を形成する(図3参照)。保護膜110の形成では、プラズマCVD法により膜厚が150nmのTEOS膜を形成する。続いて、全面にカラーフィルタ材料を塗布して、パターニングすることにより画素部11にカラーフィルタ111を形成する。さらに、全面にレンズ材料を塗布して、パターニングすることにより画素部11にオンチップレンズ112を形成する。なお、カラーフィルタ材料やオンチップレンズ材料は、画素部11およびパッド100が配置される周辺部に塗布されるが、パターニング後のカラーフィルタ111およびオンチップレンズ112は画素部11にのみ形成される。

【0062】

以上により、本実施形態に係る固体撮像装置が製造される。

【0063】

次に、比較例を参照して、本実施形態に係る固体撮像装置およびその製造方法の効果について説明する。

【0064】

図11は、比較例に係る固体撮像装置のパッド配置領域における断面図である。なお、図4と同一の構成要素には、同一の符号を付しておりその説明は省略する。

【0065】

例えば、シリコン層30の第1面側のプロセス(層間絶縁膜40、配線層60、保護膜70、接着層81、支持基板80の形成)を経た後に、シリコン層30の第2面側のプロセスにおいて第1貫通孔CH1を形成する場合には、配線層60中の第1層配線M(最もシリコン層30側に近い配線)をパッドとして用いることとなる。

10

20

30

40

50

【0066】

この場合には、シリコン層30および層間絶縁膜40を貫通する深さ6 μ m程度の第1貫通孔CH1に起因して、シリコン層30の第2面側に大きな段差が発生する。この状態で、カラーフィルタおよびオンチップレンズを形成する場合には、カラーフィルタ材料や、レンズ材料の塗布むらが面内で生じ、所望の光学特性を得ることができない。

【0067】

これに対して、本実施形態に係る固体撮像装置では、シリコン層30の第1面側のプロセスにおいて、配線層60を形成する前に、層間絶縁膜40およびシリコン層30を貫通する第1コンタクトC1を形成している（図7（b）参照）。そして、シリコン層30の第2面側のプロセスにおいて、第1コンタクトC1に達する開口CH3を形成し（図10（b）参照）、当該開口CH3を埋め込むようにパッド100を形成するため、シリコン層30の第2面側にはパッド100の膜厚分しか段差が生じないこととなる。

10

【0068】

この結果、カラーフィルタ材料や、レンズ材料の塗布むらが面内で生じることはないため、所望の光学特性をもつカラーフィルタ111およびオンチップレンズ112を形成することができる。この結果、固体撮像装置の撮像特性の向上および歩留まりの向上を図ることができる。なお、本実施形態では、カラーフィルタ111およびオンチップレンズ112の双方を備える固体撮像装置の例について説明したが、カラーフィルタ111あるいはオンチップレンズ112のみを備える固体撮像装置であってもよい。

【0069】

20

また、シリコン層30の第2面側にパッド100を設けることができるため、シリコン層30の第2面側に設けられる遮光膜100aとパッド100とを接続することができ、遮光膜100aを一定電位に固定することができる。このため、遮光膜が帯電することによる電子の蓄積、読み出しなどに与える影響を回避することができ、撮像特性を向上させることができる。

【0070】

（第2実施形態）

第2実施形態に係る固体撮像装置の製造方法について、図12を参照して説明する。

【0071】

まず、第1実施形態と同様にして、図5～図6に示す工程を経る。これにより、層間絶縁膜40およびシリコン層30を貫通する第1貫通孔CH1と、第1貫通孔CH1内を被覆する側壁絶縁膜51が形成される。

30

【0072】

次に、図12（a）に示すように、図示しないレジストパターンを用いて、層間絶縁膜40をエッチングして、第2コンタクトC2の形成位置に第2貫通孔CH2を形成する。その後、レジストパターンを除去する。

【0073】

次に、図12（b）に示すように、第2貫通孔CH2の側壁に側壁保護膜52を形成した後、第2貫通孔CH2内のエッチング残渣を除去するためのウェットエッチングを行う。続いて、第1貫通孔CH1および第2貫通孔CH2内に、バリアメタル53を介して導電層54を埋め込む。バリアメタル53として、スパッタリング法あるいはCVD法により、窒化チタン（TiN）膜を形成する。導電層54として、CVD法によりタンゲステン膜を形成する。

40

【0074】

次に、図12（c）に示すように、層間絶縁膜40上に堆積した余分な導電層54、バリアメタル53および側壁絶縁膜51をエッチバックにより除去する。エッチバック以外にも、CMP法を用いても良い。これにより、第1貫通孔CH1内に側壁絶縁膜51を介して埋め込まれた、バリアメタル53および導電層54からなる第1コンタクトC1が形成される。また、第2貫通孔CH2内に側壁保護膜52を介して埋め込まれた、バリアメタル53および導電層54からなる第2コンタクトC2が形成される。

50

【0075】

その後、第1実施形態と同様に、図9(a)以降の工程を経ることにより、固体撮像装置が完成する。

【0076】

本実施形態では、第1貫通孔CH1および第2貫通孔CH2内に同時に、バリアメタル53および導電層54を埋め込むことにより、第1コンタクトC1および第2コンタクトC2を同時に形成している。このため、第1実施形態と比較して、製造工程を削減することができる。

【0077】

また、第1実施形態と同様に、シリコン層30の第2面側に、大きな段差を生じることなくパッド100を形成することができる。このため、第1実施形態と同様の効果を奏することができる。

10

【0078】

本発明は、上記の実施形態の説明に限定されない。

例えば、本実施形態で挙げた数値や材料は一例であり、これに限定されるものではない。例えば、本実施形態ではSOI基板300を用いる例について説明したが、通常のシリコン基板を用いても良い。例えば、第1実施形態において、第2コンタクトC2を形成した後に、第1コンタクトC1を形成してもよい。また、第2実施形態において、第2貫通孔CH2を形成した後に、第1貫通孔CH1を形成して、その後、第1貫通孔CH1および第2貫通孔CH2内に同時に第1コンタクトC1および第2コンタクトC2を形成してもよい。

20

その他、本発明の要旨を逸脱しない範囲で、種々の変更が可能である。

【図面の簡単な説明】

【0079】

【図1】本実施形態に係る固体撮像装置の概略構成図である。

【図2】画素部の単位画素の回路構成の一例を示す図である。

【図3】固体撮像装置の画素部の概略断面図である。

【図4】固体撮像装置の周辺部の断面図である。

【図5】第1実施形態に係る固体撮像装置の製造における工程断面図である。

【図6】第1実施形態に係る固体撮像装置の製造における工程断面図である。

30

【図7】第1実施形態に係る固体撮像装置の製造における工程断面図である。

【図8】第1実施形態に係る固体撮像装置の製造における工程断面図である。

【図9】第1実施形態に係る固体撮像装置の製造における工程断面図である。

【図10】第1実施形態に係る固体撮像装置の製造における工程断面図である。

【図11】比較例の固体撮像装置の周辺部の断面図である。

【図12】第2実施形態に係る固体撮像装置の製造における工程断面図である。

【符号の説明】

【0080】

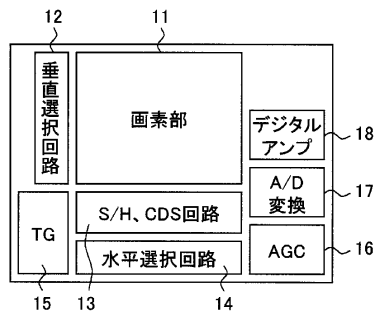
11…画素部、12…垂直選択回路、13…S/H・CDS回路、14…水平選択回路、15…タイミングジェネレータ、16…AGC回路、17…A/D変換回路、18…デジタルアンプ、21…フォトダイオード、22…転送トランジスタ、23…増幅トランジスタ、24…アドレストランジスタ、25…リセットトランジスタ、26, 28, 29…駆動配線、27…垂直信号線、30…シリコン層、31…酸化シリコン膜、32…シリコン基板、34…半導体領域、35…チャネルストップ部、36…ゲート絶縁膜、37…ゲート電極、40…層間絶縁膜、41…TEOS膜、42…窒化シリコン膜、43…TEOS膜、44…PSG膜、45…TEOS膜、51…側壁絶縁膜、52…側壁保護膜、53…バリアメタル、54…導電層、60…配線層、61…層間絶縁膜、62…バリアメタル、63…導電層、64…バリアメタル、65…導電層、70…保護膜、80…支持基板、81…接着層、90…反射防止膜、100…パッド、100a…遮光膜、101…バリアメタル、102…導電層、110…保護膜、111…カラーフィルタ、112…オンチッ

40

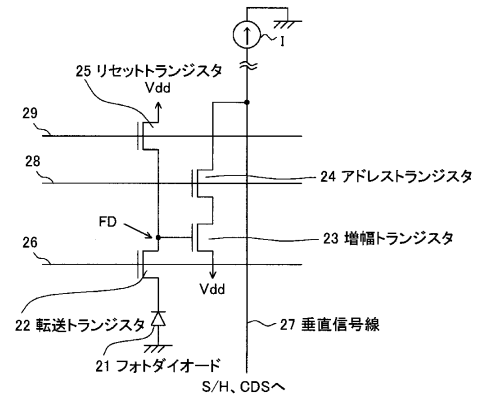
50

レンズ、300…SOI基板、C1…第1コンタクト、C2…第2コンタクト、CH1…第1貫通孔、CH2…第2貫通孔、P…プラグ、M…配線、R1、R2…レジストパターン

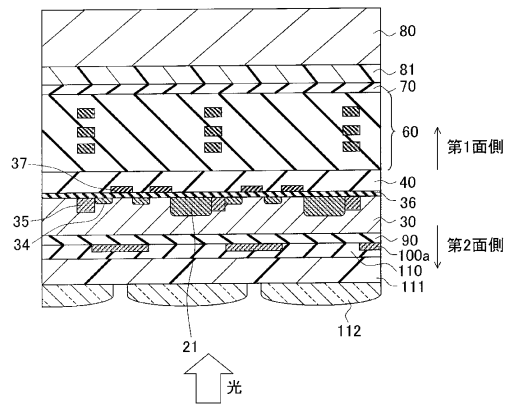
【図1】



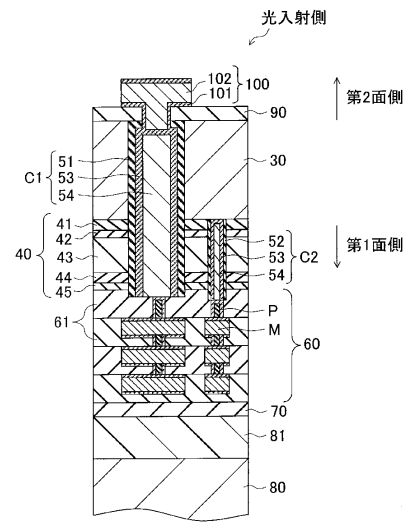
【図2】



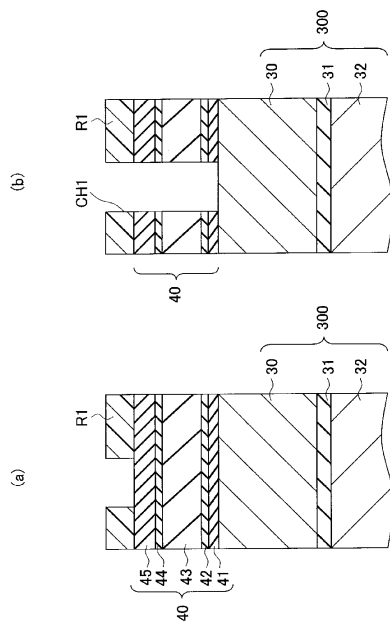
【図 3】



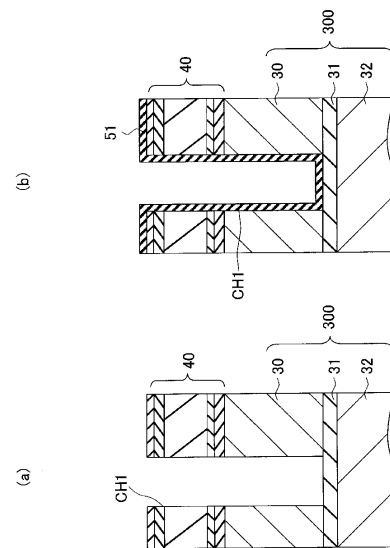
【図 4】



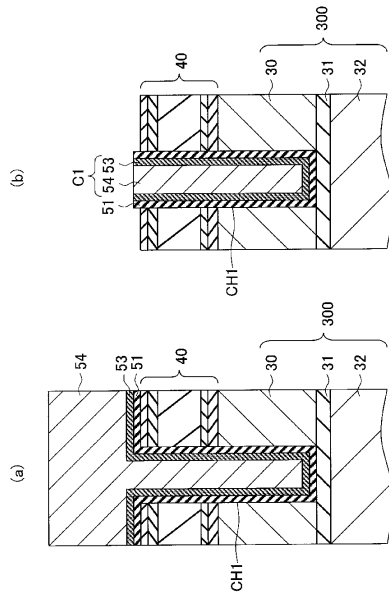
【図 5】



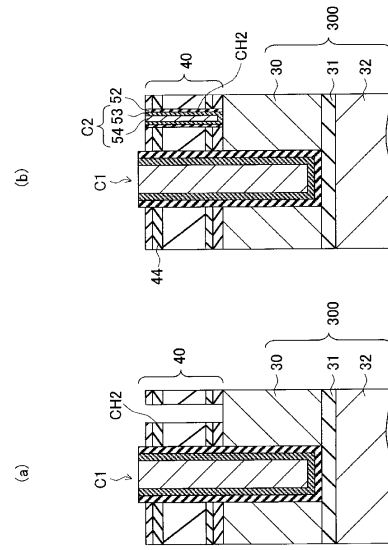
【図 6】



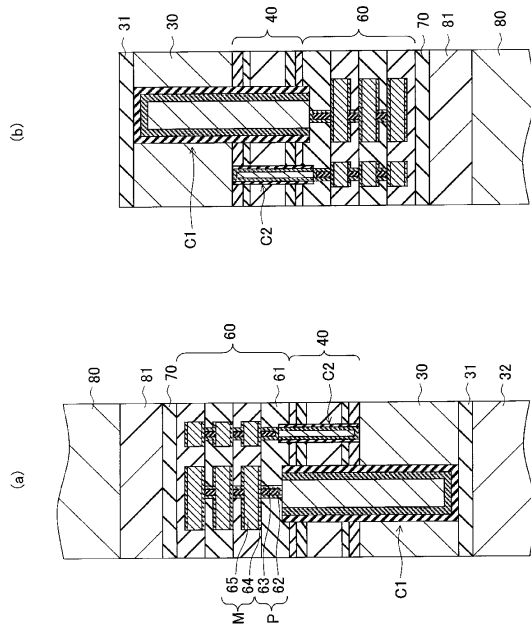
【図 7】



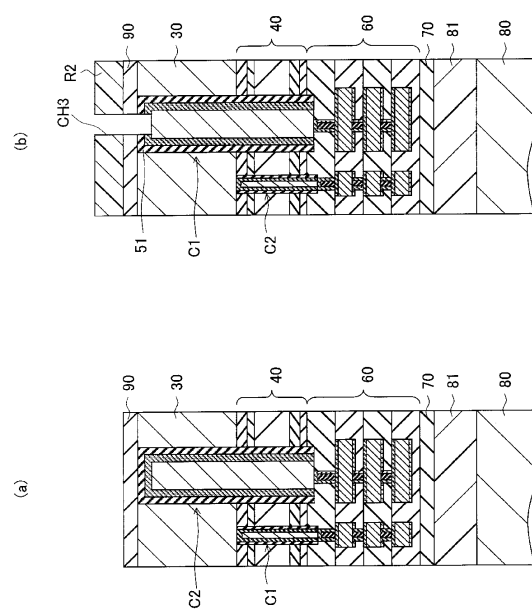
【図 8】



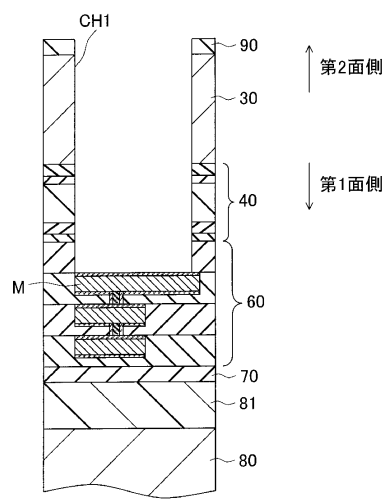
【図 9】



【図 10】



【図 1 1】



【図 1 2】

