

LIQUID CRYSTAL DISPLAY DEVICE

Abstract

PROBLEM TO BE SOLVED: To make a peripheral frame part smaller in size by dispensing with insulating spacers arranged between a metal cover frame and a counter electrode in a liquid crystal display device.

SOLUTION: In a liquid crystal display device having a structure in which a liquid crystal layer is sandwiched between a matrix array substrate 2 and a counter substrate 3, the counter electrode 7 formed on a whole surface of the counter substrate 3 and a metal cover frame 6 arranged at an outer periphery of the liquid crystal display device are provided with a same potential. As a result, even when the counter electrode 7 and the metal cover frame 6 are short-circuited, no excessive current flows to an external PCB(printed circuit board) which is not shown in the figure, therefore it is possible to dispense with insulating spacers 8 and the peripheral frame part is made smaller in size as much as that the insulating spacers 8 occupies.

CLAIMS JP2002196311A

1. A liquid crystal display device, comprising:

a first electrode substrate provided with a plurality of pixel electrodes regularly arranged in a display region; and

a second electrode substrate provided with a counter electrode facing the plurality of pixel electrodes formed on an entire surface of the second electrode substrate, wherein the first electrode substrate and the second electrode substrate are bonded together at a predetermined interval by a sealing member formed in a periphery portion of the display region, and a liquid crystal layer is sandwiched between the two substrates,

wherein a metal cover frame at a same potential as the counter electrode is provided outside the first electrode substrate and the second electrode substrate.

2. The liquid crystal display device according to claim 1, wherein a 0V potential or a ground potential is applied to the counter electrodes and the metal cover frame, and positive and negative signals are supplied to the pixel electrodes compared to the 0V potential or the ground potential of the counter electrodes.

HKC EXHIBIT 1006

[0001]**BACKGROUND OF THE INVENTION****1. Field of the Invention**

The present invention relates to a liquid crystal display device, and more particularly to an active matrix type liquid crystal display device using a matrix array substrate.

[0002]**2. Description of the Related Art**

In recent years, flat panel displays represented by liquid crystal display devices have been developed with the aim of reducing size, weight, and power consumption. In this type of liquid crystal display devices, pixel electrodes is formed on a surface of the matrix array substrate, and counter electrodes are formed on a surface of the counter substrate, respectively. Various displays are obtained by modulating a liquid crystal layer sandwiched between the substrates with potential differences between the pixel electrodes and the counter electrodes.

[0003]

In the two electrodes facing each other with the liquid crystal layer interposed therebetween, a potential is supplied to the counter electrode by drawing a counter electrode potential wiring on the matrix array substrate and electrically connecting it to the counter substrate via a conductive pad or the like.

[0004]

FIG. 5 is a partial cross-sectional view of the liquid crystal display device, and particularly shows the cross-sectional structure of an outer peripheral portion. The counter electrode 7 is formed up to the outer peripheral portion of the counter substrate 3, and an outer periphery of the matrix array substrate 2 is provided with conductive pads 28 led out from counter electrode potential wiring (not shown). A silver paste 31 is formed between an end portion of the counter electrode 7 and the conductive pad 28, and the matrix array substrate 2 and the counter substrate 3 are bonded together with a sealing member 32 interposed therebetween, thereby, a potential is supplied to the counter electrode 7 from the counter electrode potential wiring via the silver paste 31. As shown in FIG. 6, a metal cover frame 6 for protecting the substrates is provided outside the matrix array substrate 2 and the counter substrate 3 which are bonded together. A potential of 0 V (or ground potential), for example, is externally supplied to the metal cover frame 6. FIG. 7 is a waveform diagram of signal potentials applied to the electrodes when driving the liquid crystal. For example, when a counter potential of 5 V is applied to the counter electrode and a potential (video signal) of 1 to 9 V is applied to the pixel electrode, a voltage with an amplitude of 8 V is applied to the liquid crystal layer.

[0005]**[Problem to be solved]**

As shown in FIG. 5, outside the matrix array substrate 2 and the counter substrate 3, a metal cover frame 6 having a potential different from the counter electrode 7 is

provided. If the counter electrode 7 of the counter substrate 3 and the metal cover frame 6 are short-circuited, an excessive current flows from the conductive pad 28 through the counter electrode potential wiring to an external PCB (printed circuit board) (not shown), which may damage the external PCB. In order to prevent such a short circuit, an insulating spacer 8 is arranged between the counter electrode 7 on the counter substrate 3 and the metal cover frame 6, as shown in FIG. 5.

[0006]

However, in recent years, along with the miniaturization of liquid crystal display devices, it is required to reduce a peripheral frame portion while keeping the screen size as it is. However, as shown in FIG. 5, the insulating spacer 8 is arranged between the counter electrode 7 on the counter substrate 3 and the metal cover frame 6 to prevent a short circuit, it is difficult to further reduce the peripheral frame portion.

[0007]

SUMMARY OF THE INVENTION

An object of the present invention is to provide a liquid crystal display device in which a peripheral frame portion can be reduced by dispensing with insulating spacers.

[0008]

In order to achieve the above object, the invention of claim 1 provides a liquid crystal display device including a first electrode substrate provided with a plurality of pixel electrodes regularly arranged in a display region; and a second electrode substrate provided with a counter electrode facing the plurality of pixel electrodes formed on an entire surface of the second electrode substrate, wherein the first electrode substrate and the second electrode substrate are bonded together at a predetermined interval by a sealing member formed in a periphery portion of the display region, and a liquid crystal layer is sandwiched between the two substrates, wherein a metal cover frame at a same potential as the counter electrode is provided outside the first electrode substrate and the second electrode substrate.

[0009]

The invention according to claim 2 is based on claim 1, a 0V potential or a ground potential is applied to the counter electrodes and the metal cover frame, and positive and negative signals are supplied to the pixel electrodes compared to the 0V potential or the ground potential of the counter electrodes.

[0010]

According to the above configuration, even if the counter electrode and the metal cover frame are short-circuited by providing the counter electrode and the metal cover frame with the same potential, an excessive current does not flow to the external PCB, thus insulating spacers can be dispensed with.

[0011]

BEST MODE FOR CARRYING OUT THE INVENTION

Embodiments in which a liquid crystal display device according to the present invention is applied to an active matrix type liquid crystal display device will be

described below.

[0012]

The liquid crystal display device according to the present embodiment is roughly composed of two electrode substrates as shown in FIGS. 3 and FIG. 4. FIG. 3 is a schematic perspective view showing a configuration of the matrix array substrate, and FIG. 4 is a schematic perspective view showing a configuration of the counter substrate. The liquid crystal display device of this embodiment is an active matrix type liquid crystal display device, and includes a matrix array substrate 2 shown in FIG. 3, a counter substrate 3 shown in FIG. 4, and a liquid crystal layer sandwiched between the substrates 2 and 3(not shown).

[0013]

The matrix array substrate 2 is arranged with a plurality of signal lines 12 arranged in parallel on a transparent insulating substrate 4, and a plurality of scanning lines 14 arranged in parallel to intersect the plurality of signal lines 12 at right angles. The signal lines 12 and the scanning lines 14 are electrically insulated by an insulating film (not shown).

[0014]

A signal line driving circuit 13 for applying a video signal to the signal line 12 is electrically connected to one end of the signal line 12 , and a scanning line drive circuit 15 for applying a scanning signal to the scanning line 14 is electrically connected to one end of the scanning line 14.

[0015]

TFTs (Thin Film Transistors) 16 and pixel electrodes 17 are arranged in a matrix each at an intersection of the signal lines 12 and the scanning lines 14 to form a display region 11. A gate electrode of the TFT 16 is connected to a corresponding scanning line 14, a drain electrode is connected to a corresponding signal line 12 , and a source electrode is connected to the pixel electrode 17. The pixel electrode 17 is formed of a transparent electrode such as an ITO film, or a reflective electrode such as an Al alloy or Ag alloy.

[0016]

A conductive pad 28 for applying a potential to the counter electrode 7 and a counter electrode potential wiring 27 are provided in a peripheral portion of the display region 11 on the insulating substrate 4. The counter electrode potential wiring 27 is formed in a same process as the signal line 12 and the scanning line 14. A predetermined counter potential is externally supplied to the counter electrode potential wiring 27 through a connection pad 33 from an external PCB (not shown).

[0017]

On the other hand, as shown in FIG. 4, the counter electrode 7 for applying a potential to the liquid crystal layer is formed on a transparent insulating substrate 5, in the counter substrate 3. Since the counter electrode 7 is formed uniformly over an entire surface of the counter substrate 3, the entire region is at a same potential.

[0018]

A sealing member 32 is coated and molded on a peripheral portion of the matrix array substrate 2, and the counter substrate 3 is bonded to the matrix array substrate 2 to

sandwich a liquid crystal layer (not shown). A counter potential applied to the counter electrode 7 is applied from the external PCB to the counter electrode potential wiring 27 on the matrix array substrate 2 via the connection pad 33 and sent to the conductive pad 28. By coating a silver paste 31 on the conductive pad 28, the conductive pad 28 and the counter electrode 7 are electrically connected through the silver paste 31, and a counter potential is applied to the counter electrode 7. .

[0019]

FIG. 2 is a waveform diagram of signal potentials applied to the electrodes during liquid crystal driving. Here, 0V (or ground potential) is applied as the counter potential to the counter electrode 7, and a voltage ranging from -4V to +4V is applied to the pixel electrode 17, for example. According to this, a voltage having an amplitude of 8 V can be applied to the liquid crystal layer as a video signal as in the case of FIG. 7, so that similar liquid crystal display can be performed.

[0020]

Furthermore, FIG. 1 is a partial cross-sectional view of the liquid crystal display device according to this embodiment, and particularly shows a cross-sectional configuration of the outer peripheral portion. Since the configuration of the electrodes and substrates in FIG. 1 is the same as in FIG. 5, the description is omitted, and the same parts as in FIG. 5 are indicated by the same reference numerals. As shown in FIG. 2, the metal cover frame 6 of this embodiment is supplied with the same 0V potential (or ground potential) as the counter electrode 7. In this way, when the counter electrode 7 on the counter substrate 3 and the metal cover frame 6 are at the same potential, even if the counter electrode 7 and the metal cover frame 6 are short-circuited, an excessive current does not flows to the external PCB (not shown). Therefore, the insulating spacer 8 for preventing a short circuit as shown in FIG. 5 is not required. Therefore, it is possible to reduce the size of the outer periphery of the substrate, which was conventionally required for the insulating spacer 8 by the dimension A, so that peripheral frame portion can be further reduced as compared with the conventional example shown in FIG. 5.

[0021]

In the above embodiments, the case where the present invention is applied to an active matrix liquid crystal display device has been described, but the present invention can be applied to general flat panel display devices in which a light modulating layer is sandwiched between substrates.

[0022]

INDUSTRIAL APPLICABILITY

As described above, according to the present invention, an insulating spacer for preventing a short circuit between the counter electrode and the metal cover frame can be dispensed with, so that the peripheral frame portion of the liquid crystal display device can be reduced.

Brief Description of the Drawings

FIG. 1 is a partial cross-sectional view of the liquid crystal display device according

to this embodiment, and particularly shows a cross-sectional configuration of the outer peripheral portion.

FIG. 2 is a waveform diagram of signal potentials applied to the electrodes during liquid crystal driving.

FIG. 3 is a schematic perspective view showing a configuration of a matrix array substrate.

FIG. 4 is a schematic perspective view showing a configuration of a counter substrate.

FIG. 5 is a partial cross-sectional view of the liquid crystal display device, and particularly shows the cross-sectional structure of an outer peripheral portion.

FIG. 6 is an external perspective view of the liquid crystal display device.

FIG. 7 is a waveform diagram of signal potentials applied to the electrodes when driving the liquid crystal.

Declaration Under 28 U.S.C. § 1746

I, Angela Huang, am fluent in both the Japanese and English languages, and hereby certify that the English texts attached hereto are, to the best of my ability, knowledge, and belief, accurate, true, complete, and correct translation of the original document: Japanese Patent Application Publication No. 2002196311A. I understand that willful false statements and the like are punishable by fine or imprisonment, or both (18 U.S.C. § 1001).

I certify under penalty of perjury that the foregoing is true and correct.

Executed on: 2022.12.28

By: Angela Huang
(Angela Huang)

(19)日本国特許庁 (J P)

(12) **公 開 特 許 公 報** (A)

(11)特許出願公開番号
特開2002－196311

(P2002－196311A)

(43)公開日 平成14年7月12日(2002.7.12)

(51)Int.Cl ⁷	識別記号	F I	テマコード [*] (参考)
G 0 2 F 1/1333		G 0 2 F 1/1333	2 H 0 8 9
1/1345		1/1345	2 H 0 9 2
G 0 9 F 9/00	309	G 0 9 F 9/00	309 A 5 G 4 3 5

審査請求 未請求 請求項の数 2 O L (全 4 数)

(21)出願番号 特願2000－391070(P2000－391070)

(22)出願日 平成12年12月22日(2000.12.22)

(71)出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72)発明者 江尻 直

埼玉県深谷市幡羅町一丁目9番地2号 株式
会社東芝深谷工場内

(74)代理人 100083806

弁理士 三好 秀和 (外 7 名)

F ターム (参考) 2H089 HA40 JA10 PA04 QA11 TA03

2H092 GA36 GA44 GA45 JB11 NA25

PA04 PA06

5G435 AA16 AA17 AA18 BB12 BB16

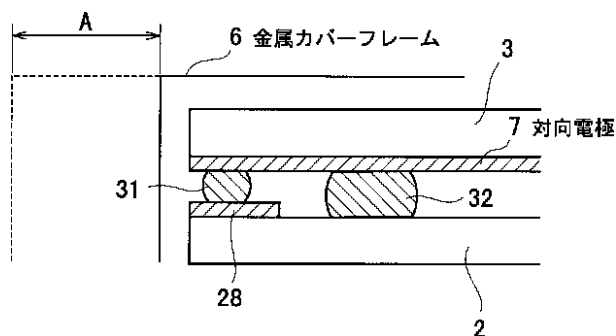
CC09 EE02 EE05 GG33

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 液晶表示装置において、金属カバーフレームと対向電極との間に配置される絶縁スペーサを不要とすることにより、周辺額縁部を小さくする。

【解決手段】 マトリクスアレイ基板2と対向基板3の間に液晶層を挟持した構成の液晶表示装置において、対向基板3の全面に形成された対向電極7と、その外周に配置された金属カバーフレーム6とを同電位とする。これにより、対向電極7と金属カバーフレーム6とが短絡しても図示しない外部P C Bに過大な電流が流れないため、絶縁スペーサ8を不要とすることができ、この分だけ周辺額縁部を小さくすることができる。



【特許請求の範囲】

【請求項 1】 複数の画素電極が表示領域内に規則的に配置された第 1 の電極基板と、前記複数の画素電極と相対する対向電極が全面に形成された第 2 の電極基板とを備え、前記第 1 の電極基板と第 2 の電極基板が前記表示領域の周辺部に形成されたシール部材により所定間隔で貼り合わされ、前記 2 つの基板間に液晶層が挟持された液晶表示装置において、前記第 1 の電極基板と第 2 の電極基板との外側に、前記対向電極の電位と同電位の金属カバーフレームを設置したことを特徴とする液晶表示装置。

【請求項 2】 前記対向電極及び前記金属カバーフレームには 0 V 電位又は接地電位を印加し、前記画素電極には前記対向電極の 0 V 電位又は接地電位に対して正極性及び負極性の信号が供給されることを特徴とする請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に関し、詳しくはマトリクスアレイ基板を用いたアクティブマトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】近年、小型、軽量、低消費電力を志向して、液晶表示装置に代表されるフラットパネルディスプレイの開発が進められている。この種の液晶表示装置では、マトリクスアレイ基板側の表面に画素電極が、また対向基板側の表面には対向電極がそれぞれ形成され、前記基板間に挟持された液晶層を前記画素電極と対向電極との電位差によって変調することにより各種表示を得ている。

【0003】液晶層を挟んで対向する 2 つの電極のうち、対向電極への電位の供給は、マトリクスアレイ基板上に対向電極電位配線を引き回し、導電パッド等を介して前記対向基板と電氣的に導通させることで実現している。

【0004】図 5 は、上記液晶表示装置の部分断面図であり、特に外周部の断面構成を示している。対向電極 7 は対向基板 3 の外周部まで形成され、またマトリクスアレイ基板 2 の周辺部には、図示しない対向電極電位配線から引き出された導電パッド 28 が形成されている。対向電極 7 の端部と導電パッド 28 との間には銀ペースト 31 が形成され、マトリクスアレイ基板 2 と対向基板 3 とがシール部材 32 を介して貼り合わされることで、銀ペースト 31 を通じて前記対向電極電位配線から対向電極 7 に電位が供給される。また、貼り合わされたマトリクスアレイ基板 2 と対向基板 3 の外側には、図 6 に示すように、基板保護のための金属カバーフレーム 6 が設けられている。この金属カバーフレーム 6 には、例えば 0 V (又は接地電位) の電位が外部より供給されている。図 7 は、液晶駆動時に上記各電極に与えられる信号電位

の波形図である。例えば、対向電極の対向電位として 5 V、画素電極に 1～9 V の電位 (映像信号) を印加すると、液晶層には 8 V 振幅の電圧が与えられることになる。

【0005】

【発明が解決しようとする課題】図 5 に示したように、マトリクスアレイ基板 2 と対向基板 3 の外側には、対向電極 7 とは電位が異なる金属カバーフレーム 6 が設けられているため、対向基板 3 の対向電極 7 と金属カバーフレーム 6 とが短絡すると、導電パッド 28 から前記対向電極電位配線を通じて図示しない外部 PCB (プリント回路基板) に過大な電流が流れ、外部 PCB を破損するおそれがある。そこで、このような短絡を防ぐために、対向基板 3 上の対向電極 7 と金属カバーフレーム 6 との間には、図 5 に示すように絶縁スペーサ 8 が配置されている。

【0006】ところで、近年においては液晶表示装置の小型化に伴い、画面サイズはそのまま、周辺額縁部を小さくすることが求められている。しかし、図 5 に示したように対向基板 3 上の対向電極 7 と金属カバーフレーム 6 との間には短絡防止のための絶縁スペーサ 8 が配置されているため、周辺額縁部を今以上に小さくすることは困難であった。

【0007】本発明の目的は、絶縁スペーサを不要とすることにより、周辺額縁部を小さくすることができる液晶表示装置を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するために、請求項 1 の発明は、複数の画素電極が表示領域内に規則的に配置された第 1 の電極基板と、前記複数の画素電極と相対する対向電極が全面に形成された第 2 の電極基板とを備え、前記第 1 の電極基板と第 2 の電極基板が前記表示領域の周辺部に形成されたシール部材により所定間隔で貼り合わされ、前記 2 つの基板間に液晶層が挟持された液晶表示装置において、前記第 1 の電極基板と第 2 の電極基板との外側に、前記対向電極の電位と同電位の金属カバーフレームを設置したことを特徴とする。

【0009】請求項 2 の発明は、請求項 1 において、前記対向電極及び前記金属カバーフレームには 0 V 電位又は接地電位を印加し、前記画素電極には前記対向電極の 0 V 電位又は接地電位に対して正極性及び負極性の信号が供給されることを特徴とする。

【0010】上記構成によれば、対向電極と金属カバーフレームとを同電位とすることにより、対向電極と金属カバーフレームとが短絡しても外部 PCB に過大な電流が流れることがなく、短絡防止のための絶縁スペーサを不要とすることができる。

【0011】

【発明の実施の形態】以下、本発明に係わる液晶表示装置を、アクティブマトリクス型液晶表示装置に適用した

場合の実施形態について説明する。

【0012】本実施形態に係わる液晶表示装置は、大別すると、図3及び図4に示すような2つの電極基板で構成されている。図3はマトリクスアレイ基板の構成を示す概略斜視図、図4は対向基板の構成を示す概略斜視図である。本実施形態の液晶表示装置はアクティブマトリクス型液晶表示装置であって、図3に示すマトリクスアレイ基板2と、図4に示す対向基板3と、これらの基板間2、3に挟持される図示しない液晶層とを備えている。

【0013】マトリクスアレイ基板2は、透明な絶縁基板4上に複数の信号線12が平行に配設され、これと直角に交差するように複数の走査線14が平行に配設されている。各々の信号線12と走査線14とは、図示されていない絶縁膜によって電気的に絶縁されている。

【0014】信号線12の一端には、信号線12に映像信号を印加するための信号線駆動回路13が電気的に接続されており、また走査線14の一端には走査線14に走査信号を印加する走査線駆動回路15が電気的に接続されている。

【0015】信号線12と走査線14の各交差点毎にTFT（薄膜トランジスタ）16及び画素電極17がマトリクス状に配置されて表示領域11を形成している。TFT16のゲートは対応する走査線14に接続され、ドレインは対応する信号線12に接続され、ソースは画素電極17に接続されている。なお、画素電極17は例えばITO膜のような透明電極、Al合金やAg合金のような反射電極で形成されている。

【0016】絶縁基板4上の表示領域11の周辺部には、対向電極7に電位を与えるための導電パッド28及び対向電極電位配線27が設けられている。対向電極電位配線27は、信号線12及び走査線14が形成される工程と同一工程において形成される。また、対向電極電位配線27には、図示しない外部PCBより接続パッド33を通じて外部から所定の対向電位が供給されている。

【0017】一方、対向基板3には、図4に示すように透明な絶縁基板5上に、液晶層に電位を印加するための対向電極7が形成されている。この対向電極7は、対向基板3の全面に一樣に形成されているため、この領域内はすべて等電位となる。

【0018】マトリクスアレイ基板2の周辺部分にはシール部材32が塗布成形され、図示しない液晶層を挟持するように対向基板3が貼り合わされる。対向電極7に与えられる対向電位は前記外部PCBから接続パッド33を介してマトリクスアレイ基板2上の対向電極電位配線27に印加され、導電パッド28に送られる。そして、導電パッド28上に銀ペースト31を塗布しておくことにより、この銀ペースト31を介して導電パッド28と対向電極7とが電気的に導通し、対向電極7に対向

*電位が印加される。

【0019】図2は、液晶駆動時に上記各電極に与えられる信号電位の波形図である。ここでは、対向電極7の対向電位として0V（又は接地電位）を与え、画素電極17には例えば-4Vから+4Vまでの電圧を与えている。これによれば、液晶層には図7の場合と同様に映像信号として振幅8Vの電圧を印加することができるので、同等の液晶表示を行うことができる。

【0020】さらに図1は、本実施形態に係わる液晶表示装置の部分断面図であり、特に外周部の断面構成を示している。図1における電極及び基板の構成は図5と同じであるため説明を省略するものとし、図5と同等部分を同一符号で示す。本実施形態の金属カバーフレーム6には、図2に示すように対向電極7と同じ0V電位（又は接地電位）が与えられている。このように、対向基板3上の対向電極7と金属カバーフレーム6を同電位とした場合は、対向電極7と金属カバーフレーム6とが短絡しても、図示しない外部PCBに過大な電流が流れることがないので、図5に示すような短絡防止のための絶縁スペーサ8が不要となる。したがって、従来、絶縁スペーサ8のために必要としていた基板外周において、寸法Aの分だけサイズを縮小することができるようになり、図5に示す従来例に比べて更に周辺額縁部を小さくすることが可能となる。

【0021】なお、上記実施形態では、本発明をアクティブマトリクス型液晶表示装置に適用した場合について説明したが、本発明は、基板間に光変調層を挟持した平面表示装置一般について適用することができる。

【0022】

【発明の効果】以上説明したように、本発明によれば、対向電極と金属カバーフレームとの短絡防止のための絶縁スペーサを不要とすることができるため、液晶表示装置の周辺額縁部を小さくすることができる。

【図面の簡単な説明】

【図1】実施形態に係わる液晶表示装置の部分断面図。

【図2】実施形態の液晶駆動時に各電極に与えられる信号電位の波形図。

【図3】マトリクスアレイ基板の構成を示す概略斜視図。

【図4】対向基板の構成を示す概略斜視図。

【図5】従来例における液晶表示装置の部分断面図。

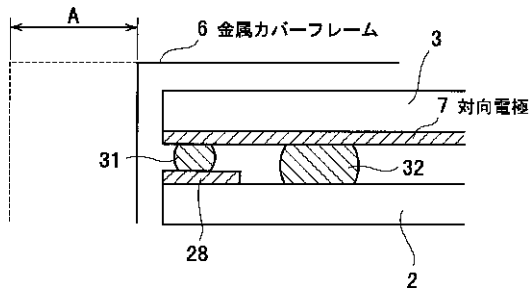
【図6】液晶表示装置の外観斜視図。

【図7】従来例の液晶駆動時に各電極に与えられる信号電位の波形図。

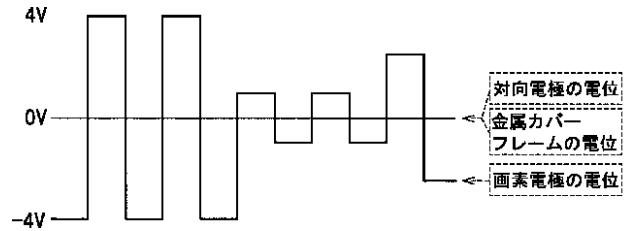
【符号の説明】

2…マトリクスアレイ基板、3…対向基板、4、5…絶縁基板、7…対向電極、12…信号線、13…信号線駆動回路、14…走査線、15…走査線駆動回路、16…TFT、27…対向電極電位配線、28…導電パッド、31…銀ペースト、32…シール部材、33…接続パッド

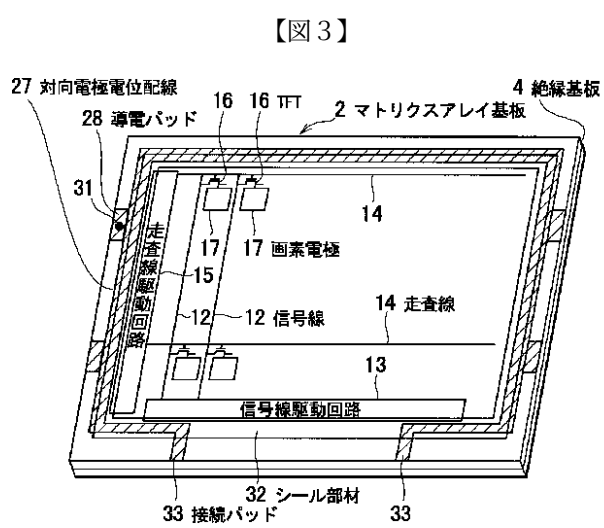
【図1】



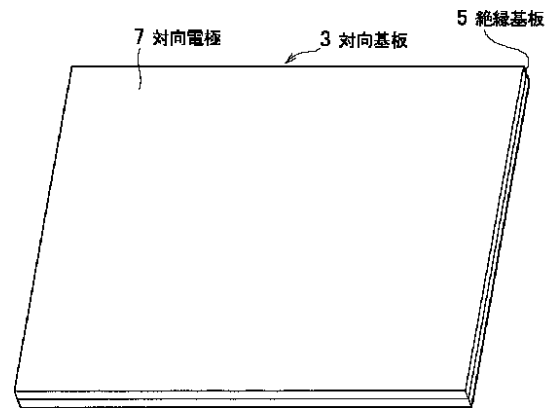
【図2】



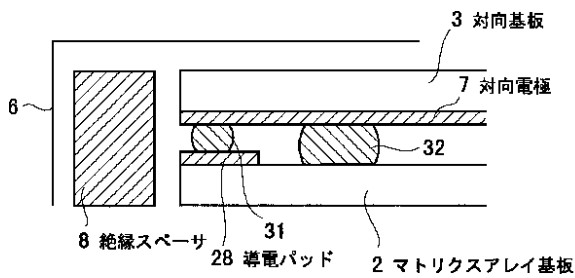
【図3】



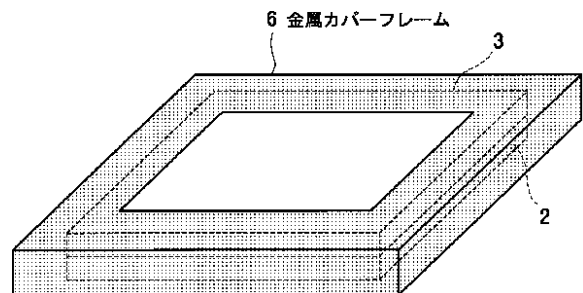
【図4】



【図5】



【図6】



【図7】

