

CERTIFICATE OF TRANSLATION ACCURACY

I, Michael Fletcher, declare:

1. I am a native speaker of English and am well versed in both the Japanese and English languages and have over 18 years of experience translating Japanese technical documents into English on a full-time basis.
2. The following translation of the corresponding source text from Japanese into English is accurate and complete to the best of my knowledge.

I declare under penalty of perjury under the laws of the United States of America that the foregoing is true and accurate.

Statements made herein are to the best of my knowledge true and are based on information that I believe to be true and further these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code and that such willful false statements may jeopardize the validity of the patent application in the United States of America or any patent issuing thereon.

Executed this 14th day of March 2022, at Parowan, UT.



Michael Fletcher

(19) Japanese Patent
Office (JP)

(12) Patent Application Gazette (A)

(11) Published Application No.

2006-18200 (P2006-18200A)

(43) Published: Jan. 19, 2006

(51) Int. Cl			FI	Theme code (ref.)		
G 09 G	3/36	(2006.01)	G 09 G	3/36		2H091
G 02 F	1/133	(2006.01)	G 02 F	1/133	535	2H093
G 02 F	1/13357	(2006.01)	G 02 F	1/133	550	5C006
G 09 G	3/20	(2006.01)	G 02 F	1/133	570	5C080
			G 02 F	1/13357		

Request for Examination: No Number of Claims: 34 OL Total pages: 47; continued on last page

(21) Filed Application No.: 2004-198533 (P2004- 198533) (22) Filed: Jul. 5, 2004	(71) Applicant:	000005049 Sharp Corporation 22-22 Nagaike-cho, Abeno-ku, Osaka-shi, Osaka-fu, Japan
	(74) Agent or Attorney:	100080034 Patent Attorney: HARA, Kenzo
	(74) Agent or Attorney:	100113701 Patent Attorney: KIJIMA, Ryuichi
	(74) Agent or Attorney:	100116241 Patent Attorney: KANEKO, Ichiro
	(72) Inventor:	SEO, Mitsuyoshi c/o Sharp Corporation 22-22 Nagaike-cho, Abeno-ku, Osaka-shi, Osaka, Japan
	(72) Inventor:	ITO, Hiroshi c/o Sharp Corporation 22-22 Nagaike-cho, Abeno-ku, Osaka-shi, Osaka, Japan
		Continued on last page

(54) TITLE OF THE INVENTION:

IMAGE DISPLAY DEVICE

(57) ABSTRACT

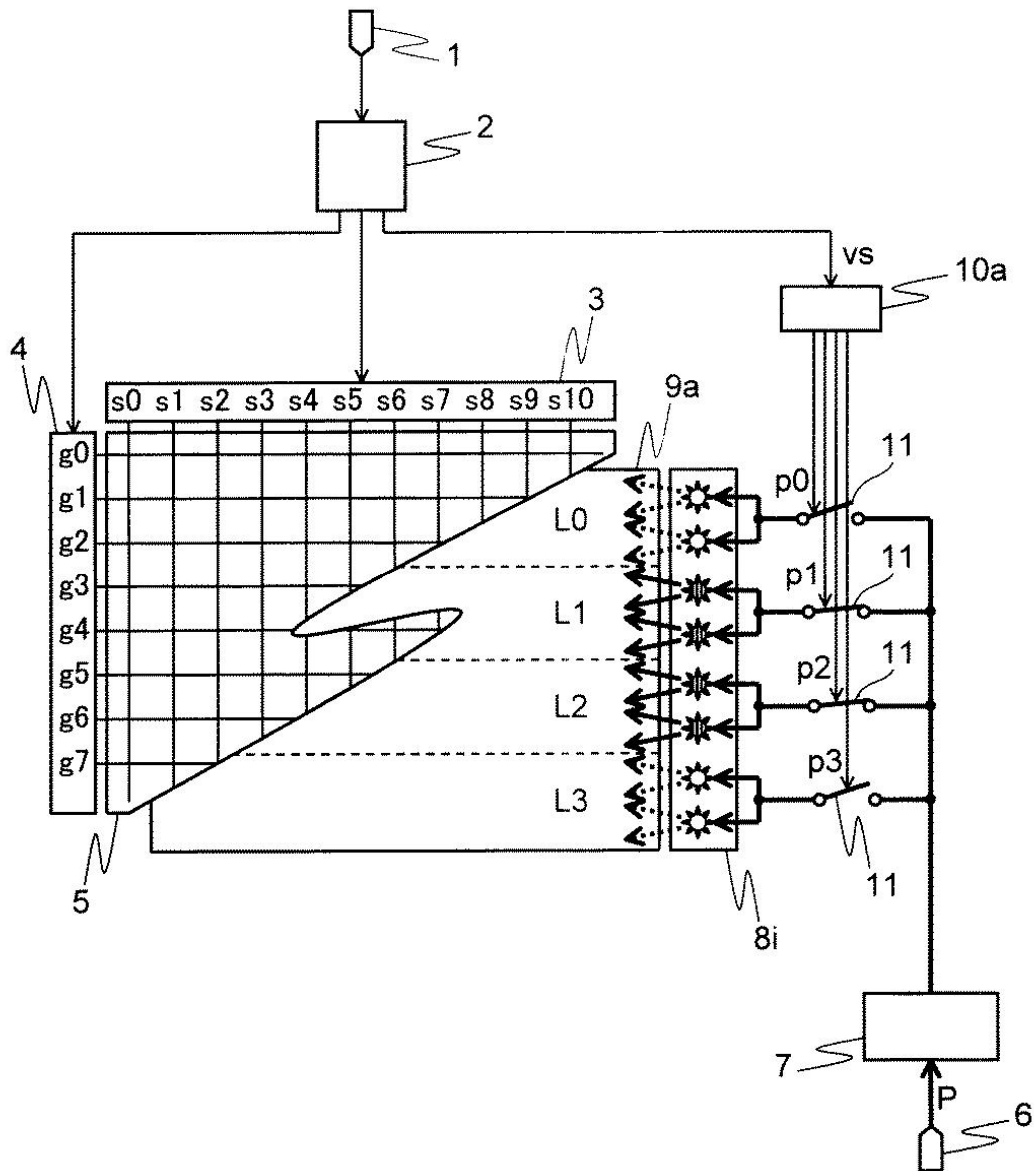
PROBLEM

To improve motion blur and reduce flicker disturbance in image display devices with hold type electrical-to-optical conversion characteristics, as typified by liquid crystal display devices.

MEANS TO SOLVE THE PROBLEM

The image display device of the present invention includes a liquid crystal panel 5 that modulates light based on a video signal and a lamp 8i that illuminates the liquid crystal panel 5. Furthermore, the lamp 8i illuminates the liquid crystal panel 5 using light that is a mixture of a pulse component i, which is emitted once per frame of the video signal, and a pulse component h emitted at a frequency higher than the frame frequency.

[Selected Drawing] FIG. 1



What is claimed is:

[Claim 1]

An image display device, comprising:
image display means that modulates light based on a video signal; and
a light source body for illuminating the image display means; wherein
the light source body illuminates the image display means using light that is a mixture of a pulse component i, which is emitted once per frame of the video signal, and a pulse component h emitted at a frequency higher than the frame frequency.

[Claim 2]

The image display device according to claim 1, wherein the light emission duration of the pulse component i is longer than the light emission duration of the pulse component h.

[Claim 3]

The image display device according to claim 1 or 2, wherein the light emitting start time of the pulse component h is in a non-synchronous relationship with the light emitting start time of the pulse component i.

[Claim 4]

The image display device according to any one of claims 1 to 3, wherein the pulse component h is emitted two or more times per frame of the video signal.

[Claim 5]

The image display device according to any one of claims 1 to 4, wherein pulse component h is emitted at a frequency that is higher than the critical fusion frequency.

[Claim 6]

The image display device according to any one of claims 1 to 5, wherein the same electrical power is supplied to the light source body to cause emission of the pulse component i and the pulse component h.

[Claim 7]

The image display device according to any one of claims 1 to 6, wherein the light source body emits both the pulse component i and the pulse component h.

[Claim 8]

The image display device according to any one of claims 1 to 7, comprising a logic circuit for synthesizing a signal to generate the pulse component i and a signal to generate the pulse component h.

[Claim 9]

The image display device according to any one of claims 1 to 8, wherein each of the circuits for generating the pulse component i and the circuit for generating the pulse component h are configured using digital circuits and the bit length of the circuit for generating the pulse component h is shorter than the bit length for generating the pulse component i.

[Claim 10]

The image display device according to any one of claims 1 to 9, wherein a signal with a frequency higher than the frequencies of the pulse component i and the pulse component h is supplied to a signal that is a composite of the signal for generating the pulse component i and the signal for generating the pulse component h.

[Claim 11]

The image display device according to any one of claims 1 to 10, comprising image quality adjustment means for fixing the light emission duration of the pulse component h while increasing or decreasing the frequency of the pulse component h.

[Claim 12]

The image display device according to any one of claims 1 to 10, comprising image quality adjustment means for fixing the frequency of the pulse component h while increasing or decreasing the light emission duration of the pulse component h.

[Claim 13]

The image display device according to any one of claims 1 to 12, wherein during the period when an image is displayed on the image display means, there is no time where the plurality of lamps included in the light source body are all ON at the same time.

[Claim 14]

The image display device according to any one of claims 1 to 12, wherein during the period when valid video is being displayed on the image display device, there is no time where the lamps included in the light source body are all OFF at the same time.

[Claim 15]

An image display device, comprising:
image display means that modulates light based on a video signal; and
K ($K \geq 2$, K is an integer) light source bodies for illuminating the image display means; wherein
the K light source bodies are grouped into N ($2 \leq N \leq K$, N is an integer) systems with light emissions controlled in a mutually independent manner and light that is a mixture of pulse component i emitted once per frame of the video signal and the pulse component h emitted at a frequency that is higher than frame frequency is emitted from the respective systems to illuminate the image display means, and
the light emitting start time of the pulse component i is controlled for each of the N systems in accordance with the video scan timing of the image display means.

[Claim 16]

The image display device according to claim 15, wherein with regards to the N systems, the pulse component h is controlled so that the light emitting start times are mutually offset.

[Claim 17]

The image display device according to claim 15, wherein with regards to M systems ($2 \leq M \leq N \leq K$, M is an integer), the pulse component h is controlled so that the light emitting start times are mutually offset.

[Claim 18]

The image display device according to any one of claims 15 to 17, wherein during the period when an image is displayed on the image display means, there is no time when all of the light source bodies are ON at the same time.

[Claim 19]

The image display device according to any one of claims 15 to 17, wherein during the period when valid video is being displayed on the image display device, there is no time where the light source bodies are all OFF at the same time.

[Claim 20]

The image display device according to any one of claims 15 to 19, comprising:
a protection circuit provided between the generating circuit of the pulse component i and the pulse component h and the switch that controls light emission of the light source bodies, wherein
the generating circuit outputs a turn ON signal made up of a plurality of systems to the protection circuit to cause the light source bodies to emit light, and

the protection circuit counts the number of systems in the same logic state with respect to the turn ON signal made up of the plurality of systems, and if the number of systems exceeds a prescribed allowable value, a part or all of the light source bodies are turned OFF.

[Claim 21]

An image display device, comprising:
image display means that modulates light based on a video signal; and
K ($K \geq 2$, K is an integer) light source bodies for illuminating the image display means, wherein
the K light source bodies are grouped into N systems ($2 \leq N \leq K$, N is an integer) with light emissions controlled in a mutually independent manner and light provided as the pulse component i emitted from the respective systems once per video signal frame is emitted, illuminating the image display means,
the light emitting start time of the pulse component i is controlled for each of the N systems in accordance with the video scan timing of the image display means,
a protection circuit provided between the generating circuit of the pulse component i and a switch that controls light emission of the light source bodies,
the generating circuit outputs a turn ON signal made up of a plurality of systems to the protection circuit to cause the light source bodies to emit light, and
the protection circuit counts the number of systems in the same logic state with regards to the turn ON signals that make up the plurality of systems and if the number of systems exceeds an allowable value, turns all or a part of the light source bodies OFF.

[Claim 22]

The image display device according to any one of claims 1 to 21, comprising:
a current limiting element between the switch for controlling turning ON of the light source bodies and the light source bodies.

[Claim 23]

The image display device according to any one of claims 1 to 22, comprising:
a current limiting element between the switch for controlling turning ON of the light source bodies and the power supply circuit that supplies power for turning ON the light source bodies.

[Claim 24]

The image display device according to claim 22 or 23, wherein the current limiting element is a passive element that consumes reactive power.

[Claim 25]

An image display device, comprising:
image display means that modulates light based on a video signal; and
K ($K \geq 2$, K is an integer) light source bodies for illuminating the image display means, wherein
the K light source bodies are grouped into N systems ($2 \leq N \leq K$, N is an integer) with light emitting controlled in a mutually independent manner and light provided as a pulse component h is emitted from the respective systems at a frequency higher than frame frequency, illuminating the image display means, and
with regards to the N systems, the pulse component h is controlled so that the light emitting start times are mutually offset.

[Claim 26]

The image display device according to claim 25, comprising:
a protection circuit between the generating circuit of the pulse component h and the switch that controls light emission of the light source bodies, wherein
the generating circuit outputs a turn ON signal made up of a plurality of systems to the protection circuit to cause the light source bodies to emit light, and
the protection circuit counts the number of systems with the same logic state with respect to the turn ON

signal made up of the plurality of systems, and if the number of the systems exceeds a prescribed allowable value, all or a part of the light source bodies are turned OFF.

[Claim 27]

The image display device according to claim 25 or 26, wherein during the period when an image is displayed on the image display means, there is no time when all of the light source bodies are ON at the same time.

[Claim 28]

The image display device according to claim 25 or 26, wherein during the period when valid video is being displayed on the image display device, there is no time where the light source bodies are all OFF at the same time.

[Claim 29]

The image display device according to any one of claims 1 to 28, wherein the light source body is a semiconductor light emitting element.

[Claim 30]

The image display device according to claim 29, wherein the semiconductor light emitting element is a light emitting diode.

[Claim 31]

The image display device according to any one of claims 1 to 30, wherein the image display means is a liquid crystal panel.

[Claim 32]

The image display device according to claim 31, wherein the liquid crystal panel is a transmissive liquid crystal panel, and the light source body is configured by a transmissive liquid crystal panel backlight.

[Claim 33]

The image display device according to claim 31, wherein a plurality of gate lines connected to the liquid crystal panel are sequentially scanned by an active element provided in the liquid crystal panel.

[Claim 34]

The image display device according to claim 31, wherein the liquid crystal panel is a transmissive liquid crystal panel, a plurality of gate lines connected to this transmissive liquid crystal panel are sequentially scanned using active elements provided on the transmissive liquid crystal panel, and the light source body is configured by a backlight of the transmissive liquid crystal panel backlight.

DETAILED DESCRIPTION OF THE INVENTION

TECHNICAL FIELD

[0001]

The present invention relates to an image display device, particularly to an improvement in the display quality of a motion picture of an active matrix type LCD (liquid crystal display).

BACKGROUND TECHNOLOGY

[0002]

In recent years, with the increase in size and luminance of LCDs (Liquid Crystal Display), applications have expanding from there being used for PC monitors to TVs.

[0003]

The LCD is a so-called hold type light emitting display device, and the display luminance does not sharply change within a single frame. Therefore, there is little flicker and they are suitable for displaying still images.

On the other hand, regarding the display of motion pictures, as described in Non-Patent Document 1, an impulse type light emitting display device is more suitable.

[0004]

In addition, with the hold type light emitting display device, the motion picture is displayed with a flow of picture as of a subject in motion taken with a long exposure. This is called motion blur (blurring, shaking, tailing, bleeding, dragging, blur).

[0005]

Several prior applications for impulse type light emission are listed below. In the technique disclosed in Patent Document 1, the light of the lamp is intermittently blocked using a shutter. In the technique disclosed in Patent Document 2, a plurality of lamps emit light sequentially in synchronization with the scanning of a gate line. The technique disclosed in Patent Document 3 is the emitting of pulsed light synchronized with a vertical sync signal vs two or more times per frame.

[0006]

Hold Type Light Emitting Display Device

FIG. 33 is a block diagram of a transmissive LCD having a hold type light emitting backlight. Here, as an example of resolution, the LCD resolution is assumed to be 11 horizontal by 8 vertical. In addition, in FIG. 33, the thin wiring represents a signal line or a bus line, and the thick wiring represents a power line.

[0007]

As illustrated in FIG. 33, the hold type light emitting display device includes a video signal input terminal 1, a control circuit 2, a source driver 3, a gate driver 4, and a liquid crystal panel 5. In addition, source lines s0, s1, s2, ..., s10 are connected to the source driver 3, and gate lines g0, g1, g2, ..., g7 are connected to the gate driver 4. A liquid crystal cell (not shown) is formed at each intersection of the source line and the gate line. The light transmittance is changed according to the video signal each time the liquid crystal cell is scanned.

[0008]

Furthermore, the hold type light emitting display device includes a light emission power input terminal 6, a power supply circuit 7, a lamp 8h, and a light guide plate 9. Fluorescent lamps and the like are suitable for hold type light emitting.

[0009]

FIG. 34 is a qualitative explanatory diagram of the motion blur caused by hold type light emitting. FIG. 34 schematically shows a state in which a white object of 3 pixels in the vertical direction and any size in the horizontal direction moves from top to bottom at the speed of one picture element per frame on a black background.

[0010]

Part A in FIG. 34 shows the light emission waveform of the backlight. The horizontal axis is time (unit is vertical period, frame), and the vertical axis is light emission luminance (unit is arbitrary). When displaying an interlaced video signal, the unit on the horizontal axis may be field. Here, two fields correspond to one frame.

[0011]

In the part A of FIG. 34, the light emission luminance is always constant.

[0012]

Part B in FIG. 34 illustrates an object to be displayed on the display device. The horizontal axis is space (unit is picture element, pixel), and the vertical axis is transmittance of each picture element (unit is arbitrary). In a black-and-white (monochrome) display device used in a three-panel projector, dots may be used as a unit on the horizontal axis. Note, 1 pixel corresponds to 3 dots or 3 sub-pixels of RGB color.

[0013]

In part B of FIG. 34, the contour of the object is sharply sloped. Part C of FIG. 34 represents a state in which an object moves on the screen (horizontal axis is time, vertical axis is space). Each picture element is updated at a frequency of once per frame. Furthermore, the diagonal line hatched area emits light according to movement of the object. When movement of this object is followed by the eye, the change in luminance is integrated (averaged) on the retina of the eye along the black arrow in the figure, and is visible to the user as in part D of FIG. 34. Note, in this figure, the response time of the liquid crystal molecule and the scanning time of the gate are ignored.

[0014]

Part E in FIG. 34 is the shade of the object actually reflected on the retina. The horizontal axis is space (unit is picture element), and the vertical axis is display brightness (unit is arbitrary). Comparing part E of FIG. 34 with part B, the contour of the object illustrated in part E of FIG. 34 is more dull than the object illustrated in part B of FIG. 34. This manner of dulling of contour is motion blur.

[0015]

Impulse Type Light Emitting Display Device

FIG. 35 to FIG. 39 are explanatory diagrams of an impulse type light emitting display device. FIG. 35 is an example of a block diagram of an LCD having an impulse type light emitting backlight. The main differences of an LCD with an impulse type light emitting backlight as compared to a hold type light emitting display device will be described below.

[0016]

As shown in FIG. 35, an LCD having an impulse type light emitting backlight includes a turn ON signal generating circuit 10, a switch 11, a lamp 8i, and a light guide plate 9a. In FIG. 35, the same reference codes are used for members that have the same functions and configuration as in FIG. 33.

[0017]

The control circuit 2 of FIG. 35 outputs the vertical sync signal vs to the turn ON signal generating circuit 10, and the turn ON signal generating circuit 10 outputs the turn ON signals p0 to p3 to the switch 11. The switch 11 passes or cuts off the electric power flowing from the power supply circuit 7 to the lamp 8i according to the signal levels of the turn ON signals p0 to p3. A lamp such as an LED (Light Emitting Diode) is suitable for impulse type light emission.

[0018]

The light guide plate 9a is divided into a plurality of rectangular areas parallel to gate lines g0 to g7. In the configuration shown in FIG. 35, the light guide plate 9a is divided into four areas L0 to L3. The area L0 illuminates the picture elements scanned by the gate lines g0 and g1. Similarly, the area L1 illuminates the picture elements scanned by the gate lines g2 and g3, the area L2 illuminates the picture elements scanned by the gate lines g4 and g5, and the area L3 illuminates the picture elements scanned by the gate lines g6 and g7. The turning ON and turning OFF of each area L0 to L3 are independently controlled by the corresponding turn ON signals p0 to p3.

[0019]

Furthermore, the number of areas the light guide plate is divided up into is not always the same as the number of gate lines. For example, in the configuration of FIG. 35, the light guide plate is divided into four but there are eight gate lines.

In addition, the number of lamps that illuminate one area is not limited to one. In the configuration of FIG. 35, two lamps illuminate one area.

[0020]

FIG. 36 is an example in which the turn ON signal generating circuit 10 of FIG. 35 is implemented using a digital circuit. As illustrated in FIG. 36, the turn ON signal generating circuit 10 includes an input terminal 101

for the vertical sync signal vs, a counter 102, turn ON time setting means 103r, turn OFF time setting means 103f, and an equality comparators 104r and 104f, an SR flip flop 105, output terminals 106 of the turn ON signals p0 to p3, one-fourth frame hold setting means 107, and a delay circuit 108. The dotted line attached to the reference number 109 in FIG. 36 indicates that the area surrounded by the dotted line is in the same circuit block.

[0021]

In addition, in FIG. 36, the setting means 103r, 103f, and 107 are hatched. In addition, in FIG. 36, the thin wiring represents one signal line, and the thick wiring represents a bus line that is at least one bit wide. Furthermore, the vertical sync signal vs is negative logic (high period is longer than the low period), and the turn ON signals p0 to p3 are positive logic (turn ON on high and turn OFF on low). Note, in FIG. 36, the power supply, the GND terminal, and the clock line are omitted.

[0022]

In addition, the counter 102p is not cleared by the vertical sync signal vs pulse. In other words, the counter 102 operates synchronized with the vertical sync signal vs. The circles on the input terminals of the counter 102 indicate that they operate based on negative logic.

[0023]

The setting means 103r and 103f have a function of holding the turn ON timing and the turn OFF timing of the lamp 8i, respectively. The two equality comparators 104r and 104f output a pulse to the SR flip flop 105 when the output value of the counter 102 matches a prescribed set value. The light emission luminance of the lamp is set by the duty cycle of the output signal of the SR flip flop 105.

[0024]

In addition, there are a total of four systems of circuit blocks 109. The setting means 107 and the delay circuit 108 have a function of setting the operation timing of each system. The four circuit blocks 109 operate in parallel while maintaining a one-fourth frame phase difference.

[0025]

The setting means 103r, 103f, and 107 in FIG. 36 can be implemented using a jumper resistor, a DIP switch, ROM, a register, or the like. Furthermore, these setting means are not illustrated in FIG. 35. Display device designers, production personnel, installers, viewers, and the like can change the parameters held by these setting means according to the application, the source of the video signal, the taste of the viewer, and the like to adjust for optimal image quality.

[0026]

FIG. 37 is a diagram illustrating operation waveforms of each part of FIG. 35. A pulse signal synchronized with the vertical sync signal vs is output to the gate lines g0 to g7 and the turn ON signals p0 to p3. For convenience of illustration, only 4 of the 8 gate lines g0 to g7 are drawn, g0, g2, g4 and g6. The ON/OFF timing of the turn ON signals p0 to p3 is determined in consideration of the response time of the liquid crystal molecules and the scan time of the gate.

[0027]

FIG. 38 illustrates light emission waveforms of areas L0 to L3 of the light guide plate 9a of FIG. 35. As illustrated in FIG. 38, the areas L0 to L3 of the light guide plate 9a sequentially emit light in the same direction as the scanning of the gate (from the upper part to the lower part of the screen in FIG. 38) synchronized with the vertical sync signal vs.

[0028]

FIG. 39 describes motion blur of an LCD having an impulse type light emitting backlight.

Note, the notation method of FIG. 39 is the same as that of FIG. 34. In addition, the area L0 in FIG. 38 and part A in FIG. 39 indicate the same luminance waveform, but the scale of the horizontal axis (time axis) is different for the convenience of notation in the drawings.

[0029]

Comparing part E of FIG. 39 with part E of FIG. 34, the shading of the contour is steeper for the former, in other words, for impulse type light emission, and that motion blur is improved.

Patent Document 1 Japanese Unexamined Patent Application H03-284791 (published December 16, 1991)

Patent Document 2 Japanese Unexamined Patent Application H11-202285 (published July 30, 1999)

Patent Document 3 Japanese Unexamined Patent Application 2000-322029 (published November 24, 2000)

[Non-Patent Document 1] "Liquid crystal hones motion picture display, PDP counters with low power consumption", Nikkei Electronics, 2002, 11-18, p. 110.

DISCLOSURE OF THE INVENTION

PROBLEM TO BE SOLVED BY THE INVENTION

[0030]

Herein, flashing of light at 50 to 60 times per second has been said to exceed the critical fusion frequency (hereinafter: CFF) and so cannot be perceived by the human eye, and thus flicker does not occur. Therefore, the vertical frequency of the TV is also set to about 50 to 60 Hz.

[0031]

However, in recent years, LCDs have become larger and brighter, and CFF has increased. This is due to the difference in characteristics between the cone and rod of photoreceptor cells and the Ferry-Porter law. As a result, flicker disturbance has started to occur in impulse type light emissions of 50 to 60 Hz. However, the vertical frequency of TV broadcasting cannot be easily changed because this frequency is defined by NTSC (National Television Standards Committee), PAL (Phase Alternation by Line) and other standards.

[0032]

In addition, use of TVs has expanded and LCDs are starting to be used for EPG (Electronic Program Guide), web browsers, still photograph images, store advertising demonstrations, guides for various facilities, and other displays. For this reason, LCDs are increasingly used to display still images, and their display quality is becoming more and more important.

[0033]

Also, conventionally, flicker was considered to be only one of display inhibitors. However, thereafter, it was pointed out that flicker can cause eye fatigue and contribute to reduction in work efficiency and this led to an increase in the refresh rate of PCs. And today, flicker is suspected of causing dizziness, malaise, vomiting, and epilepsy. In the future, flicker may even be transformed into a safety issue rather than a display quality issue.

[0034]

For this reason, it can be said that the adverse effect of flicker is currently greater than the effect of reducing motion blur with regards to impulse type light emission.

[0035]

FIG. 40 is an explanatory diagram of the effect of reducing motion blur using the technique described in Patent Document 3. The notation method of FIG. 40 is the same as that of FIG. 34. Flicker is improved through having two impulse light emissions per frame as indicated in part A of FIG. 40. However, as illustrated in part E of FIG. 40, a flat portion 2 appears between gradient 1 and gradient 3 of the contour of the motion picture, and the slope of the shade is split into two. In other words, there is a side effect that the contour of the motion picture looks double.

[0036]

In this manner, there has not been an effective countermeasure to flicker disturbance of impulse type light emissions. In light of the conventional problems described above, the present invention provides an image display device with improved motion blur and flicker disturbance.

MEANS FOR SOLVING THE PROBLEM

[0037]

The present invention, in a nutshell, revises the luminance change of the contour portion of a motion picture on the display device (see part E of FIG. 39) to the luminance change as shown in part E of FIG. 5. This is an application of the theory of “Studying Methods to Improve AMLCD Motion Picture Image Quality” published by the Institute of Image Information and Television Engineers on March 22, 2004.

[0038]

Specifically, an image display device of the present invention includes: image display means that modulates light based on a video signal; and a light source body for illuminating the image display means; wherein the light source body illuminates the image display means using light that is a mixture of a pulse component i, which is emitted once per frame of the video signal, and a pulse component h emitted at a frequency higher than the frame frequency.

[0039]

With the configuration described above, the motion picture displayed by the image display means is illuminated by light that is a mixture of the pulse component i and the pulse component h emitted by the light source body. Therefore, with respect to the brightness of the contour portion of the motion picture, a portion where the pulse component i and the pulse component h change corresponding to the mixed light and a portion where the pulse component h changes corresponding to the light are generated.

[0040]

Here, since the pulse component h is emitted at a frequency higher than the frame frequency, in other words, at a frequency higher than the pulse component i, the portion where the luminance changes corresponding to the pulse component h in the contour portion of the motion picture cannot be discerned by human dynamic visual acuity. As a result, the outline of the motion picture is not duplicated. Furthermore, the portion of the contour portion of the motion picture where the brightness changes in response to the mixed light of the pulse component i and the pulse component h emits light for a longer time than the other portions by the amount of the pulse component i and this gradient is readily discernible by human dynamic visual acuity. As a result, there is no motion blur.

[0041]

Furthermore, since the frequency of the pulse component h is set higher than the frame frequency, the flicker due to the pulse component h is not discernible to humans. In addition, since the luminance based on the pulse component i can be reduced by the amount light emission luminance contributed by the pulse component h, flicker can be reduced while keeping the display brightness constant as a whole.

[0042]

As described above, with the image display device of the present invention, flicker can be reduced while improving motion blur.

[0043]

Furthermore, with the image display device of the present invention, the light emission duration of the pulse component i is preferably longer than the light emission duration of the pulse component h.

[0044]

As described above, the portion of the contour portion of the motion picture where the luminance changes in response to the mixed light of the pulse component i and the pulse component h emits light for a longer time

than the other portions according to the size of the pulse component i. Therefore, as the light emission time of the pulse component i is lengthened as in the configuration described above, the gradient becomes easier to discern through human dynamic visual acuity. In other words, motion blur can be more reliably prevented.

[0045]

Furthermore, with the image display device of the present invention, the light emitting start time of the pulse component h is preferably in a non-synchronous relationship with the light emitting start time of the pulse component i.

[0046]

According to the configuration described above, since the light emitting start time is always different between the pulse component h and the pulse component i, the luminance of the contour portion of the motion picture displayed by the image display means changes according to the pulse component h and is thus more reliably non-discernible by human dynamic visual acuity. Furthermore, in the contour portion of the motion picture, the gradient is even more easily discernible for the portion where the luminance corresponding to light where the pulse component i and pulse component h are mixed changes and this enables more readily preventing of motion blur.

[0047]

Furthermore, with the image display device of the present invention, the pulse component h is preferably emitted two or more times per frame of the video signal.

[0048]

According to the configuration described above, the magnitude of the first harmonic component can be reduced with respect to the luminance of the mixed pulse component h and pulse component i light. Thus, flicker can be more reliably reduced.

[0049]

Furthermore, with the image display device of the present invention, the pulse component h is preferably emitted at a frequency higher than the critical fusion frequency.

[0050]

According to the configuration described above, since the pulse component h is emitted at a frequency higher than the critical fusion frequency, the pulse component h does not cause flicker. Thus, flicker disturbance can be more reliably reduced.

[0051]

Furthermore, with the image display device of the present invention, the same electrical power is preferably supplied to the light source body to cause emission of the pulse component i and the pulse component h.

[0052]

According to the configuration described above, the pulse component i and the pulse component h are emitted with the same electric power. The generation of the pulse component i and the pulse component h with the same electric power in this manner can readily be achieved, for example, by using a switch controlled using a digital circuit to perform switching. Therefore, the power consumption of the image display device can be reduced.

[0053]

Furthermore, with the image display device of the present invention, the light source body preferably emits both the pulse component i and the pulse component h.

[0054]

According to the configuration described above, since both the pulse component i and the pulse component h are emitted by the light source body, mixing the pulse component i and the pulse component h using an optical system such as a light guide plate is not necessary. Therefore, luminance unevenness and chromaticity unevenness of the image display means can be reduced.

[0055]

Furthermore, the image display device of the present invention preferably includes a logic circuit for synthesizing the signal for generating the pulse component i and the signal for generating the pulse component h.

[0056]

According to the configuration described above, the pulse component i and the pulse component h can be mixed using a logic circuit without using a power circuit or an optical system. Furthermore, since a power circuit is not used, the cost increase due to use of the configuration described above can be minimized, and since an optical system is not used, luminance unevenness and chromaticity unevenness in the image display means can be reduced.

[0057]

Furthermore, the image display device of the present invention preferably includes circuits for generating the pulse component i and the circuit for generating the pulse component h that are configured using digital circuits where the bit length of the circuit for generating the pulse component h is shorter than the bit length for generating the pulse component i.

[0058]

According to the configuration described above, since the bit length of the circuit that generates the pulse component h is shorter than the bit length of the circuit that generates the pulse component i, the size of the circuit that generates the pulse component h can be reduced. As a result, increase in circuit size required for improving motion blur and reducing flicker disturbance can be suppressed.

[0059]

Furthermore, with the image display device according to the present invention, as described below in embodiment 1-3, a signal with a frequency higher than the frequencies of the pulse component i and the pulse component h is preferably supplied to a signal that is a composite of the signal for generating the pulse component i and the signal for generating the pulse component h.

[0060]

According to the configuration described above, the luminance of the light that is a mixture of pulse component h and pulse component i can be adjusted by reducing the duty cycle of the signal (signal d) having a frequency higher than the frequencies of the pulse component i and pulse component h. In addition, since the frequency of the signal d is set higher than the frequencies of the pulse component h and the pulse component i, the relationship between the pulse component h and the pulse component i is maintained before and after the signal d is supplied. Therefore, the image display quality in the image display means does not deteriorate.

[0061]

Note, the order of the signal d frequency is desirably three orders of magnitude higher than the order of the pulse component i and pulse component h frequencies. Thus, the light emitted by the signal d is not discernible by humans. This enables preventing the light from being a cause of flicker.

[0062]

Furthermore, as described in embodiment 2-1 described above, the image display device of the present invention preferably includes image quality adjustment means for fixing the light emission duration of the pulse component h while increasing or decreasing the frequency of the pulse component h.

[0063]

The image display means may display a motion picture or a still image. Furthermore, there is an appropriate pulse component h frequency and pulse component h light emission duration for each of a case of displaying a motion picture and a case of displaying a still image.

[0064]

According to the configuration described above, since the frequency of the pulse component h can be increased or decreased using the image quality adjustment means, the frequency of the pulse component h can be set to a frequency suitable for the image displayed by the image display means. Thus, image quality can be adjusted according to the image display device application, source of the video signal, tastes of the viewer, and the like.

[0065]

Furthermore, the image quality adjustment means fixes the pulse component h light emission duration so the pulse component h does not need to be dramatically shortened to adjust image quality. Therefore, switching noise measures are simple.

[0066]

Furthermore, as described in embodiment 2-2 described below, the image display device of the present invention preferably includes image quality adjustment means for fixing the frequency of the pulse component h while increasing or decreasing the light emission duration of the pulse component h.

[0067]

In addition, according to the configuration described above, since the light emission duration of the pulse component h can be increased or decreased using the image quality adjustment means, the pulse component h can be set to a suitable light emission duration for the image displayed by the image display means. Thus, image quality can be adjusted according to the image display device application, source of the video signal, tastes of the viewer, and the like.

[0068]

Furthermore, since the image quality adjustment means fixes the frequency of the pulse component h, countermeasures for beat due to interference with horizontal scanning frequencies can easily be performed.

[0069]

In addition, with the image display device of the present invention, as described in embodiment 3-1 described below, while an image is displayed on the image display means, there is preferably not any time when all of the plurality of the lamps constituting the light source body described above are ON at the same time.

[0070]

According to the configuration described above, since there is no time when all the lamps constituting the light source body are ON at the same time, the instantaneous maximum rating of the power supply circuit of the light source body can be reduced. Therefore, a small and inexpensive power supply circuit can be used. In addition, the harmonics flowing in the power supply circuit can be reduced.

[0071]

Furthermore, with the image display device of the present invention, as described in embodiment 3-1, while valid video is displayed on the image display device, there is preferably not any time when all of the lamps constituting the light source body described above are OFF at the same time.

[0072]

According to the configuration described above, as there is no time when all of the lamps constituting the light source body are OFF at the same time, switching operation of the power supply circuit can be stabilized.

[0073]

An image display device of the present invention may include:
image display means that modulates light based on a video signal; and
K ($K \geq 2$, K is an integer) light source bodies for illuminating the image display means; wherein
the K light source bodies are grouped into N ($2 \leq N \leq K$, N is an integer) systems with light emissions controlled in a mutually independent manner and light that is a mixture of pulse component i emitted once per frame of the video signal and the pulse component h emitted at a frequency that is higher than frame frequency is emitted from the respective systems to illuminate the image display means, and
the light emitting start time of the pulse component i is controlled for each of the N systems in accordance with the video scan timing of the image display means.

[0074]

According to the configuration described above, as the image display means is illuminated by light obtained from mixing the pulse component i and the pulse component h, flicker can be reduced while motion blur is improved.

[0075]

Furthermore, with the image display device of the present invention, as described in embodiment 3-1 described below, the pulse component h is preferably controlled so that the light emitting start time of the N systems are mutually different.

[0076]

According to the configuration described above, the light emitting start times of the light source bodies made up of N systems are controlled so as to be mutually offset; therefore, the maximum instantaneous rating of the power supply circuit used for the light source bodies can be reduced.

[0077]

Furthermore, with the image display device of the present invention, as described in embodiment 3-2 described below, the pulse component h is preferably controlled so that the light emitting start time of the M ($2 \leq M \leq N \leq K$, M is an integer) systems are mutually different.

[0078]

According to the configuration described above, there are fewer pulse component h systems controlled so that the light emitting start times thereof are offset than the number of systems for controlling the light emitting start times of the pulse component i; therefore, the size of the circuit gate for generating the pulse component h can be reduced.

[0079]

Furthermore, with the image display device of the present invention, as described in embodiment 3-1 described below, while an image is displayed on the image display means, there is preferably not any time when the lamps constituting the light source body described above are ON at the same time.

[0080]

According to the configuration described above, since there is no time when all the light source bodies are ON at the same time, the instantaneous maximum rating of the power supply circuit of the light source body can be reduced. Therefore, a small and inexpensive power supply circuit can be used.

[0081]

Furthermore, with the image display device of the present invention, as described in embodiment 3-1 described below, while valid video is displayed on the image display device, there is preferably not any time when all the light source bodies described above are OFF at the same time.

[0082]

According to the configuration described above, as there is no time when all of the light source bodies are OFF at the same time, switching operation of the power supply circuit can be stabilized.

[0083]

Furthermore, the image display device of the present invention as described in embodiment 4-1 described below may include:

a protection circuit provided between the generating circuit of the pulse component i and the pulse component h and the switch that controls light emission of the light source bodies, wherein

the generating circuit outputs a turn ON signal made up of a plurality of systems to the protection circuit to cause the light source bodies to emit light, and

the protection circuit counts the number of systems in the same logic state with respect to the turn ON signal made up of the plurality of systems, and if the number of systems exceeds a prescribed allowable value, a part or all of the light source bodies are turned OFF.

[0084]

According to the configuration described above, the protection circuit counts the number of systems in the same logical state with respect to the turn ON signal, in other words, the number of switches conducting simultaneously. If the number of systems exceeds the permissible value, light source bodies are forcibly turned OFF by the protection circuit, preventing an event where the number of light source bodies that are ON at the same time exceeds the permissible number. This prevents, for example, the momentary exposure of the viewer to a powerful flash of light.

[0085]

In addition, an image display device of the present invention as described in embodiment 4-2 described below may include:

image display means that modulates light based on a video signal; and

K ($K \geq 2$, K is an integer) light source bodies for illuminating the image display means, wherein

the K light source bodies are grouped into N systems ($2 \leq N \leq K$, N is an integer) with light emissions controlled in a mutually independent manner and light provided as the pulse component i emitted from the respective systems once per video signal frame is emitted, illuminating the image display means,

the light emitting start time of the pulse component i is controlled for each of the N systems in accordance with the video scan timing of the image display means,

a protection circuit provided between the generating circuit of the pulse component i and a switch that controls light emission of the light source bodies,

the generating circuit outputs a turn ON signal made up of a plurality of systems to the protection circuit to cause the light source bodies to emit light, and

the protection circuit counts the number of systems in the same logic state with regards to the turn ON signals that make up the plurality of systems and if the number of systems exceeds an allowable value, turns all or a part of the light source bodies OFF.

[0086]

According to the configuration described above, the protection circuit counts the number of systems in the same logical state with respect to the turn ON signal, in other words, the number of switches conducting simultaneously. If the number of systems exceeds the permissible value, light source bodies are forcibly turned OFF by the protection circuit, preventing an event where the number of light source bodies that are ON at the same time exceeds the permissible number. This prevents, for example, the momentary exposure of the viewer to a powerful flash of light.

[0087]

Furthermore, as described in embodiment 5-1 described below, the image display device of the present invention preferably includes a current limiting element between the switch for controlling turning ON of the light source body and the light source body. Alternatively, as described in embodiment 5-2 described below, a

current limiting element may be provided between the switch for controlling turning ON of the light source body and the power supply circuit for supplying power to turn ON the light source body.

[0088]

According to the configuration described above, the inrush current flowing through the light source body can be reduced by the current limiting element, and this protects the image display device from a short circuit failure.

[0089]

Furthermore, the current limiting element described above may be a passive element that consumes reactive power.

[0090]

According to the configuration described above, a passive element that consumes reactive power is used as the current limiting element; therefore, the power line of the image display device can be protected from a short circuit failure without increasing the power consumption of the image display device.

[0091]

An image display device of the present invention as described in embodiment 6-2 described below preferably includes:

image display means that modulates light based on a video signal; and
K ($K \geq 2$, K is an integer) light source bodies for illuminating the image display means, wherein
the K light source bodies are grouped into N systems ($2 \leq N \leq K$, N is an integer) with light emitting controlled in a mutually independent manner and light provided as a pulse component h is emitted from the respective systems at a frequency higher than frame frequency, illuminating the image display means, and
with regards to the N systems, the pulse component h is controlled so that the light emitting start times are mutually offset.

[0092]

Cases where the image display device is one that is a guide for various types of facilities or for a mobile device, motion blur is basically not a problem. Therefore, the pulse component i does not necessarily need to be irradiated from the light source body to the image display means.

[0093]

In addition, the pulse component h is controlled so that the light emitting start times are mutually offset; therefore, the load applied to the power supply circuit of the light source body can be reduced.

[0094]

Furthermore, the image display device of the present invention as described in embodiment 6-1 described below may include:

a protection circuit provided between the generating circuit of the pulse component h and the switch that controls light emission of the light source bodies, wherein
the generating circuit outputs a turn ON signal made up of a plurality of systems to the protection circuit to cause the light source bodies to emit light, and
the protection circuit counts the number of systems in the same logic state with respect to the turn ON signal made up of the plurality of systems, and if the number of systems exceeds a prescribed allowable value, a part or all of the light source bodies are turned OFF.

[0095]

According to the configuration described above, the protection circuit counts the number of systems in the same logical state with respect to the turn ON signal, in other words, the number of switches conducting simultaneously. If the number of systems exceeds the permissible value, light source bodies are forcibly turned OFF by the protection circuit, preventing an event where the number of light source bodies that are ON at the

same time exceeds the permissible number. This prevents, for example, the momentary exposure of the viewer to a powerful flash of light.

[0096]

Furthermore, with the image display device of the configuration described above, as described in embodiment 6-1 described below, while an image is displayed on the image display means, there is preferably not any time when the lamps constituting the light source body described above are ON at the same time.

[0097]

According to the configuration described above, since there is no time when all the lamps constituting the light source body are ON at the same time, the instantaneous maximum rating of the power supply circuit of the light source body can be reduced. Therefore, a small and inexpensive power supply circuit can be used. In addition, the harmonics flowing in the power supply circuit can be reduced.

[0098]

Furthermore, the image display device of the configuration described above preferably does not have all of the light source bodies described above OFF at the same time while valid video is displayed on the image display device.

[0099]

According to the configuration described above, as there is no time when all of the lamps constituting the light source body are OFF at the same time, switching operation of the power supply circuit can be stabilized.

[0100]

Furthermore, the light source body in the image display device of the present invention is preferably a semiconductor light emitting element.

[0101]

According to the configuration described above, as a semiconductor light emitting element, for example, a light emitting diode is used as the light source body, the pulse component h and the pulse component i can be suitably emitted from the light source bodies.

[0102]

Furthermore, the image display means in the image display device of the present invention is preferably a liquid crystal panel.

[0103]

According to the configuration described above, the effect of the image display device of the present invention can be obtained for a liquid crystal display device using a liquid crystal panel.

[0104]

Furthermore, with the image display means of the image display device of the present invention, the liquid crystal panel is preferably a transmissive liquid crystal panel and the light source body is preferably made up of the backlight of the transmissive liquid crystal panel.

[0105]

According to the configuration described above, the effect of the image display device of the present invention can be obtained for a direct-view liquid crystal display device.

[0106]

Furthermore, a plurality of gate lines connected to the liquid crystal panel may be sequentially scanned by an active element provided in the liquid crystal panel.

[0107]

According to the configuration described above, the effect of the image display device of the present invention can be obtained for an active-matrix liquid crystal display device.

[0108]

Furthermore, the liquid crystal panel described above may be a transmissive liquid crystal panel, a plurality of gate lines connected to this transmissive liquid crystal panel may be sequentially scanned using active elements provided on the transmissive liquid crystal panel, and the light source body may be configured by a backlight of the transmissive liquid crystal panel backlight.

[0109]

According to the configuration described above, the effect of the image display device of the present invention can be obtained for an active-matrix transmissive liquid crystal display device.

EFFECT OF THE INVENTION

[0110]

With the present invention, the display quality of an image display device having hold type electrical-to-optical conversion characteristics typified by a liquid crystal display device can be improved. Furthermore, the video tail can be improved and flicker disturbance can be reduced.

DESCRIPTION OF THE PREFERRED EMBODIMENTS

[0111]

Invention 1

FIG. 1 to FIG. 11 described Invention 1 in the application. First, using FIG. 1 to FIG. 6, the principles of LCD according to invention 1 will be described with focus on the differences with a conventional example in FIG. 35 to FIG. 40. Next, a variant of the LCD according to invention 1 is described using FIG. 7 to FIG. 11.

[0112]

Principles of Invention 1

FIG. 1 is a block diagram illustrating an example of an LCD according to invention 1. As illustrated in FIG. 1, the LCD according to invention 1 replaces the turn ON signal generating circuit 10 of FIG. 35 with the turn ON signal generating circuit 10a. In FIG. 1, the same reference codes are used for members that have the same functions and configuration as in FIG. 35.

[0113]

FIG. 2 is one configuration example (embodiment 1-1) of the turn ON signal generating circuit 10a for the LCD of invention 1. In FIG. 2, the same reference codes are used for members that have the same functions and configuration as in FIG. 36. In addition, the turn ON signal generating circuit 10a illustrated in FIG. 2 generates impulse signals i0 to i3 synchronized with a vertical sync signal vs.

[0114]

Furthermore, as illustrated in FIG. 2, the turn ON signal generating circuit 10a includes a counter 202p, count period setting means 203a for the counter 202p, turn ON time setting means 203r, turn OFF time setting means 203f, equality comparators 204a, 204r, 204f, SR flip flop 205, OR gates 110, and turn ON signals p0 to p3 output terminal 106.

[0115]

In addition, the counter 202p is not cleared by the vertical sync signal vs. Instead, the counter is cleared by an output signal of the equality comparator 204a. Note, the counter 102 operates on negative logic while the counter 202p operates on positive logic; however, invention 1 is not limited whatsoever to this manner of logic polarity.

[0116]

Furthermore, the frequency of clearing the counter 202p, in other words the count frequency, must be set higher than the critical fusion frequency (CFF) where flicker is not visible. Note, the count frequency can be an integer multiple or a non-integer multiple of the vertical frequency and simply needs to be set so as to not interfere with horizontal scanning frequencies or other frequencies that would generate bits. The setting means 203a holds parameters for setting this frequency.

[0117]

Furthermore, currently the CFF is higher than the vertical frequency. Therefore, the count period of the counter 202p of FIG. 2 is shorter than the period of the counter 102. Therefore, the bit length of the counter 202p may be shorter than the bit length of the counter 102. Thus, increase in the size of the circuit associated with implementation of invention 1 can be suppressed.

[0118]

In addition, the lamp turn ON timing is created by the setting means 203r of FIG. 2 and the equality comparator 204r while lamp turn OFF timing is created by the setting means 203f and the equality comparator 204f. The turn ON/turn OFF timing created in this manner is sent to the SR flip flop 205. Furthermore, an output signal h of the SR flip flop 205 is output to the OR gates 110.

[0119]

Note, as counter 202 is not cleared by the vertical sync signal vs, the output signal h will not be output at a fixed phase difference (time difference) from the impulse signals i0 to i3. In other words, the output signal h and the impulse signals i0 to i3 are in a non-synchronized relationship.

[0120]

The OR gate 110 captures a logical sum of the impulse signals i0 to i3 synchronized with the vertical sync signal vs and a high frequency signal h that exceeds CFF and this is output to output terminals 106 of the turn ON signals p0 to p3.

[0121]

FIG. 3 illustrates operating waveforms of the vertical sync signal vs, the impulse signals i0 to i3, the high frequency signal h, and the lamp turn ON signals p0 to p3. The gate line scanning waveforms are the same as in the conventional example of FIG. 37 so the description thereof is omitted from FIG. 3.

[0122]

As illustrated in FIG. 3, the impulse signals i0 to i3 are emitted once per vertical period while the high frequency signal h is emitted a plurality of times per vertical period. The lamp turn ON signal p0 is a composite of the impulse signal i0 and high frequency signal h. Similarly, the turn ON signal p1 is a composite of the impulse signal i1 and the high frequency signal h, the turn ON signal p2 is a composite of the impulse signal i2 and the high frequency signal h, and the turn ON signal p3 is a composite of the impulse signal i3 and the high frequency signal h.

[0123]

FIG. 4 illustrates the light emission waveforms of areas L0 to L3 on the light guide plate 9a in FIG. 1 and the waveform of power P flowing in the power supply circuit 7 from the light emission power input terminal 6. Note the conventional drawing corresponding to FIG. 4 is FIG. 38

[0124]

The part in FIG. 4 hatched with thick lines indicates light emission corresponding to impulse signals i0 to i3 in FIG. 3 and the part in FIG. 4 hatched with thin lines indicates light emission corresponding to the high frequency signal h of FIG. 3. As illustrated in FIG. 4, normally the light emission time (pulse width) using the impulse signals i0 to i3 is longer than the light emission time (pulse width) using the high frequency signal h.

[0125]

Herein, the light emission luminance of the backlight by itself with the liquid crystal panel removed, in other words, the luminance of the light emitted from the light guide plate (areas L0 to L3 of FIG. 4) is proportional to the average value of the light emission waveform. In this embodiment, the average value of the light emission waveform is proportional to the duty cycle (turn ON time) thereof. Therefore, if the specification of the display device luminance is the same, the duty cycle of the impulse signals i0 to i3 (see FIG. 3) can be reduced by the amount the high frequency signal h (see FIG. 3) is increased based on invention 1.

[0126]

FIG. 5 is an explanatory drawing of motion picture contour shading according to invention 1. Note the conventional explanatory drawings corresponding to FIG. 5 are FIG. 32, FIG. 39, and FIG. 40.

[0127]

The pulses with a long time interval in part A of FIG. 5 are the part where light emission corresponds to the impulse signals i0 to i3 of FIG. 3. The pulses that are short in part A of FIG. 5 are the part where light emission corresponds to the high frequency signal h of FIG. 3.

[0128]

Step 1 and step 3 in part E of FIG. 5 are not recognized as motion blur because they are difficult to distinguish using human dynamic visual acuity. Even the details of such images are indistinguishable by dynamic visual acuity. In the end, only a steep slope 2 is recognized as a contour in the motion picture. Note, if the object is stationary, step 1 and step 3 will disappear so that the steps are not perceived even with static visual acuity. Therefore, an object can be illuminated with the backlight using the same light emission waveform after the object stops as was used prior to stopping.

[0129]

In invention 1, the influence of the high frequency signal h appears at both ends of the contour (step 1 and step 3 in part E of FIG. 5). On the other hand, in the technique described in Patent Document 3, a motion blur defect appears in the center of the contour (flat portion 2 in part E of FIG. 40). The former shows an improvement in the display quality of motion picture contour over the latter.

[0130]

FIG. 6 is a calculation result of the Fourier series of the light emission waveform of the area L0 according to invention 1 (see FIG. 4) and the emission waveform of the region L0 according to the prior art (see FIG. 38). Part I of FIG. 6 has the same waveform as the light emission waveform of the area L0 illustrated in FIG. 4, and part II of FIG. 6 has the same waveform as the light emission waveform of the area L0 illustrated in FIG. 38. Part III of FIG. 6 is the harmonic component of the light emission waveform of area L0 in each of invention 1 and the conventional example.

[0131]

However, the main cause of flicker is the first harmonic, that is, a component having the same frequency as the vertical frequency. The DC component does not cause flicker. Second-order and higher harmonic components are also negligible sources of flicker.

[0132]

Furthermore, since the degree of flicker disturbance depends on the display luminance, in the third part of FIG. 6, the average value of the waveforms is the same for invention 1 and for the conventional example. Under these conditions, we can compare the magnitude of the first harmonics of both.

[0133]

As illustrated in part III of FIG. 6, the first harmonic of the light emission waveforms of invention 1 and the conventional example are 0.820 and 1.277 respectively. This means that the former, in other words, invention 1, has reduced flicker compared to the latter, in other words, the conventional example.

[0134]

Note, the frequency of the high frequency signal h should be at least twice the vertical frequency, since the effect of second-order or higher harmonic components on flicker is almost negligible.

[0135]

In invention 1, the luminous component corresponding to the high frequency signal h flashes at a frequency higher than the critical fusion frequency CFF, and so does not cause flicker. However, the high frequency signal h contributes to the light emission luminance of the backlight.

[0136]

In other words, the light emission generated by the high frequency signal h is easily perceived. And the light emission luminance corresponding to the impulse signals i0 to i3 can be lowered by this amount. Thus, flicker disturbance is suppressed. In invention 1, this is the effect of replacing the turn ON signal generating circuit 10 of FIG. 35 with the turn ON signal generating circuit 10a.

[0137]

Further, the light emission based on the high frequency signal h can be said to be a pseudo hold type light emission. Therefore, hereafter, a control signal similar to the high frequency signal h, or the light emission waveform generated by this manner of signal, will be referred to as a pseudo hold pulse.

[0138]

According to invention 1, there is no need to mix a plurality of types of lamps, in other words, impulse type light emitting lamps and hold-type light emitting output lights, inside the light guide plate 9a (FIG. 1). Therefore, invention 1 offers the advantage that uneven brightness and uneven chromaticity are less likely to occur.

[0139]

Furthermore, the switches are easily controlled using digital circuits, and the switches themselves do not consume power whether they are ON or OFF. For example, when switching with a bipolar transistor, there are no significant collector losses in either the saturation area or cutoff area. Therefore, invention 1 not only eliminates the need for heat dissipation design such as a heat sink, but also contributes to lower power consumption.

[0140]

This is for the same reason that the efficiency of the class D amplifier circuit is high. However, the present invention is related to a method for controlling a light source utilizing the features of class D amplification and not about dimming a light source of a display device via class D amplification.

[0141]

In addition, invention 1 is only a slight addition to the turn ON signal generating circuit 10 in Fig. 35, so the cost increase over the conventional example is minimal. Furthermore, large members such as the light guide plate 9a divided along the gate line and components surrounding the power circuit such as the switch 11 are costly components, but members of the conventional LCD in FIG. 35 can be used as-is.

[0142]

Invention 1 does not preclude the division of the light guide plate. In other words, in invention 1, as in the conventional example, the light guide plate may be divided into a plurality of areas and each area may be illuminated by a different system of lamps.

[0143]

In other words, as in the LCD illustrated in FIG. 35, the plurality of lamps 8i are divided into four systems for illuminating areas L0 to L3 of the light guide plate 9a. ON/OFF of each of the areas L0 to L3 can be

configured enabling independent control using the turn ON signals p0 to p3. Furthermore, the transition up timing of each of the impulse signals i0 to i3 may be controlled independently according to the timing at which the image is scanned on the liquid crystal panel 5.

[0144]

Note, the number of systems the light guide plate 9A is divided into is not limited to four. The number of lamps illuminating one area is not limited to two.

[0145]

Another Embodiment of Invention 1

FIG. 7 illustrates another configuration example of the turn ON signal generating circuit 10a in FIG. 1 (embodiment 1-2). The difference with FIG. 2 is that the two setting means 203a and 203r are integrated into one setting means 203 and the two equality comparators 204a and 204r are integrated into a single equality comparator 204. The counter 202p in FIG. 7 is cleared by the positive logic output signal of the equality comparator 204. However, the function thereof is the same as that for FIG. 2. In FIG. 7, the same reference numbers are used for members that have the same functions and configuration as in FIG. 2.

[0146]

In embodiment 1-2, the period and duty cycle of the pseudo hold pulse signal h can be adjusted using setting means 203 and 203f, respectively. Note, the phase of the pseudo hold pulse signal h is not adjustable. However, since the pseudo hold pulse signal h is a high-frequency signal emitted asynchronous to the vertical sync signal vs, there is no issue because image quality is not changed by the phase thereof.

[0147]

With embodiment 1-2 illustrated in FIG. 7, the scale of the turn ON signal generating circuit 10a can be suppressed from that of embodiment 1-1 (FIG. 2). That is, with embodiment 1-2, the setting means 203a and the equality comparators 204a and 204r that are in embodiment 1-1 can be omitted.

[0148]

FIG. 8 illustrates yet another configuration example of the turn ON signal generating circuit 10a in FIG. 1 (embodiment 1-3). The difference from the turn ON signal generating circuit 10a illustrated in FIG. 7 is the addition of a PWM (pulse width modulation) dimming function.

[0149]

If the video is too bright, narrowing the amplitude of the video signal may cause loss of dark detail or increase quantization noise. The output of lamps provided in the display device is normally constricted to prevent this. Product value of the display device will be reduced unless both image quality improvement and dimming function are achieved. Therefore, in embodiment 1-3, the image quality improvement and the dimming function are both achieved.

[0150]

As illustrated in FIG. 8, the turn ON signal generating circuit 10a of embodiment 1-3 includes a counter 302p that is cleared by a positive logic signal, counter period and turn ON timing setting means 303, turn OFF timing setting means 303f, equality comparator 304, and SR flip flop 305. In addition, the turn ON signal generating circuit 10a includes AND gates 111. In FIG. 8, the same numbers are used for members that have the same functions and configuration as in FIG. 7.

[0151]

The SR flip flop 305 outputs a PWM dimming signal d to the AND gates 111. The AND gates 111 capture a logical product of the output signal of the PWM dimming signal d and the OR gates 110 and output the results thereof to the turn ON signals p0 to p3 and the output terminals 106.

[0152]

The circuit for generating the PWM dimming signal d is similar to the circuit for generating the impulse signals i0 to i3 and the pseudo hold pulse signal h. However, the frequency and function are completely different for each signal.

[0153]

In other words, the impulse signals i0 to i3 have the same frequency as the vertical sync signal vs, for example, 60 Hz signals. On the other hand, the pseudo hold pulse signal h has a frequency exceeding the critical fusion frequency CFF, for example, a 600 Hz signal. The PWM dimming signal d has a frequency sufficiently higher than that of the pseudo hold pulse signal h, for example a 600 kHz signal. Therefore, the bit length of a counter 302 is shorter than the bit length of counter 102 or counter 202p.

[0154]

FIG. 9 illustrates operation waveforms of each part of the circuit of FIG. 8, in other words, the vertical sync signal vs, impulse signal i0, pseudo hold pulse signal h, PWM dimming signal d, and lamp turn ON signal p0. As for the PWM dimming signal d and the lamp turn ON signal p0, a part of the signal is extracted and the time axis is drawn enlarged.

[0155]

If the duty cycle of the PWM dimming signal d is reduced using the setting means 303 and 303f, the relationship between the impulse signals i0 to i3 and the pseudo hold pulse signal h is maintained, in other words, the display quality is maintained and lamps can be dimmed.

[0156]

Furthermore, if the frequency of the PWM dimming signal d is raised higher than the frequency of the pseudo hold pulse signal h by, for example, three orders of magnitude, the dimming error is 0.1% (1/1000) or less without phase control of the PWM dimming signal d. In other words, the effect of the phase of the PWM dimming signal d is not identifiable by means of human eyesight. Of course, light emission by PWM dimming signal d does not cause flicker.

[0157]

Further, if, for example, a clock of 100 times the frequency of the PWM dimming signal d, in other words 60 MHz, is supplied to the circuit for generating the PWM dimming signal d, 100 steps of dimming becomes possible, enabling fine dimming.

[0158]

The frequencies of each signal listed above are only one example. However, both frequencies can be achieved at reasonable cost using today's technology.

[0159]

Thus, according to embodiment 1-3, image quality improvement and dimming function can be achieved at the same time. Moreover, it is easier than adjusting the duty cycle of impulse signals i0 to i3 and pseudo hold pulse signal h individually.

[0160]

FIG. 10 illustrates yet another configuration example of the turn ON signal generating circuit 10a in FIG. 1 (embodiment 1-4). The difference from FIG. 7 is that a logic gate 212 is added between the input terminal 101 of the vertical sync signal vs, the equality comparator 204, and the counter 202p. With this change, the counter 202p is cleared by either the pulse of the vertical sync signal vs or the output of the equality comparator 204. In FIG. 8, the same reference numbers are used for members that have the same functions and configuration as in FIG. 7.

[0161]

The polarity of the signal does not limit the invention. The appropriate logic gate 212 should be selected according to the polarity of each signal.

[0162]

In embodiment 1-4, the counter 202p is cleared synchronized with the pulse of the vertical sync signal vs. This facilitates debugging of the circuit. Furthermore, the effort required to create patterns (on the test bench) used in IC outgoing inspection can be reduced. In addition, even if the turn ON signal generating circuit 10a malfunctions due to an instantaneous power failure or the like, reliably restoring to normal operation is feasible within one frame. This reduces the amount of time viewers have to wait after a malfunction occurs before returning to normal operation.

[0163]

In embodiment 1-4, if the period of the pseudo hold pulse signal h is sufficiently short relative to the vertical period, the effect of insertion of a logic gate 212 is essentially negligible. If the frequency at which the equality comparator 204 outputs pulses is sufficiently higher than the frequency of the pulses of the vertical sync signal vs (= vertical frequency), the difference in image quality between embodiment 1-2 (FIG. 7) and embodiment 1-4 (FIG. 10) is minimal.

[0164]

FIG. 11 illustrates yet another configuration example of the turn ON signal generating circuit 10a in FIG. 1 (embodiment 1-5). This means that the delay circuit 108 (see FIG. 7) for embodiment 1-2 is replaced with an adder 113. In addition, in the turn ON signal generating circuit 10a according to embodiment 1-5, the number of counters 102 is one regardless of the number of systems (number of circuit blocks 109). The function and output waveform of the turn ON signal generating circuit 10a according to embodiment 1-5 are the same as that of the turn ON signal generating circuit 10a of embodiment 1-2.

[0165]

If the configuration of embodiment 1-5 is adopted, for example, for a constant delay time, there only needs to be one counter 102 so circuit size can be reduced compared to FIG. 7.

[0166]

As described above, invention 1 enables reducing flicker while suppressing interference to motion picture contours. Furthermore, if flicker can be reduced, one of the barriers to larger display devices and higher brightness will be eliminated. Moreover, according to invention 1, there is little increase in cost associated with achieving flicker reduction. Although the size of signal circuits will increase slightly, the large components and power circuits that are relatively expensive can be used with almost no change.

In addition, this is highly efficient in utilizing the features of class D amplification. In addition, invention 1 does not preclude implementation of a dimming function.

[0167]

Invention 2

Invention 2 is a method for adjusting the light emission waveform to more effectively implement invention 1 as well as a display device equipped with an adjustment function.

[0168]

FIG. 12 illustrates the light intensity waveforms of a display device according to a first configuration example of invention 2 (embodiment 1-2). The waveforms (1) to (7) illustrated in FIG. 12 are examples of light emission waveforms that can be output by adjusting various setting values (parameters) held in the setting means 103r, 103f, 203, 203f of FIG. 7.

[0169]

In addition, in the waveforms (2) to (7) of FIG. 12, the portions hatched using a thick line are the portions that emit light corresponding to the impulse signals i0 to i3. In addition, in the waveforms (1) to (6) of FIG. 12, the

portions hatched using a thin line are the portions that emit light corresponding to the pseudo hold pulse signal h.

[0170]

Here, the impulse signals i0 to i3 are emitted in synchronization with the vertical sync signal vs, and have at most one pulse per frame. The frequency of impulse signals i0 to i3 is, for example, approximately 60 Hz for the case of displaying a NTSC video signal.

[0171]

On the other hand, the pseudo hold pulse light emission signal h is emitted at a frequency exceeding the vertical frequency or the critical fusion frequency CFF, and may have two or more pulses per frame. Further, the pseudo hold pulse light emission signal h does not necessarily have to be synchronized with the vertical sync signal vs.

[0172]

In addition, the waveform (1) in FIG. 12 does not contain any impulse light emitting components, but includes only a pseudo hold pulse light emitting component. To prevent flicker, the frequency of this pseudo hold pulse light emitting component may be set higher than the critical fusion frequency CFF. The image quality herein is almost the same as that of the hold type light emitting display device, FIG. 33. Note, turning lamps on using this waveform (1) is well known technology.

[0173]

Furthermore, waveform (7) in FIG. 12 does not include any pseudo hold pulse light emitting component whatsoever. This is the same as the impulse type light emission waveform described in Non-Patent Document 1 and the like. In other words, turning ON a lamp using waveform (7) is also well known as well.

[0174]

Furthermore, the emission time of the impulse component gradually becomes longer from the waveform (1) to the waveform (7) in FIG. 12, in other words, the pulse becomes thicker and the number of pseudo hold pulses decreases. Of these, waveform (1) in FIG. 12 is best suited for displaying still images, while waveform (7) is best suited for displaying motion pictures. However, typical video signals contain a mixture of still and motion pictures. Therefore, a preferable waveform should be selected between waveform (1) and waveform (7).

[0175]

In other words, in the display device according to invention 2, the designer, production personnel, installer, viewer, and the like of the display device selects the appropriate waveform from waveform (1) to waveform (7) of FIG. 12 according to the application, source of the video signal, and tastes and the like of the viewer. In particular, embodiment 2-1 enables adjusting the width of the impulse component and the number of pseudo hold pulse components. In other words, in embodiment 2-1, the light emission time (pulse width) of the pseudo hold pulse light emitting component is fixed and the frequency (number of times light is emitted) of the pseudo hold pulse component is adjusted. DIP switches, variable resistance knobs, an infrared remote control, or the like can be configured as the image quality adjustment means to perform this manner of adjustment.

[0176]

The desired light emission waveform may be selected for each video signal input terminal. For example, the image input from an RCA connector may be displayed based on the light emission waveform (6) in FIG. 12, while the image input from a high-density D-SUB 15-pin (hereinafter D-SUB) connector may be displayed based on the light emission waveform (2). This is because the RCA is often connected with a source with a higher number of movies such as a VCR, DVD player, game console, or the like while a D-SUB connector is often connected to sources with a lot of still images such as a PC.

[0177]

Here, when the viewer switches the video input from the RCA input to the D-SUB input, if the light emission waveform is instantly switched from the waveform (6) to the waveform (2), the image quality may suddenly change and the viewer may be confused. Therefore, if the light emission waveform is gradually switched from (6) to (5) to (4) to (3) to (2), the viewer will not notice that the light emission waveform has been switched.

[0178]

In addition, if the light emission waveform is suddenly switched from the waveform (1) to the waveform (7) (or vice versa), the image quality will suddenly change, which may surprise the viewer. With invention 2, sequentially outputting intermediate states between waveform (1) and waveform (7), in other words from waveform (2) to waveform (6) eliminates danger of surprising the viewer due to a sudden change in image quality.

[0179]

FIG. 13 illustrates a light emission waveform of a display device according to a second configuration example (referred to as “embodiment 2-2”) of the Invention 2. Embodiment 2-1 above adjusts the light emission waveform and image quality by changing the number of pseudo hold pulses per frame (see FIG. 12). In contrast, embodiment 2-2 adjusts the light emission waveform and image quality by changing the duty cycle of the pseudo hold pulse. In other words, in embodiment 2-2, the frequency of a pseudo hold pulse component (frequency of light emission) is fixed, while the light emission duration (pulse width) of the pseudo hold pulse component is adjusted. Otherwise, the same configuration as in embodiment 2-1 is used in embodiment 2-2.

[0180]

In embodiment 2-1 (FIG. 12), there is no need to output extremely narrow pulses, and therefore, switching noise countermeasures are easy to implement. On the other hand, in embodiment 2-2 (FIG. 13), there is no need to change the frequency of the pseudo hold pulse, and therefore, countermeasures against beats due to interference with horizontal scanning frequencies, and the like, are simple. It is within the discretion of the designer which of embodiment 2-1 and embodiment 2-2 to employ.

[0181]

According to Invention 2, image quality can be adjusted more finely than a conventional case based on an application of a display device, source of a video signal, or viewer preferences, and the like. Moreover, by simply controlling the switch 11 (FIG. 1) of one type of lamp 8i (FIG. 1), the light emission waveform, for example, waveform (1) to waveform (7) (see FIG. 12 or FIG. 13) can be smoothly switched.

[0182]

Invention 3

Invention 3 of the present application will be described based on FIGS. 14 through 21.

[0183]

Now, if the specification values of the luminance of the display device in FIG. 1 (Invention 1) and the display device in FIG. 35 (conventional example) are the same, the average power capacity of the power supply circuit 7 in FIG. 1 and FIG. 35 may be the same. However, in Invention 1, there is an instant where the switches 11 in all the systems become conductive at the same time, all the lamps 8i are turned ON at the same time, and all the areas L0 to L3 of the light guide plate 9a emit light. This would cause the instantaneous maximum power capacity of the power supply circuit 7 in FIG. 1 to exceed that of the power supply circuit 7 in FIG. 35. This is because even if the average value of the load (lamp power consumption) is the same, the instantaneous value is higher. Furthermore, the rated performance of the power supply circuit, unlike the size of a digital circuit gate, directly affects increase in cost.

[0184]

In general, power circuits require more effort to verify safety and reliability compared to signal processing circuits; in particular digital signal processing circuits. Therefore, in order to introduce products to the market with short product life spans, it is customary means to customize only software and digital circuits, while

analog and power circuits are general-purpose circuits where operation has already been verified. Furthermore, if design changes are unnecessarily applied to the power supply circuit, there is a risk of losing business opportunities and holding inventory.

[0185]

Invention 3 was made in light of the foregoing problems. In other words, an object of Invention 3 is to suppress cost increase surrounding the power supply circuit.

[0186]

Invention 3 is a display device in which a lamp is divided into a plurality of systems and each system has a circuit configuration that can be individually controlled, and the light emission timing of the pseudo hold pulse signal h is shifted for each system.

[0187]

FIG. 14 is a block diagram illustrating a configuration of an LCD according to Invention 3. As illustrated in FIG. 14, the LCD according to Invention 3 replaces the turn ON signal generating circuit 10a (FIG. 1) according to Invention 1 with a turn ON signal generating circuit 10b. Note that in FIG. 14, the same reference numbers are used for members that have the same functions and configuration as in FIG. 1.

[0188]

FIG. 15 is a view illustrating a configuration example of the turn ON signal generating circuit 10b in FIG. 14 (embodiment 3-1). In FIG. 15, the operation of members with reference numbers 101, 102, 103r, 103f, 104r, 104f, 105, 107, 108, and 109, respectively, is the same as the operation of the members with the same numbers in FIG. 7. These generate impulse signals i0 to i3 synchronized with a vertical sync signal vs.

[0189]

Furthermore, as illustrated in FIG. 15, the turn ON signal generating circuit 10b also includes a counter 202p, setting means 203, equality comparators 203f, 204, 204f, and an SR flip flop 205, and the number of components forming the circuit is higher than for the turn ON signal generating circuit 10a illustrated in FIG. 7. However, the operation and function of the turn ON signal generating circuit 10b is the same as that of the Turn ON signal generating circuit 10b [sic] in FIG. 7. These generate a pseudo hold pulse signal with a frequency higher than the critical fusion frequency CFF.

[0190]

The turn ON signal generating circuit 10b according to Invention 3 will be described more specifically below. As illustrated FIG. 15, the turn ON signal generating circuit 10b includes time difference setting means 207 and a delay circuit 208. Note that in FIG. 15, the same circuit blocks 209 are represented by dotted lines. Furthermore, the turn ON signal generating circuit 10b includes the OR gates 110 and the output terminals 106 for turn ON signals p0 to p3.

[0191]

The time difference setting means 207 retains an offset in the light emission time between the pseudo hold pulse systems. Furthermore, the setting means 107 retains one-fourth of the time of one frame. However, in Invention 3, the setting means 107 does not necessarily have to be one-fourth of a pseudo hold pulse period, and may be three-fourths for example.

[0192]

Furthermore, the turn ON signal generating circuit 10b according to embodiment 3-1 includes four systems of circuit blocks 209. Each circuit block 209 of the four systems has the time difference setting means 207 and the delay circuit 208, and operate simultaneously while retaining a prescribed time difference. Therefore, four pseudo hold pulse signals h0 to h3 with offset phases for each system can be generated. This is the difference between Invention 3 (see FIG. 15) and Invention 1 (see FIG. 7).

[0193]

Each of the OR gates 110 captures a logical sum of the impulse signals i_0 to i_3 synchronized with the vertical sync signal vs and the pseudo hold pulse signals h_0 to h_3 , respectively, and then outputs this to each of the output terminals 106 of the turn ON signals p_0 to p_3 .

The purpose of synthesizing the impulse signal and the pseudo hold pulse signal is the same as in Invention 1 (FIG. 7).

[0194]

FIG. 16 is a diagram illustrating waveforms of each of the vertical sync signals vs , the impulse signals i_0 to i_3 , pseudo hold pulse signals h_0 to h_3 , and the lamp turn ON signals p_0 to p_3 . Note that in FIG. 16, the waveforms are denoted in the same manner as in FIG. 3. Note that the number of pseudo hold pulse signals increases in conjunction with the adoption of the turn ON signal generating circuit 10b in Invention 3.

[0195]

FIG. 17 is a diagram illustrating the light emission waveforms of areas L_0 to L_3 (see FIG. 14) on the light guide plate 9a and the waveform of power P flowing in the power supply circuit 7 from the light emission power input terminal 6. Note that FIG. 17 illustrates light emission waveforms and power using the denoting method as in FIG. 4. Furthermore, in FIG. 17, portions hatched with thick lines are those emitting light in response to impulse signals i_0 to i_3 , and portions hatched with thin lines are the those emitting light in response to the pseudo hold pulse signals h_0 to h_3 .

[0196]

Comparing the total turn ON power P in FIG. 17 with the total turn ON power P in FIG. 4, the instantaneous maximum power consumption is reduced from 8.0 to 6.0. This is because the number of simultaneously conducting switches 11 (see FIGS. 1 and 14) is reduced from four to three. Accordingly, the maximum number of lamps that can be turned ON simultaneously is also reduced from eight to six.

[0197]

The total turn ON power P can be reduced according to Invention 3 compared to Invention 1. Therefore, as the power supply circuit 7 (FIG. 14), a power supply circuit having a lower performance than that of the power supply circuit used in Invention 1 is sufficient, and a small and inexpensive power supply circuit can be adopted. This is the effect of Invention 3, that is, adopting of the turn ON signal generating circuit 10b.

[0198]

FIG. 18 is an explanatory drawing of an effect of Invention 3. In other words, Invention 3 can reduce not only the instantaneous maximum power consumption but also the harmonics flowing in the power supply circuit. A more concrete description is as follows.

[0199]

Part (I) of FIG. 18 is the same waveform as the total turn ON power P (see FIG. 4) in Invention 1. Part (II) of FIG. 18 is the same waveform as the total turn ON power P (see FIG. 17) in Invention 3. Furthermore, part (III) of FIG. 18 is a diagram showing the results of calculating the harmonic components with respect to the waveforms shown in parts (I) and (II).

[0200]

Unlike the calculation results in FIG. 6, in the calculation results shown in part (iii) of FIG. 18, it is necessary to focus on higher-order harmonics. In other words, it can be seen that the maximum harmonics in Invention 1 is 2.667 is reduced to a maximum of 1.106 in Invention 3. Therefore, it can be seen that applying Invention 3 can suppress harmonics flowing in the power supply circuit better than applying Invention 1.

[0201]

If the harmonics flowing through the power supply circuit 7 (see FIG. 14) are reduced, noise is reduced and other circuits are less likely to malfunction. For example, noise picked up by a TV tuner is reduced and thus

display quality is improved. Furthermore, a ripple current flowing through an electrolytic capacitor (not shown), which is an essential component of the power supply circuit, is reduced, resulting in reduced heat generation in the capacitor and thus extending the life of the power supply circuit.

[0202]

In particular, when LEDs are used for the lamp 8i in FIG. 14, the lifespan of the power supply circuit 7 becomes a major problem. In general, this is because the lifespan of LEDs is longer than that of incandescent and fluorescent lamps, and if the lifespan of the power supply circuit expires before the LED, the commercial value is impaired. Therefore, it is particularly effective to extend the lifespan of the power supply circuit 7 by applying Invention 3 when an LED is adopted as the lamp 8i.

[0203]

Note that in order to shift the light emission timing based on the impulse synchronized with the vertical sync signal vs to match gate line scanning, in the conventional example (see FIG. 35), the lamp turn ON circuit is divided into a plurality of systems. Furthermore, according to Invention 3 (see FIG. 14), a cost increase from the conventional example (FIG. 35) is minimal due to the conventional circuit configuration being utilized as-is to form a turn ON circuit.

[0204]

Furthermore, when a DC/DC converter is employed in the power supply circuit 7 (FIG. 14), that is, when Invention 3 is combined with a DC/DC converter, the following effects are achieved.

[0205]

Again, the total turn ON power P in FIG. 17 is compared with the total turn ON power P in FIG. 4. In both cases, the instantaneous minimum power consumption is 2.0. However, in the case of the former (Invention 3), the power is minimized for an instant. On the other hand, for the latter (Invention 1), the state where the power is minimized continues for a longer period of time. This means that when a power supply circuit with an efficiency that decreases when the load is lower than the rating, in other words, a DC/DC converter, is used, the former can achieve power savings more than the latter.

[0206]

Furthermore, the DC/DC converter may even stop switching, a malfunction, when the load is extremely reduced. This phenomenon will be described with reference to FIGS. 19 and 20. FIG. 19 is a diagram illustrating waveforms of the luminance and total turn ON power P of the areas L0 to L3 when only Invention 1 is applied. FIG. 20 is a diagram illustrating waveforms of the luminance and total turn ON power P of the areas L0 to L3 when Invention 3 is applied in addition to Invention 1. When detecting the waveforms of FIG. 19 and FIG. 20, the turn ON signal generating circuit 10b is operated with a smaller duty cycle than when detecting the waveforms of FIG. 4 and FIG. 17.

[0207]

Note that the total turn ON power P is the total power consumption in the areas L0 to L3. Furthermore, the average value of the total turn ON power P in FIG. 19 and the average value of the total turn ON power P in FIG. 20 are described so as to be equal to each other.

[0208]

As can be seen by referring to the waveform of the total turn ON power P in FIG. 19, there is a time in the waveform in which all the areas L0 to L3 are turned OFF at the same time. In other words, the power load is intermittently interrupted. On the other hand, as can be seen by referring to the waveform of the total turn ON power P in FIG. 20, if the turn ON signal generating circuit 10b according to Invention 3 is used, any one of the areas L0 to L3 is always turned ON. In other words, there is always a power load.

[0209]

Thus, according to Invention 3, the effect of turning OFF all the systems at the same time can be avoided or reduced, enabling stable operation of the power supply circuit. Furthermore, a backlight can be operated even with a low load, and therefore, the dimming range of the backlight can be expanded.

[0210]

FIG. 21 is a view illustrating another configuration example of the turn ON signal generating circuit 10b in FIG. 14 (embodiment 3-2). The difference between the turn ON signal generating circuit 10b of FIG. 21 and the turn ON signal generating circuit 10b of FIG. 15 is that the number of systems of the pseudo hold pulse generating circuit 209 of FIG. 21 is smaller than the number of systems of the impulse type light emitting circuit 109 of FIG. 21. In other words, in the turn ON signal generating circuit 10b of FIG. 21, there are two pseudo hold pulse generating circuits 209 (h0 and h1), while there are four impulse type light emitting circuits 109 (i0 to i3).

[0211]

Note that the OR gate 110 composites the pseudo hold pulse signal h0 with the impulse signals i1 and i3, and composites the pseudo hold pulse signal h1 with the impulse signals i0 and i2. Note that in FIG. 21, the same reference numbers are used for members that have the same functions and configuration as the members in FIG. 15.

[0212]

The turn ON signal generating circuit 10b of FIG. 21 also provides a time difference to the light emission times of the pseudo hold pulse signals h0 and h1. Moreover, the size of the gate can be reduced by the amount that the number of circuit blocks 209 is smaller than that of the circuit of FIG. 15 (embodiment 3-1). Furthermore, the larger the number of systems of the impulse type light emitting circuit 109, in other words, the number of divisions of the light guide plate 9a (FIG. 14), the greater the effect of reducing the gate size.

[0213]

Therefore, according to embodiment 3-2, the effect of reducing the number of systems that are turned ON or OFF at the same time and suppressing the harmonics flowing in the power supply circuit is somewhat reduced, but the number of divisions of the light guide plate 9a is large. For example, the effect of reducing the gate size is large, and therefore, the embodiment 3-2 is more practical than embodiment 3-1.

[0214]

The embodiment 3-1 and embodiment 3-2 that is selected may be determined after considering the balance between the gate size of the turn ON signal generating circuit 10b, the instantaneous maximum rating of the power supply circuit 7, and other interactions.

[0215]

As described above, Invention 3 has the effect of reducing the instantaneous maximum rating of the power supply circuit and reducing the harmonics associated with the switching operation. Furthermore, an effect where the power supply circuit for turning ON the lamp can be operated stably is achieved. Moreover, the cost increase associated with achieving these effects is small.

[0216]

Invention 4

Invention 4 of the present application will be described based on FIG. 22 through FIG. 25.

[0217]

According to embodiment 3-1 of Invention 3 (see FIG. 15), in the turn ON signal generating circuit 10b of FIG. 14, by design, the switches 11 for more than 3 systems are not conducted simultaneously. However, it is not possible to design a product without considering circuit malfunction.

[0218]

In other words, if the instant the channel is switched or the radio wave condition is poor for a TV display device, if the resolution is changed for a PC display device, or immediately before the battery runs out for a mobile device display, the vertical sync signal vs may be disrupted, and the display may behave unexpectedly. Furthermore, at the instant of this manner of malfunction, there is a possibility that many of the switches 11 in FIG. 14 will conduct, and a large load applied to the power supply circuit 7. Moreover, even under normal use conditions, the frequency of malfunction of the power supply circuit 7 is not so low.

[0219]

Furthermore, a lamp with a high instantaneous maximum rating is used for an impulse type light emitting backlight. For example, as can be seen by comparing the part A of FIG. 34 with the part A of FIG. 40, the instantaneous luminance of the impulse type light emitting backlight is higher than the instantaneous luminance of the hold type light emitting backlight. In this case, it is doubled. By limiting the light emission time of the backlight to a short time by adopting impulse type light emission, the instantaneous luminance must be increased in order to maintain the average luminance.

[0220]

For the reasons described above, if the turn ON signal generating circuit 10b in FIG. 14 malfunctions and all the lamps are turned ON at the same time for one frame or more, the viewer is exposed to a powerful flash of light, albeit for an instant, thereby making the viewer feel uncomfortable.

[0221]

Invention 4 was made in view of the foregoing problems. In other words, Invention 4 relates to a countermeasure for malfunctions of the circuit of Invention 3.

[0222]

In other words, invention 4 counts the number of switches that are in a conductive state prior to actually causing a lamp to emit light, and if the number is not within a prescribed allowable range, prevents inappropriate light emission by forcibly stopping light emission.

Invention 4 will be more specifically described below.

[0223]

FIG. 22 is a block diagram illustrating a configuration of an LCD according to invention 4. As illustrated in FIG. 22, in an LCD according to invention 4, a protection circuit 12 is provided between the turn ON signal generating circuit 10b and the switch 11. In this respect, the LCD according to invention 4 is different from the LCD according to invention 3. Note that in FIG. 22, the same reference numbers are used for members that have the same functions and configuration as in FIG. 14.

The turn ON signal generating circuit 10b of FIG. 22 outputs provisional turn ON signals p0 to p3 to the protection circuit 12. The protection circuit 12 monitors the provisional turn ON signals p0 to p3, confirms that there are no abnormalities, and then outputs effective turn ON signals q0 to q3 to the switch 11.

[0224]

FIG. 23 is a block diagram illustrating a configuration example of the protection circuit 12 in FIG. 12 (embodiment 4-1).

[0225]

As illustrated in FIG. 23, the protection circuit 12 includes input terminals 401 of the provisional turn ON signals p0 to p3, half adders (HA) 402, a full adder 403, a dummy buffer 404, setting means 405 of the number of systems capable of emitting light at the same time, a magnitude comparator 406, AND gates 407, and valid turn ON signal output terminals 408.

[0226]

The half adders 402 and the full adder 403 count the number of systems that are turned ON at the same time, in other words, the number of switches 11 (FIG. 22) that are conducting at the same time. Furthermore, the buffer 404 is a dummy for changing a signal name, and may be omitted in an actual circuit.

[0227]

The setting means 405 retains the number of systems capable of emitting light at the same time. For example, referring to the waveform of the total turn ON power P in FIG. 17, a maximum of three systems are emitting light at the same time. Therefore, when adopting this light emission waveform, the setting means 405 retains "3" as the number of systems.

[0228]

The magnitude comparator 406 outputs a value of 1 to the AND gate 407 if the number of systems A [2: 0] that are turned ON at the same time is the number of systems that can emit light at the same time (allowable value) B [2: 0] = 3 or less. If not, a value of 0 is output. Furthermore, the AND gates 407 capture a logical product of the provisional turn ON signals p0 to p3 and the output value of the magnitude comparator 406, and outputs valid turn ON signals q0 to q3 to the output terminals 408.

[0229]

Thus, in invention 4, instead of calculating the total power consumption value (continuous analog amount) of each lamp, the number of systems that turn ON is counted. Therefore, the protection circuit 12 can be achieved by a digital circuit having a small number of bits. For example, the precision of the magnitude comparator 406 in FIG. 23 is only 3 bits.

[0230]

In general, a smaller size protection circuit is more favorable. This is because the possibility that it will not operate due to bugs, noise, failures, and the like is reduced. Furthermore, regarding Invention 3, it can be said that Invention 4 makes full use of the lamp 8i (FIG. 14) that is dimmed using D class amplification using switches 11 (FIG. 14)

[0231]

The configuration and operation of the protection circuit 12 according to embodiment 4-1 are as described above. Therefore, if the number of systems turned ON at the same time does not exceed the allowable value, the provisional turn ON signals p0 to p3 are output as valid turn ON signals q0 to q3 as-is. In this case, the LCD of invention 4 appears to behave in the same manner as the LCD of invention 3.

[0232]

On the other hand, if the number of systems that are turned ON at the same time exceeds the allowable value, the lamp 8i (FIG. 22) is forcibly turned OFF. This is the effect of providing the protection circuit 12 according to invention 4.

[0233]

In addition, the circuit example of the protection circuit 12 according embodiment 4-1, in other words, the configuration of FIG. 23 is not optimized. Therefore, even if the number of systems is not four, a prototype of the present invention can be easily produced by changing the logic with reference to FIG. 23. In actuality, optimization may be performed after finishing logic design. If optimized, the circuit size will be reduced, which not only leads to cost reduction, but also reduces the probability that the protection circuit itself will malfunction or fail. Note that a known technique can be used for optimization, and therefore, a detailed description of the circuit for which FIG. 23 has been optimized will be omitted.

[0234]

Furthermore, in the present invention, the logic in the control circuit is not an essential part. For example, instead of the number of systems that are turned ON, the number of systems that are turned OFF may be

counted, and the control circuit may be designed to stop turning ON of the lamp if it does not exceed a prescribed value. In that case, the logic is the reverse of FIG. 23.

[0235]

Furthermore, in the present invention, a mounting form of a circuit is not an essential part. For example, FIG. 22, which is a block diagram of the LCD according to invention 4, does not mean that the control circuit 2, the turn ON signal generating circuit 10b, and the protection circuit 12 are separately mounted in different IC packages. All of these circuits can be implemented using digital circuits, and therefore, implementation is easy using one IC.

[0236]

FIG. 24 is a block diagram illustrating yet another configuration example of the protection circuit 12 in FIG. 12 (embodiment 4-2).

[0237]

As illustrated in FIG. 24, the protection circuit 12 according to embodiment 4-2 includes an AND gate 407a and a logic gate 407b including an inverter and an OR gate. In FIG. 24, the same reference numbers are used for members that have the same functions and configuration as in FIG. 23.

[0238]

In the protection circuit 12 according to embodiment 4-2, if the number of systems that are turned ON at the same time does not exceed the allowable value, the provisional turn ON signals p0 to p3 are output as valid turn ON signals q0 to q3 as-is. This is the same as in embodiment 4-1.

[0239]

On the other hand, if the number of systems that are turned ON at the same time exceeds the allowable value, the effective turn ON signals q0 and q3 are forcibly set to a low level, and the turn ON signals q1 and q2 are forcibly set to a high level. As a result, two of the four systems are forcibly turned OFF, and the remaining two systems are forcibly turned ON. Note that the number of systems that are forcibly turned ON must be less than or equal to the allowable value.

[0240]

Therefore, all the lamps 8i (see FIG. 22) are forcibly turned OFF based on embodiment 4-1, and thus, the protection circuit 12 according to embodiment 4-2 is superior when the switching operation of the power supply circuit 7 (see FIG. 22) becomes unstable. This is because with the protection circuit 12 according to embodiment 4-2, when the number of systems that are turned ON at the same time exceeds the allowable value, some lamps are forcibly turned OFF without turning OFF all of the lamps.

[0241]

Note that in embodiment 4-2, whether positive logic or negative logic is adopted for the protection circuit 12 is not an essential part. In other words, the number of systems that are turned ON may be counted, or the number of systems that are turned OFF may be counted.

[0242]

Furthermore, as illustrated in FIG. 25, the protection circuit 12 can be applied to an LCD provided with the turn ON signal generating circuit 10.

Note that the LCD illustrated in FIG. 25 is the LCD illustrated in FIG. 22 in which the turn ON signal generating circuit 10b is replaced with the turn ON signal generating circuit 10. There is no difference in other configurations.

[0243]

In other words, the protection circuit 12 according to invention 4 can also be applied to the turn ON signal generating circuit 10 (see FIG. 35 and FIG. 36). Therefore, the turn ON signal generating circuit 10 itself is

outside the scope of the present invention, but the LCD provided with the protection circuit 12 is included in the present invention.

[0244]

Note that the turn ON signal generating circuit 10 can be easily prototyped by referring to the description in the BACKGROUND TECHNOLOGY, and the protection circuit 12 can be easily prototyped by with reference to embodiment 4-1 and embodiment 4-2.

[0245]

As described above, applying the protection circuit of Invention 4 to Invention 3 or a conventional example enables preventing an incident in which a large number of lamps exceeding the permissible limit emit light at the same time. Further, since the size of the logic circuit added by Invention 4 is not large, low cost and high reliability can be obtained.

[0246]

Invention 5

Invention 5 of the present application will be described based on FIG. 26 and FIG. 27.

[0247]

FIG. 26 is a block diagram illustrating a configuration example (referred to as "embodiment 5-1") of the LCD according to Invention 5. In embodiment 5-1, as illustrated in FIG. 26, the current limiting elements 13 are provided between the switches 11 and the lamp 8i. In FIG. 26, the same numbers are used for members that have the same functions and configuration as in FIG. 22.

[0248]

The current limiting element 13 can be configured by, for example, combining an inductor and capacitor that only consume reactive power. Note that since the present invention employs intermittent pulse light emission, there is no need to limit the current with a resistor that consumes active power.

[0249]

For example, incandescent lamps and halogen lamps have an excessive inrush current when they are turned ON. However, the current limiting element 13 can prevent the power supply circuit 7 from failing due to the inrush current. Furthermore, the current limiting element 13 also has an effect of consuming reactive power in the event of a short-circuit accident due to a lamp failure, mounting failure, or the like, and preventing smoking or burning of the power line.

[0250]

In addition, the role of the current limiting element 13 is not to cut off harmonics, unlike the LC passive filter provided in the class D amplifier circuit. To begin with, since the frequency of the pseudo hold pulse exceeds the CFF, there is no need to smooth the turn ON waveform. In other words, the turn ON waveform is smoothed on the human retina without smoothing the turn ON waveform in a circuit.

[0251]

In addition, if the harmonics of the impulse waveform synchronized with the vertical sync signal are removed more than necessary, the effect of improving the quality of the motion picture of the impulse type light emission is reduced. In this sense, the present invention is different from a simple class D amplifier circuit.

[0252]

FIG. 27 illustrates another configuration example (referred to as "embodiment 5-2") of the LCD according to Invention 5. In Invention 5, as illustrated in FIG. 27, the current limiting element 13 is inserted between the switch 11 and the power supply circuit 7. That is to say, that the LCD illustrated in FIG. 26 differs from the LCD illustrated in FIG. 27 only in that the order of the switch 11 and the current limiting element 13 is exchanged.

[0253]

In the LCD according to Invention 5, the type of the turn ON signal generating circuit is not limited. In other words, the turn ON signal generating circuit can use the configuration as illustrated in FIG. 26, the configuration as illustrated in FIG. 35, or the configuration as illustrated in FIG. 36.

In addition, the protection circuit 12 (FIG. 26) does not necessarily need to be provided.

[0254]

As described above, according to Invention 5, inrush current flowing through the lamp can be reduced to protect the power line from a short circuit accident.

[0255]

Invention 6

Invention 6 of the present application will be described based on FIG. 28 and FIG. 29.

[0256]

Impulse type light emission is harmful and useless when the display device is used for an application where there is almost no opportunity to display motion pictures, for example, when the display device is used for guidance displays of various facilities. Invention 6 relates to a display device suitable for such an application.

[0257]

FIG. 28 is a block diagram illustrating a configuration example (referred to as "embodiment 6-1") of the LCD according to Invention 6.

[0258]

The configuration of the LCD of embodiment 6-1 will be described focusing on the difference from the configuration of the LCD according to Invention 4 (FIG. 22). In the LCD according to embodiment 6-1, the turn ON signal generating circuit 10b is replaced with the turn ON signal generating circuit 10c, and the vertical sync signal vs is not output from the control circuit 2 to the turn ON signal generating circuit 10c. Further, the light guide plate 9 is not divided into areas L0 to L3.

[0259]

Consequently, the degree of freedom is further increased with respect to the connection form between the switch 11 and the lamp 8i. For example, the switch 11 at the top of the diagram does not need to control the lamp at the top of the light guide plate 9. In other words, as illustrated in FIG. 28, the signal line p0 may control the lamps 8i located at the first and fifth positions from the top. In FIG. 28, the same reference codes are used for members that have the same functions and configuration as in FIG. 22.

[0260]

FIG. 29 is a block diagram illustrating the configuration of the turn ON signal generating circuit 10c provided in the LCD of FIG. 28. The configuration of the turn ON signal generating circuit 10c illustrated in FIG. 29 will be described focusing on the differences from the configuration of the turn ON signal generating circuit 10b (see FIG. 15) according to Invention 3.

[0261]

As illustrated in FIG. 29, the turn ON signal generating circuit 10c includes a counter 202p, count cycle and turn ON time setting means 203, turn OFF time setting means 203f, equality comparators 204, 204f, an SR flip flop 205, time difference setting means 207, and a delay circuit 208. In FIG. 29, the same circuit block 209 is illustrated by dotted lines. In addition, the turn ON signal generating circuit 10c includes the output terminal 106 of the provisional turn ON signals p0 to p3.

[0262]

The operation of the above circuit is the same as that of the generating circuit for the pseudo hold pulses h0 to h3 (see FIG. 15) according to Invention 3. Moreover, the provisional turn ON signals p0 to p3 must be set higher than the critical fusion frequency CFF. The method of setting is the same as that of Invention 3.

[0263]

In other words, the turn ON signal generating circuit 10c according to Invention 6 has the same operation as the turn ON signal generating circuit 10b (see FIG. 15) in Invention 3, excluding not having a function of generating an impulse component synchronized with the vertical sync signal vs.

[0264]

In addition, according to Invention 6, there are a plurality of pseudo hold pulse generating circuit 209 systems, and the light emission timing of each system is shifted by a delay circuit 208 with a prescribed time difference. Therefore, since the peak of the turn ON power is dispersed, the rating of the power supply circuit 7 can be lowered. Furthermore, the harmonics flowing into the power supply circuit are also reduced.

[0265]

Moreover, according to embodiment 6-1, since the protection circuit 12 is provided, even if the turn ON signal generating circuit 10c malfunctions, no electric shock is applied to the power supply circuit.

[0266]

Note that in embodiment 6-1, it does not matter whether the turn ON signal generating circuit 10c uses positive logic or negative logic. In other words, the number of systems that are turned ON may be counted, or the number of systems that are turned OFF may be counted.

[0267]

Furthermore, in embodiment 6-1, if the power consumption before and after the light is turned OFF is within the power capacity of the power supply circuit 7, either all systems can be forcibly turned off, or only some of the systems can be forcibly turned off.

[0268]

FIG. 30 is a block diagram illustrating another configuration example (referred to as "embodiment 6-2") of the LCD according to Invention 6.

[0269]

As illustrated in FIG. 30, in the LCD according to embodiment 6-2, the protection circuit 12 is omitted. Therefore, the turn ON signals p0 to p3 are directly input to the switch 11 without going through a protection circuit. The other functions and operations of the turn ON signal generating circuit 10c are the same as those in embodiment 6-1.

[0270]

In the first place, LCDs have emerged as display devices for portable or so-called mobile devices. Motion blur is not currently an issue for such applications. Therefore, the impulse component synchronized with the vertical sync signal vs is unnecessary for the LCD.

[0271]

In addition, the output of the lamp 8i is lower than that of the stationary display device, and the number of lamps 8i is small. Therefore, there is no problem even if the power supply circuit 7 has a performance capable of turning ON all the lamps 8i with a duty cycle of 100%. In that case, the protection circuit 12 can be omitted as in embodiment 6-2.

[0272]

Whether to adopt embodiment 6-1 or embodiment 6-2 shall be determined in consideration of the use of the LCD.

[0273]

Incidentally, in mobile devices, DC/DC converters (switching regulators) are often used rather than linear regulators (series regulators) in order to extend the battery drive time.

[0274]

When the power load of the DC/DC converter is set lower than the rating, the utilization efficiency of the battery decreases. That is to say, that the smaller the fluctuation of the power load, the easier it is to increase the power conversion efficiency. This is because the DC/DC converter can be configured according to the magnitude of the power load under typical usage conditions. This means that distributing and averaging the power load according to Invention 6 will lead to power savings.

[0275]

Also, DC/DC converters may even malfunction when the power load is dramatically reduced. This is because the switching operation of the DC/DC converter stops when the power load is removed.

[0276]

FIG. 31 is an operation waveform of conventional PWM dimming. In FIG. 31, p0 to p3 are light emission waveforms of each system, and P is the total turn ON power for all systems. With reference to the waveform of the total turn ON power P in FIG. 31, it can be seen that the load is frequently removed. In this case, the operation of the DC/DC converter may become unstable. If the power supply circuit becomes unstable, noise is added to the video signal, and the so-called SNR (power signal-to-noise ratio) is lowered.

[0277]

On the other hand, FIG. 32 is an operation waveform of the LCD according to Invention 6. The meaning of each graph in FIG. 32 is the same as that in FIG. 31. As can be seen by referring to the waveform of the total turn ON power P in FIG. 32, there is no instant when the load is completely eliminated. Therefore, the operation of the DC/DC converter is more stable than in the conventional example (FIG. 31).

[0278]

As described above, according to Invention 6, by dispersing the peak of the total turn ON power, the harmonics of the current flowing through the power supply circuit 7 can be reduced and the load current can be made uniform. The present invention enables easy design of a high-efficiency power supply circuit. The present invention also enables stabilizing the operation of the power supply circuit.

[0279]

Configuration of the Liquid Crystal Display Device

The life span of a fluorescent lamp is shortened because the discharge electrode deteriorates each time it is turned ON and OFF. Therefore, examples of a lamp suitable for impulse type light emission in the present invention include semiconductor light emitting elements, for example, LEDs.

[0280]

In order to carry out the present invention, a non-light emitting panel in which a plurality of picture elements are formed is required. Currently, a liquid crystal panel is common as an example of said panel. In particular, in the case of a direct-view liquid crystal display device, improving the image quality can be easily accomplished using a configuration of illuminating a transmissive liquid crystal panel from behind with a backlight. As described above, an active-matrix type liquid crystal display device is suitable for the present invention because it is capable of analog multi-gradation display and each gate line is sequentially selected and scanned.

[0281]

As described above, the present invention enables improving the image quality of the active-matrix transmissive liquid crystal display device.

[0282]

When interlacing (jump) scanning, the frame may be replaced with a field. In color LCDs, three RGB liquid crystal cells may be regarded as one pixel (picture element). One impulse type light emission may be narrowed down by high frequency PWM dimming to form a plurality of emissions. Even if the impulse light emission is divided into a plurality of flashes, there is only one impulse component.

[0283]

The image display device of the present invention includes image display means that modulates light based on a video signal and a light source body that illuminates the image display means. The light source body can illuminate the video display means [sic] using light that is a mixture of a pulse component emitted once per frame of the video signal (hereinafter referred to as "pulse component i") and a pulse component emitted at a frequency higher than the frame frequency (hereinafter referred to as "pulse component h").

[0284]

The light emission time of the pulse component i may be longer than the light emission time of the pulse component h.

[0285]

The light emission time of the pulse component h does not have to be a fixed relationship with the light emission time of the pulse component i.

[0286]

The light emission frequency of the pulse component h may be two or more times per frame cycle.

[0287]

The light emission frequency of the pulse component h may exceed the critical fusion frequency.

[0288]

In addition, the light emission of the pulse component i and the light emission of the pulse component h may be performed by supplying the same electric power (power, energy per unit time) to the light source body.

[0289]

The light emission of the pulse component i and the light emission of the pulse component h may be performed by the same physical light source body.

[0290]

The mixing of the pulse component i and the pulse component h may be performed by a logic circuit.

[0291]

Both the pulse component i generating circuit and the pulse component h generating circuit are composed of digital circuits, and the bit width of the circuit that generates the latter pulse component h may be smaller than the bit width of the circuit that generates the former pulse component i.

[0292]

The image display device may be provided with a light source body having a dimming function of intermitting the light emission waveforms of the pulse component i and the pulse component h at a frequency sufficiently higher than the frequencies of both pulse components.

[0293]

The image display device of the present invention may have a function of continuously adjusting the image quality by fixing the light emission time of the pulse component h and increasing or decreasing the light emission frequency.

[0294]

The image display device of the present invention may have a function of continuously adjusting the image quality by fixing the frequency of occurrence of the pulse component h and increasing or decreasing the light emission time.

[0295]

Further, the image display device of the present invention includes image display means that modulates light based on a video signal, and K ($K \geq 2$, where K is an integer) light source bodies that illuminate the image display means. The K light source bodies are based on a light emission waveform obtained by mixing a pulse component i emitted once per frame of the video signal and a pulse component h emitted at a frequency higher than the frame frequency, which is then grouped into N systems ($2 \leq N \leq K$, where N is an integer) that can independently control light emission while illuminating the video display means [sic], and the light source time of the pulse component i can be configured to be controlled according to the timing at which the image is scanned for each of the N systems.

[0296]

The light emission time of the pulse component h may be controlled so that the turn ON times are dispersed among the N systems.

[0297]

The light emission time of the pulse component h may be controlled so that the turn ON times are dispersed among the M systems ($2 \leq M \leq N \leq K$, M is an integer).

[0298]

In the image display device of the present invention, while valid video is being displayed on the image display means, there is no need for a time where all of the equipped light source bodies are turned ON at the same time.

[0299]

In addition, in the image display device of the present invention, while valid video is being displayed on the image display means, there is no need for a time where all of the equipped light source bodies are turned OFF at the same time.

[0300]

Further, the image display device of the present invention includes a protection circuit between the generating circuits of the pulse component h and pulse component i, and the switch for controlling light emission of the light source body. The protection circuit can count the number of signals in the same logic state among the output signals of the generating circuit, compare this number of signals with the prescribed tolerance, and turn OFF part or all of the light source bodies if the number is not within the range of tolerance.

[0301]

In addition, the image display device of the present invention includes an image display means that modulates light based on a video signal, and K ($K \geq 2$, where K is an integer) light source bodies that illuminate the image display means. The K light source bodies are image display devices that illuminate the video display means [sic] using a light emission waveform composed of a pulse component i emitted once per frame of the video signal, and the K light source bodies are grouped into N ($2 \leq N \leq K$, where N is an integer) systems in which, light emission can be controlled independently, and the light emission time of the pulse component i is controlled according to video scan timing for each of the N systems. A protection circuit is provided between the generating circuit of the pulse component i and the switch that controls the light emission of the light source body. The protection circuit is one of the output signals of the generating circuit. The number of signals in the same logical state may be counted and compared with a predetermined allowable value, and if the number is not within the allowable range, some or all of the light source bodies may be turned OFF.

[0302]

Furthermore, the image display device of the present invention may have a configuration in which a current limiting element is provided between the switch for controlling turning ON of the light source body and the light source body.

[0303]

Moreover, the image display device of the present invention may have a configuration in which a current limiting element is provided between the switch for controlling turning ON of the light source body and the power source for supplying the turn ON power of the light source body.

[0304]

In addition, the current limiting element may be a passive element that consumes reactive power.

[0305]

Furthermore, the image display device of the present invention includes image display means that modulates light based on a video signal, and K ($K \geq 2$, K is an integer) light source bodies that illuminate the image display means. The K light source bodies turn ON the video display means [sic] according to a light emission waveform composed of pulse component h that is emitted at a frequency greater than frame frequency and light emission timing of the pulse component h may be controlled so that turn ON timing is dispersed for each of the N systems.

[0306]

Further, the image display device of the present invention includes a protection circuit between the generating circuit of the pulse component h and the switch for controlling the light emission of the light source body. The protection circuit can have a configuration of counting the number of signals in the same logic state (logic indicating ON or OFF) among the output signals of the generating circuit, compare this number of signals with a prescribed allowable value, and turn OFF a part or all of the light source bodies if the number is not within the range allowable.

[0307]

Furthermore, the image display device of the present invention may have a configuration in which there is not a time when all of the light source bodies provided are turned ON at the same time while valid video is displayed by the image display means.

[0308]

Moreover, the image display device of the present invention may have a configuration in which there is not a time when all of the light source bodies provided are turned OFF at the same time while valid video is displayed by the image display means.

[0309]

The present invention is not limited to the embodiments described above, and various modifications can be made within the scope of the claims, and embodiments obtained by appropriately combining the technical means disclosed in the different embodiments are also included in the technical scope of the present invention.

INDUSTRIAL APPLICABILITY

[0310]

With the present invention, the display quality of an image display device having hold type electrical-to-optical conversion characteristics typified by a liquid crystal display device can be improved. Furthermore, the video tail can be improved and flicker disturbance can be reduced.

BRIEF DESCRIPTION OF THE DRAWINGS

[0311]

FIG. 1 is a block diagram illustrating an example configuration of an image display device according to Invention 1.

FIG. 2 is a block diagram illustrating a configuration of a turn ON signal generating circuit according to embodiment 1-1 of Invention 1.

FIG. 3 is a diagram illustrating the operating waveform of the turn ON signal generating circuit according to embodiment 1-1 of Invention 1.

FIG. 4 is a diagram illustrating the light emission waveform and power waveform of the lamp according to embodiment 1-1 of Invention 1.

FIG. 5 is a qualitative explanatory diagram illustrating that Invention 1 improves motion blur.

FIG. 6 is a quantitative explanatory diagram for flickering of an image display device according to Invention 1.

FIG. 7 is a block diagram illustrating a configuration of a turn ON signal generating circuit according to embodiment 1-2 of Invention 1.

FIG. 8 is a block diagram illustrating a configuration of a turn ON signal generating circuit according to embodiment 1-3 of Invention 1.

FIG. 9 is a diagram illustrating the operating waveform of the turn ON signal generating circuit according to embodiment 1-3 of Invention 1.

FIG. 10 is a diagram illustrating a configuration of a turn ON signal generating circuit according to embodiment 1-4 of Invention 1.

FIG. 11 is a diagram illustrating a configuration of a turn ON signal generating circuit according to embodiment 1-5 of Invention 1.

FIG. 12 is a diagram illustrating the light emission waveform of the lamp according to embodiment 2-1 of Invention 2.

FIG. 13 is a diagram illustrating the light emission waveform of the lamp according to embodiment 2-2 of Invention 2.

FIG. 14 is a block diagram illustrating a configuration of an image display device according to Invention 3.

FIG. 15 is a block diagram illustrating a configuration of a turn ON signal generating circuit according to embodiment 3-1 of Invention 3.

FIG. 16 is a diagram illustrating the operating waveform of the turn ON signal generating circuit according to embodiment 3-1 of Invention 3.

FIG. 17 is a diagram illustrating the light emission waveform and power waveform of the lamp according to embodiment 3-1 of Invention 3.

FIG. 18 is a quantitative explanatory diagram of the effects according to embodiment 3-1 of Invention 3.

FIG. 19 is a diagram illustrating the light emission waveform and power waveform of a lamp where dimming is performed by applying Invention 1.

FIG. 20 is a diagram illustrating the light emission waveform and power waveform of a lamp where dimming is performed by applying Invention 3.

FIG. 21 is a block diagram illustrating a configuration of a turn ON signal generating circuit according to embodiment 3-2 of Invention 3.

FIG. 22 is a block diagram illustrating a configuration of an image display device according to Invention 4.

FIG. 23 is a block diagram illustrating a configuration of the protection circuit according to embodiment 4-1 of Invention 4.

FIG. 24 is a block diagram illustrating a configuration of the protection circuit according to embodiment 4-2 of Invention 4.

FIG. 25 is a block diagram illustrating a configuration of an image display device according to embodiment 4-3 of Invention 4.

FIG. 26 is a block diagram illustrating a configuration of an image display device according to embodiment 5-1 of Invention 5.

FIG. 27 is a block diagram illustrating a configuration of an image display device according to embodiment 5-2 of Invention 5.

FIG. 28 is a block diagram illustrating a configuration of an image display device according to embodiment 6-1 of Invention 6.

FIG. 29 is a block diagram illustrating a configuration of the turn ON signal generating circuit according to Invention 6.

FIG. 30 is a block diagram of the image display device according to embodiment 6-2 of Invention 6.
FIG. 31 is a diagram illustrating the light emission waveform and power waveform of a lamp with conventional PWM dimming.
FIG. 32 is a diagram illustrating the light emission waveform and power waveform of a lamp according to Invention 6.
FIG. 33 is a block diagram illustrating a configuration of a conventional hold type light emitting display device.
FIG. 34 is a qualitative explanatory diagram of motion blur of a conventional hold type light emitting display device.
FIG. 35 is a block diagram illustrating a configuration of a conventional impulse type light emitting display device.
FIG. 36 is a block diagram illustrating a configuration of the turn ON signal generating circuit of a conventional impulse type light emitting display device.
FIG. 37 is a diagram illustrating the operating waveform of the turn ON signal generating circuit of a conventional impulse type light emitting display device.
FIG. 38 is a diagram illustrating the light emission waveform of a lamp for a conventional impulse type light emitting display device.
FIG. 39 is a qualitative explanatory diagram of motion blur of a conventional impulse type light emitting display device.
FIG. 40 is a qualitative explanatory diagram of motion blur of the impulse type light emitting display device according to Patent Document 3.

DESCRIPTION OF REFERENTIAL NUMERALS AND CODES

[0312]

5: Liquid crystal panel (image display means)

7: Power supply circuit

10, 10a, 10b, 10c: Generating circuit for pulse component i and pulse component h

8i: Lamp (light source body)

11: Switch

12: Protection circuit

13: Current limiting element

102: Counter (circuit that generates pulse component i)

110: OR gate (logic circuit that synthesizes the signal generating the pulse component i and the signal generating the pulse component h)

202p: Counter (signal that generates pulse component h)

FIG. 1

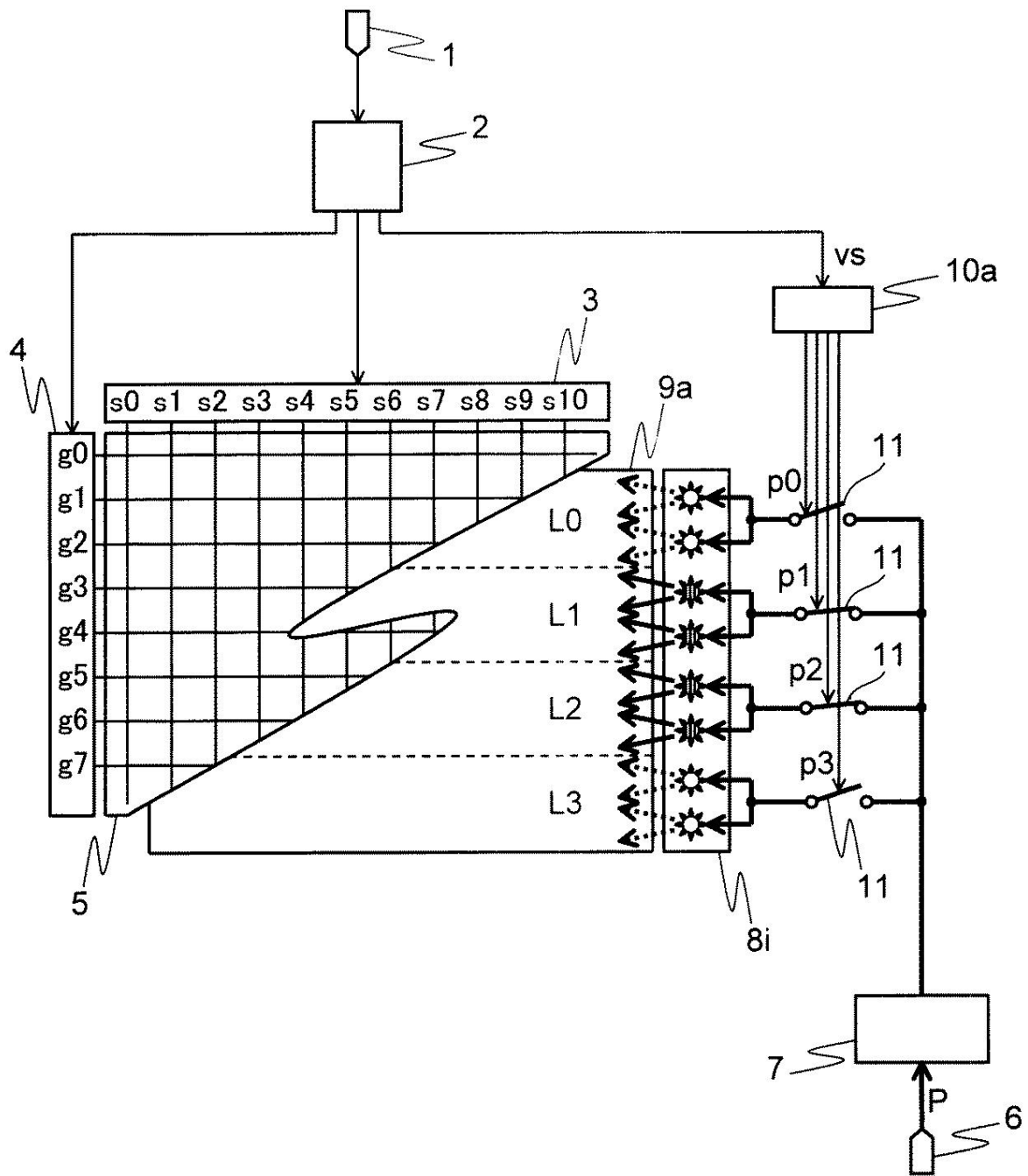


FIG. 2

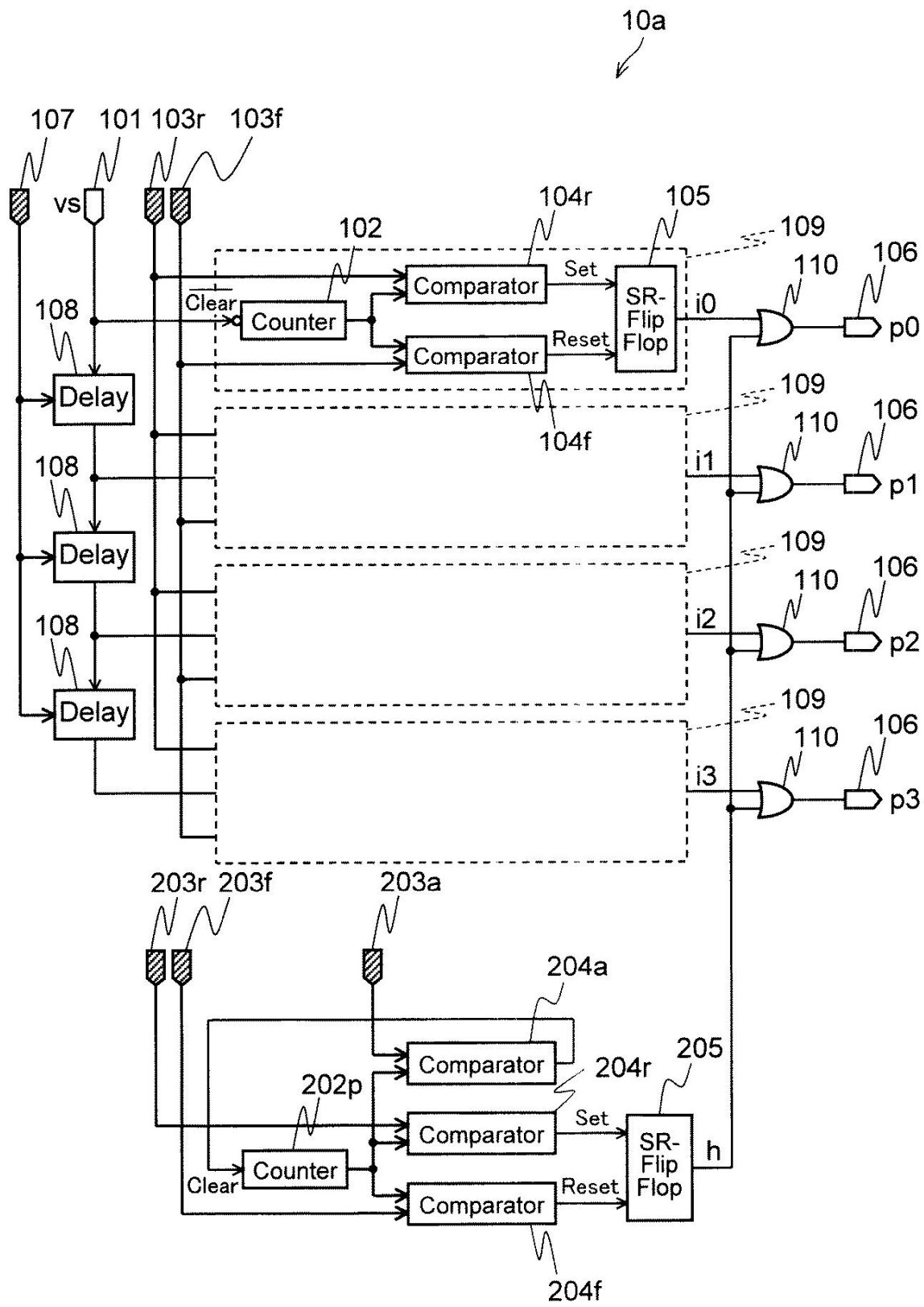


FIG. 3

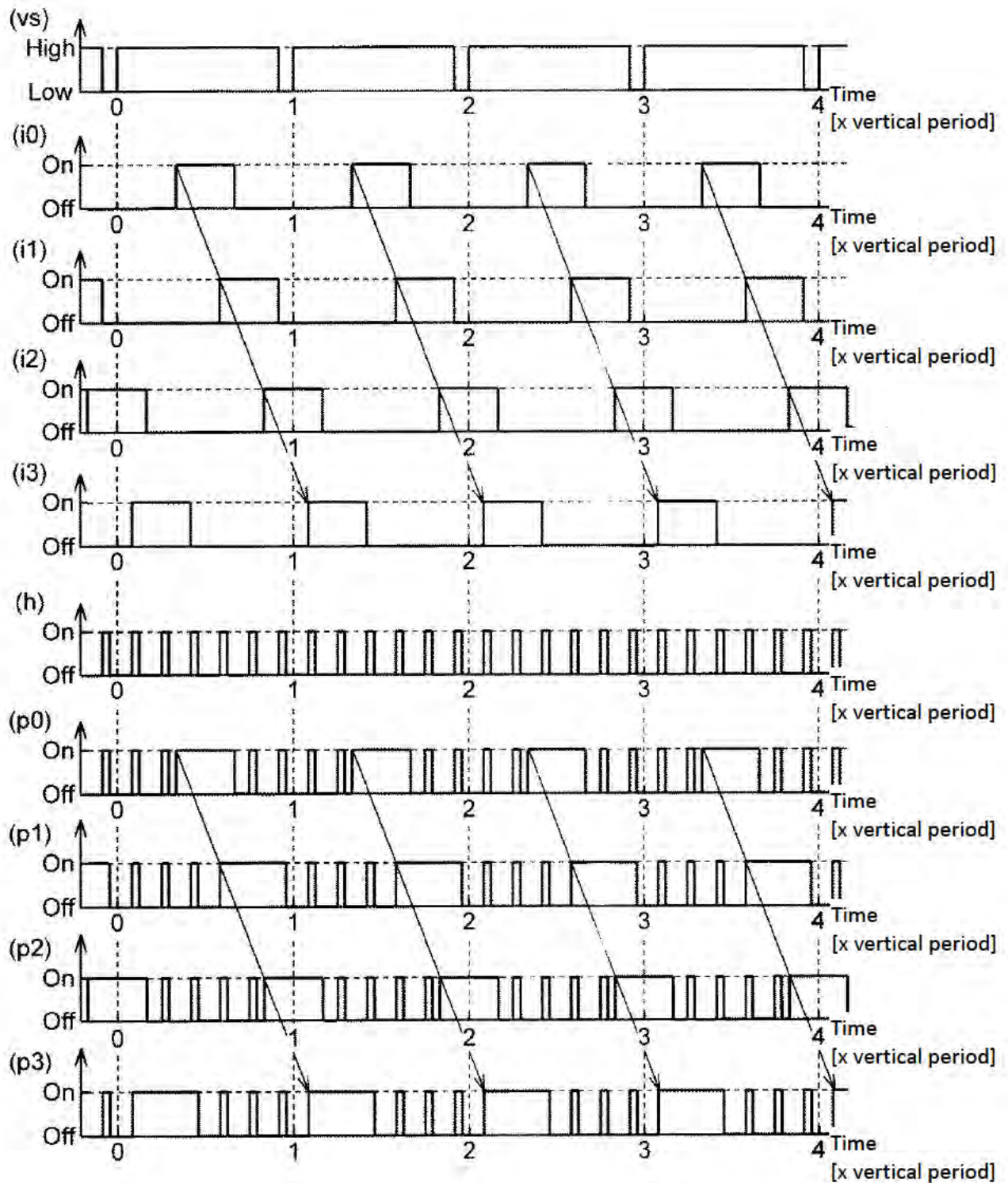


FIG. 4

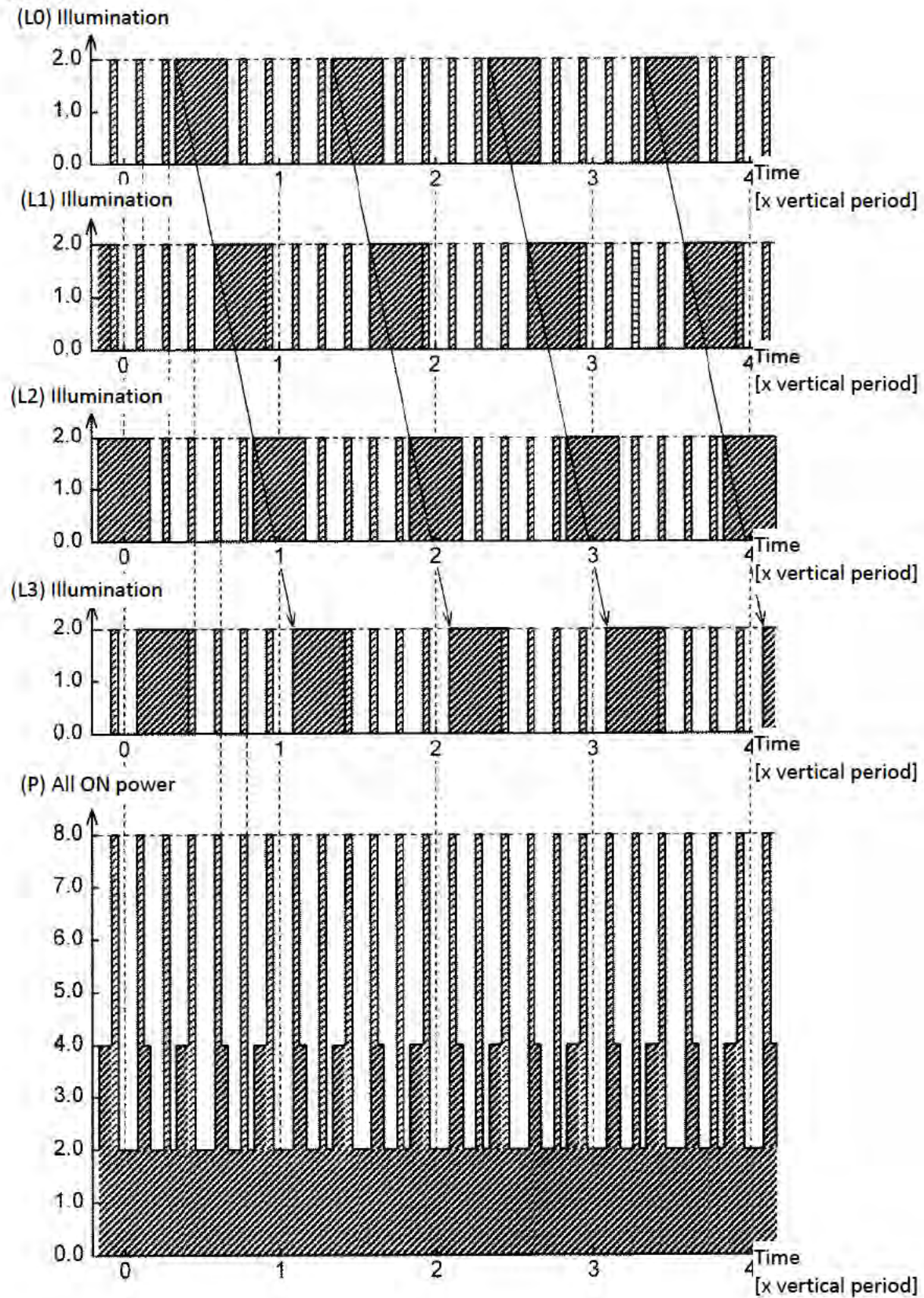


FIG. 5

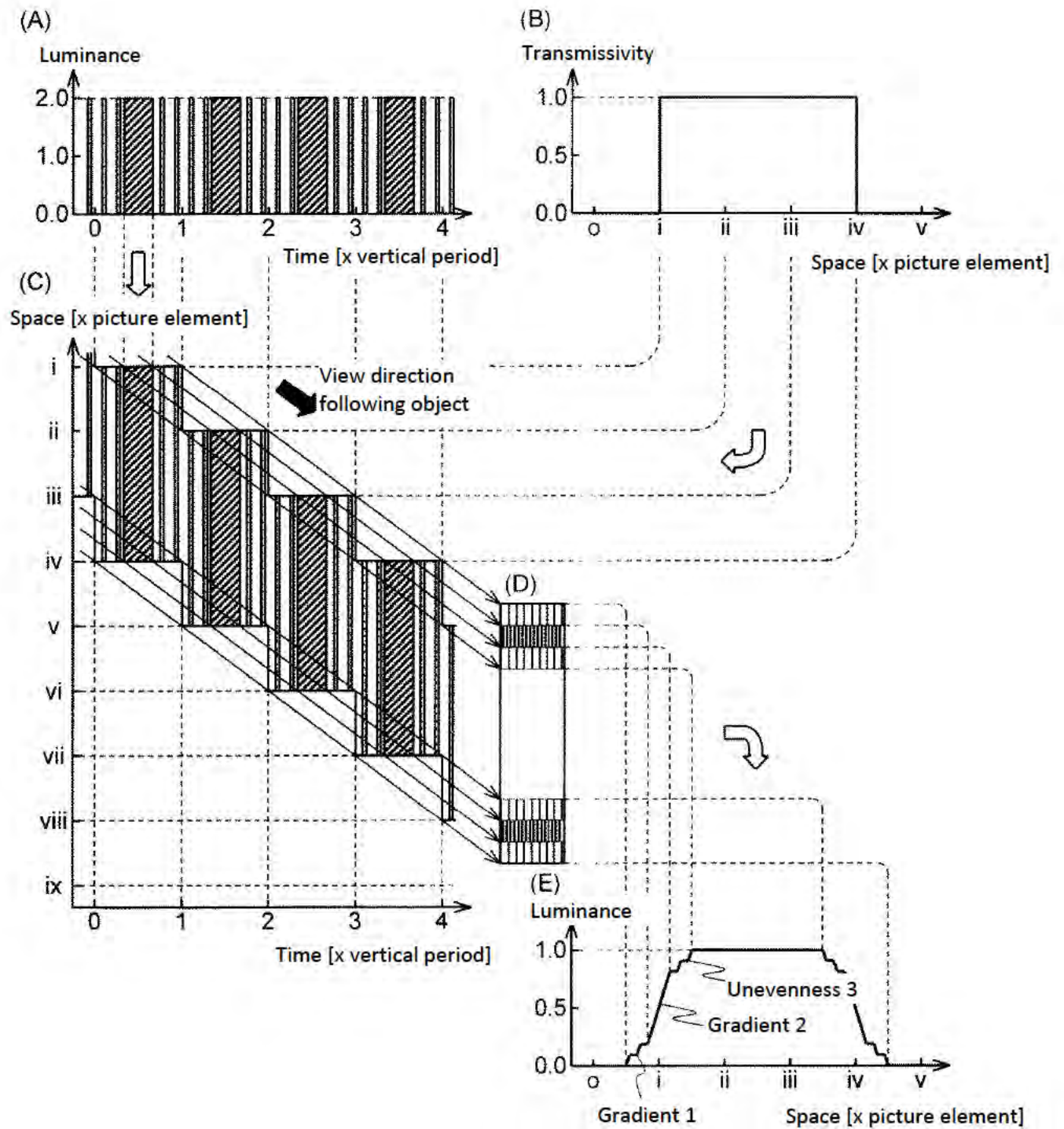
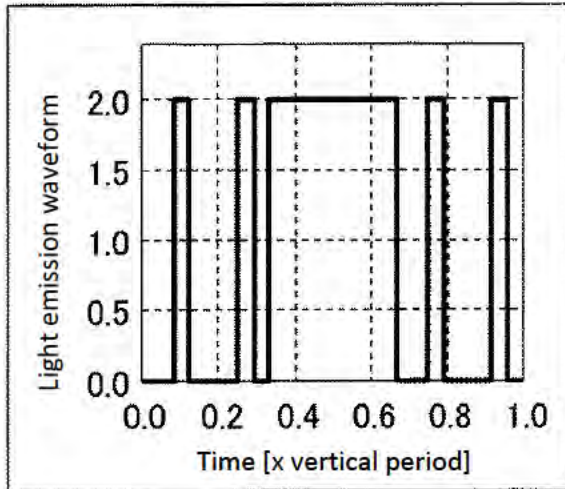
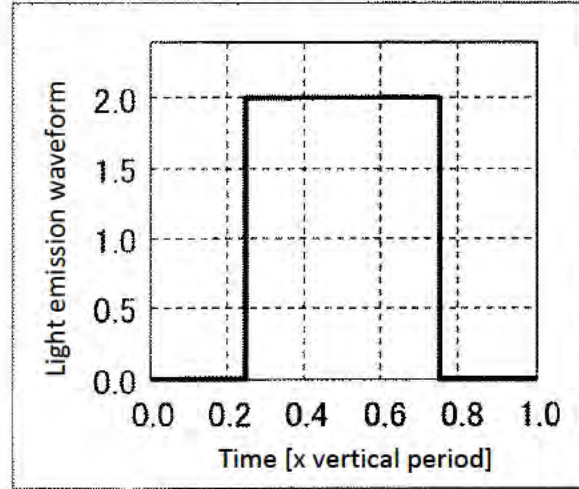


FIG. 6

(I) Invention 1



(II) Conventional Example



(III) Harmonic components

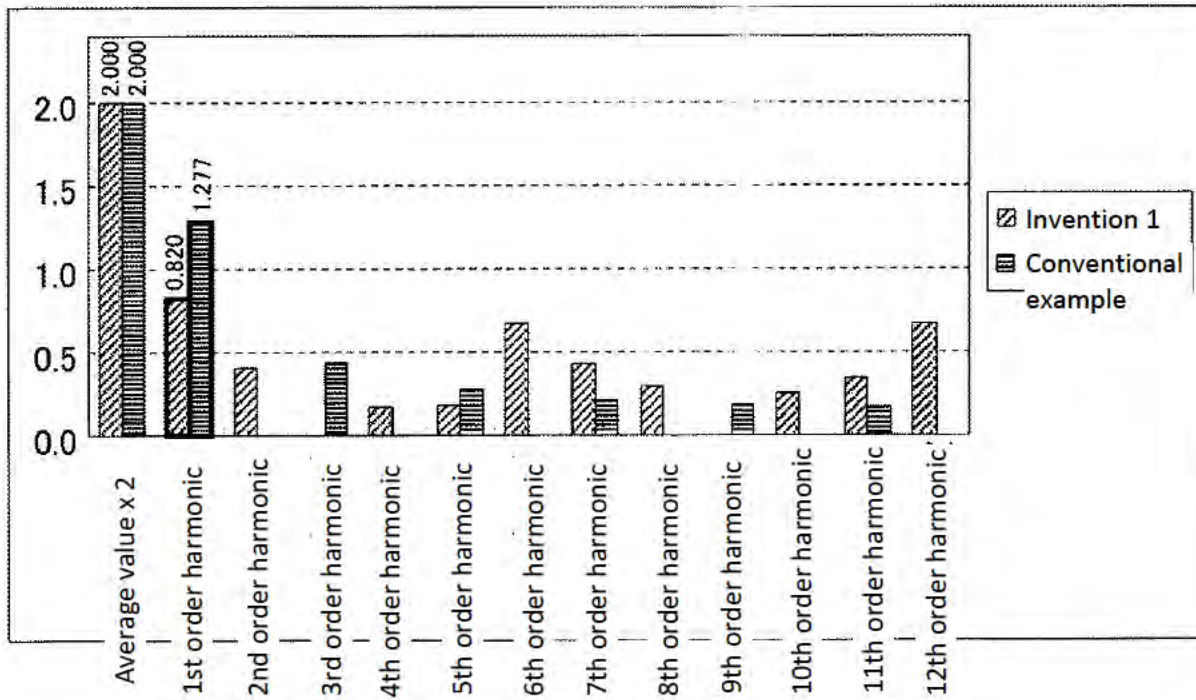


FIG. 7

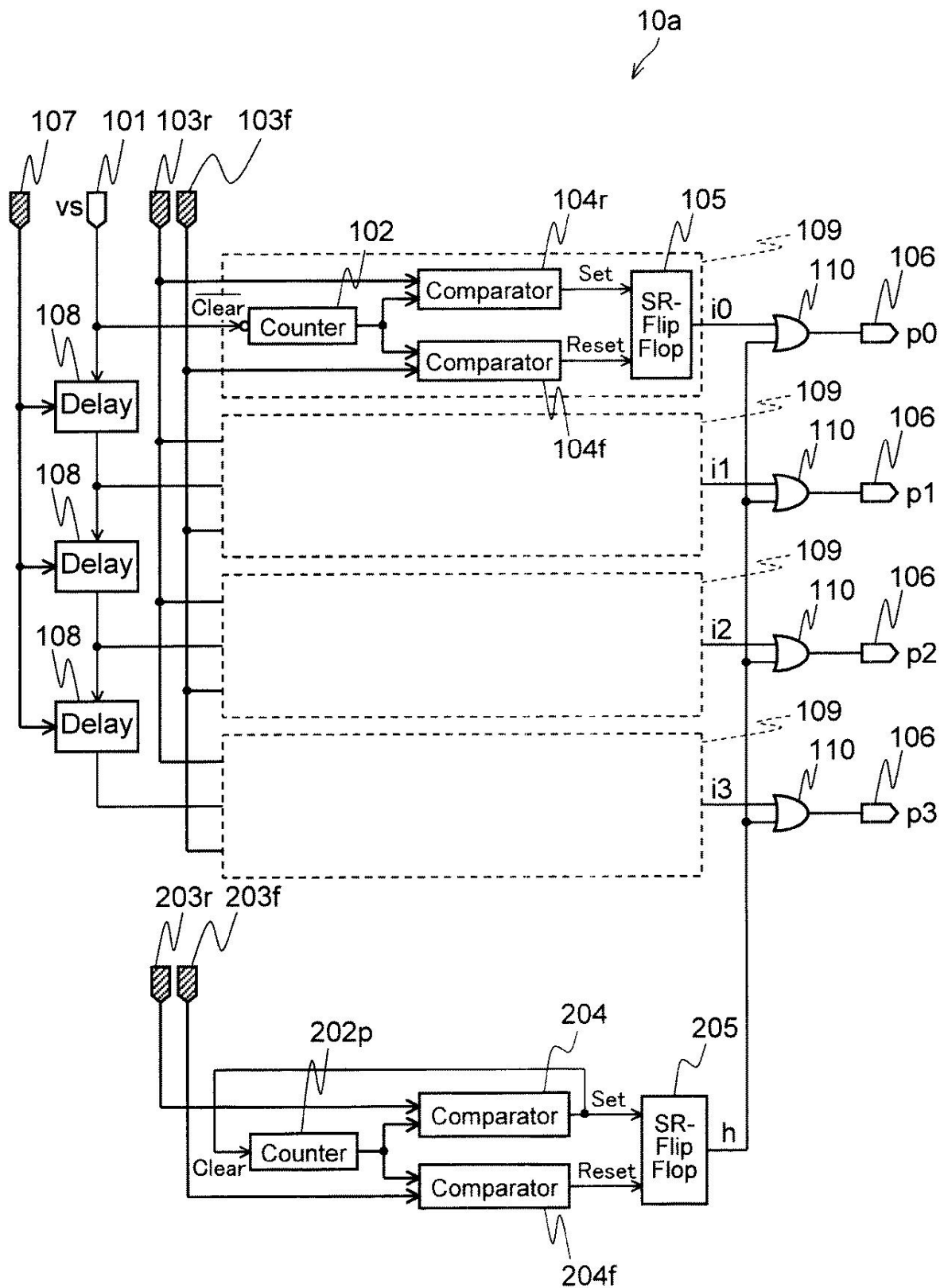


FIG. 8

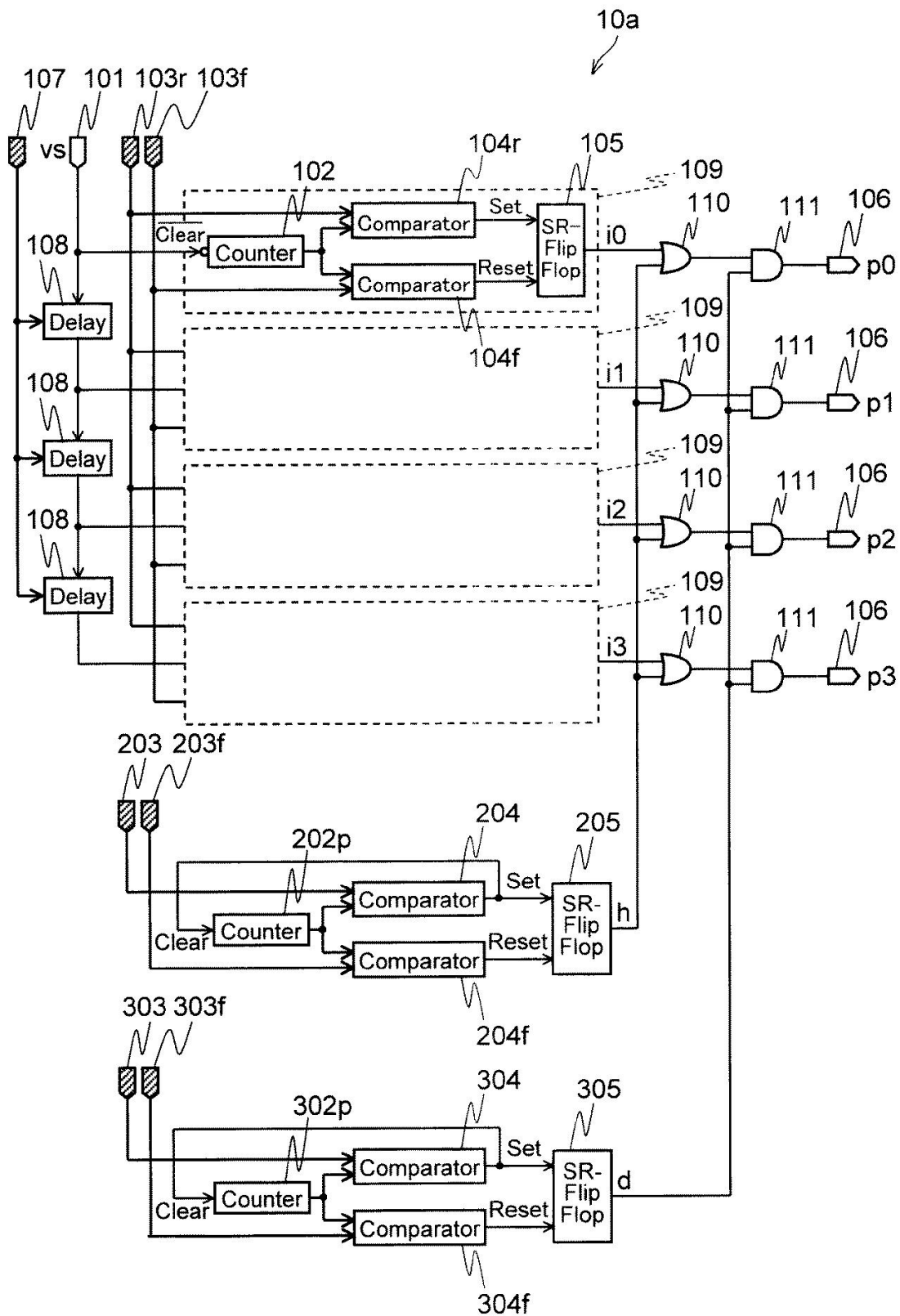


FIG. 9

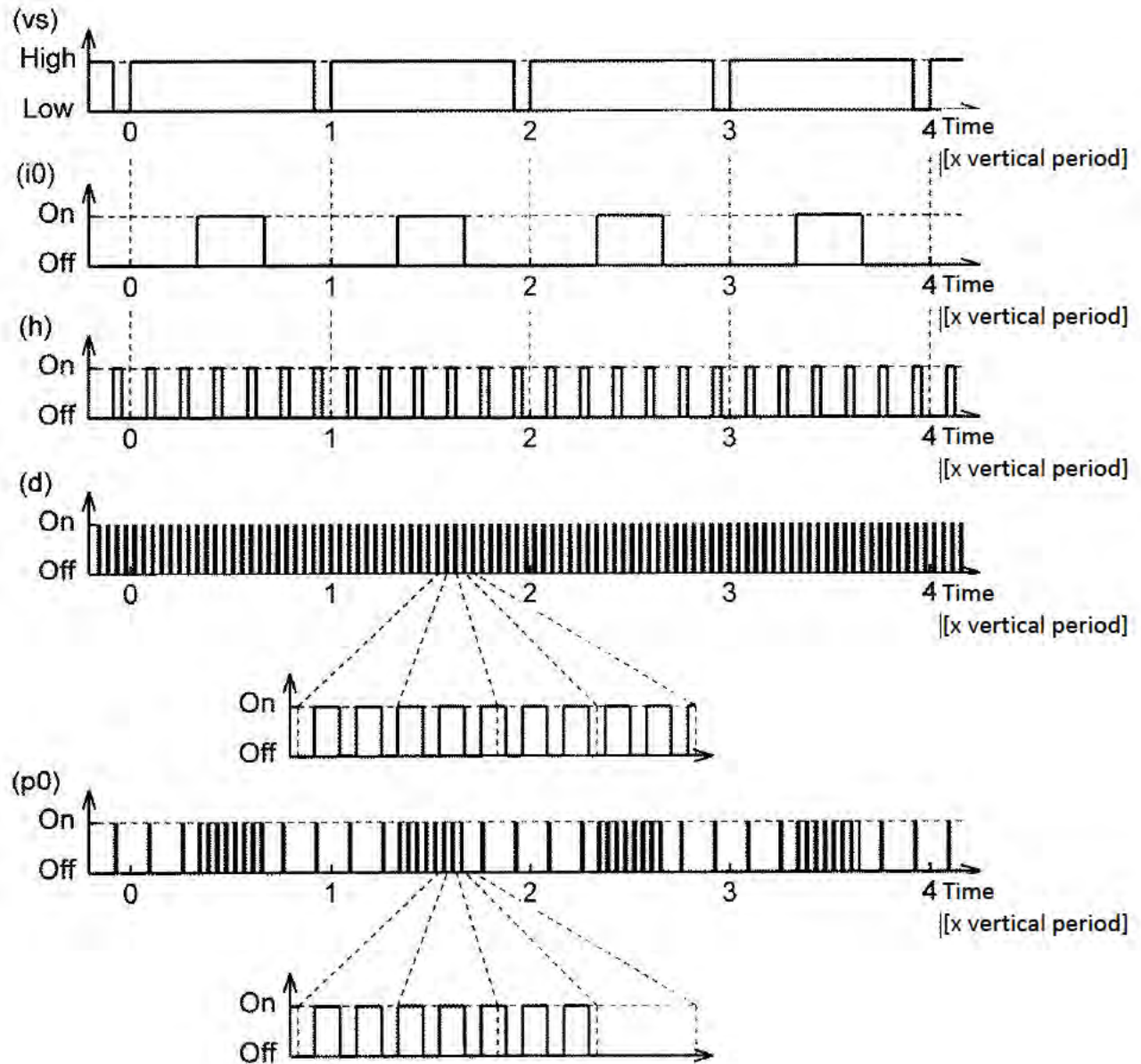


FIG. 10

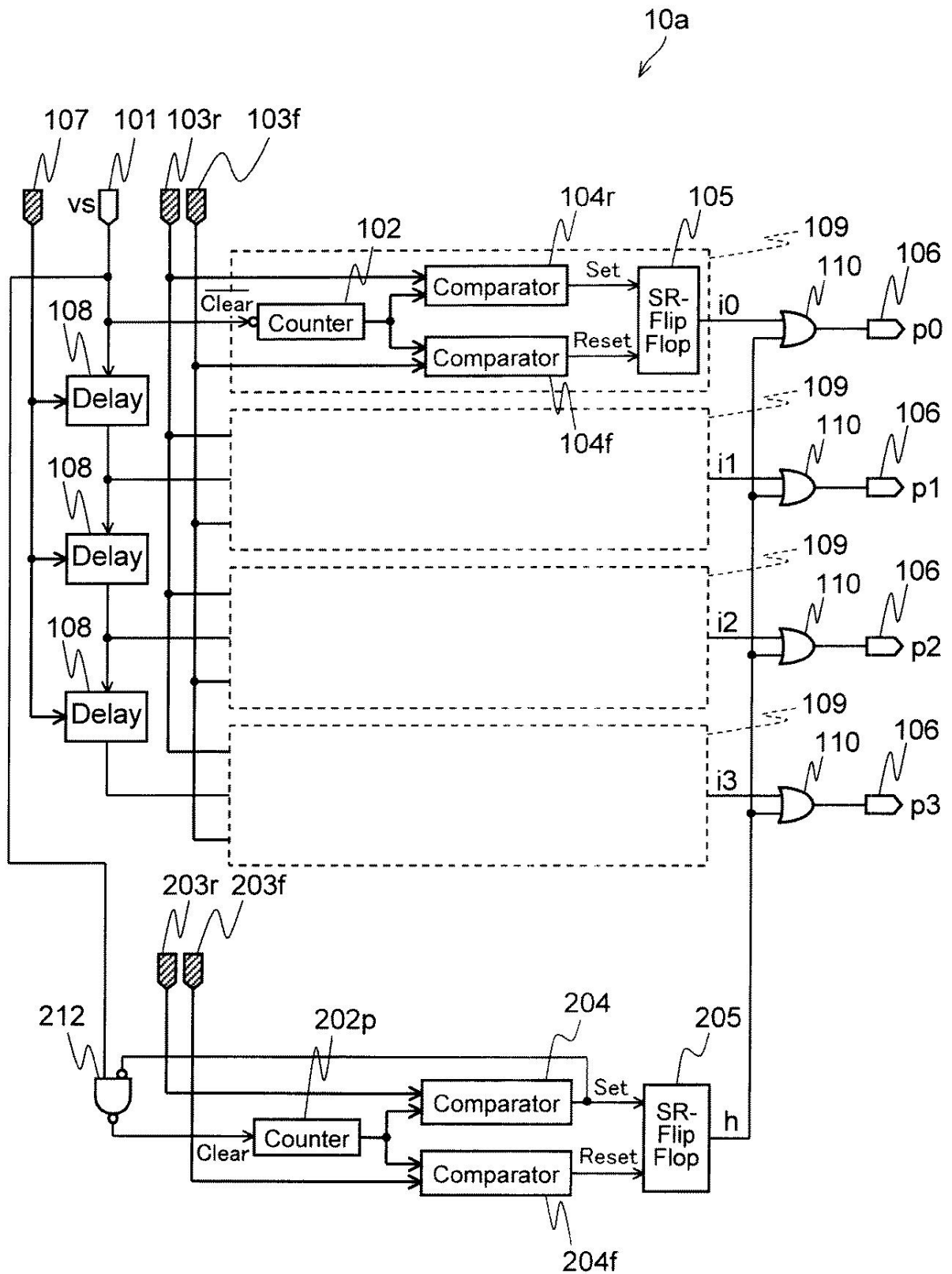


FIG. 11

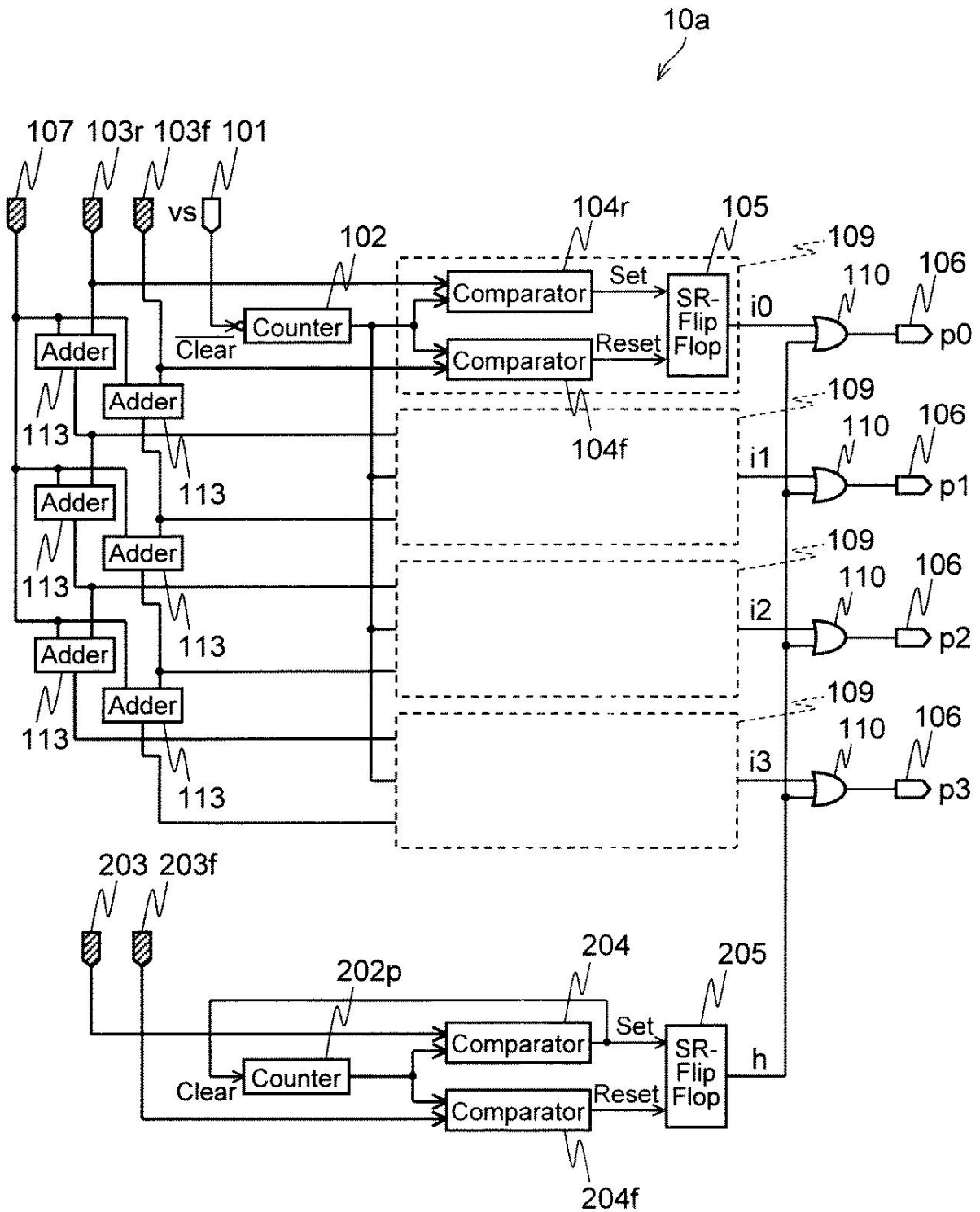


FIG. 12

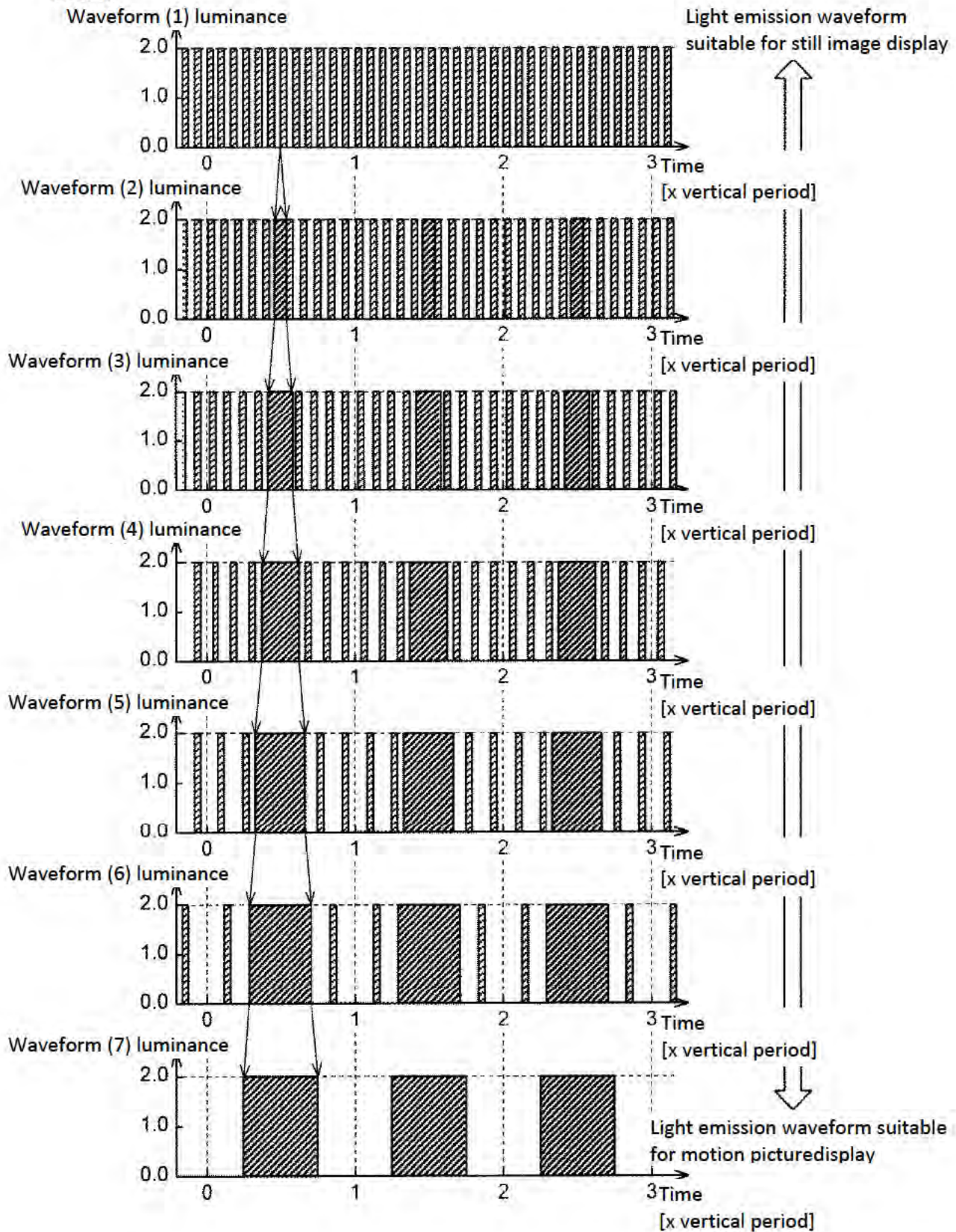


FIG. 13

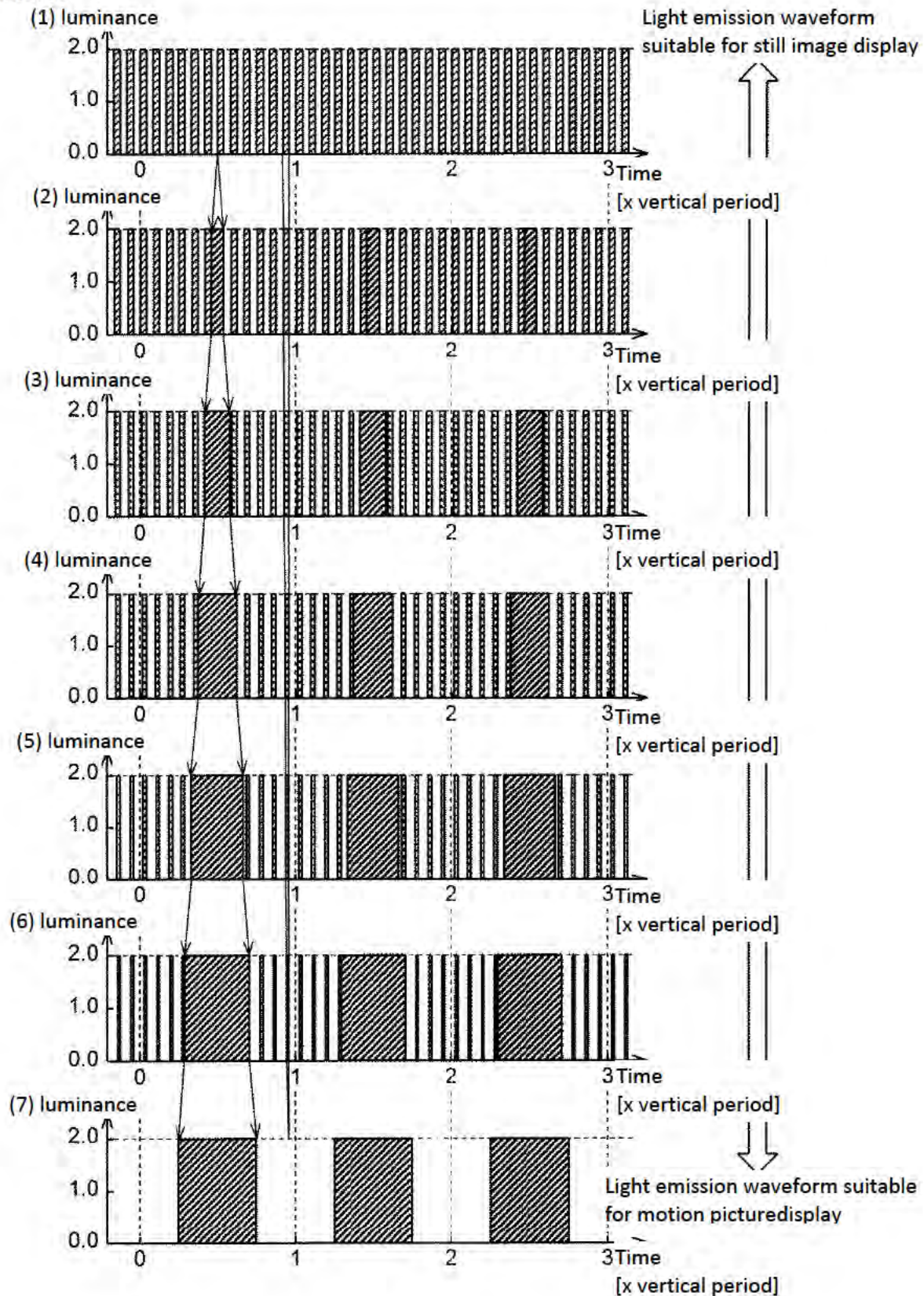


FIG. 14

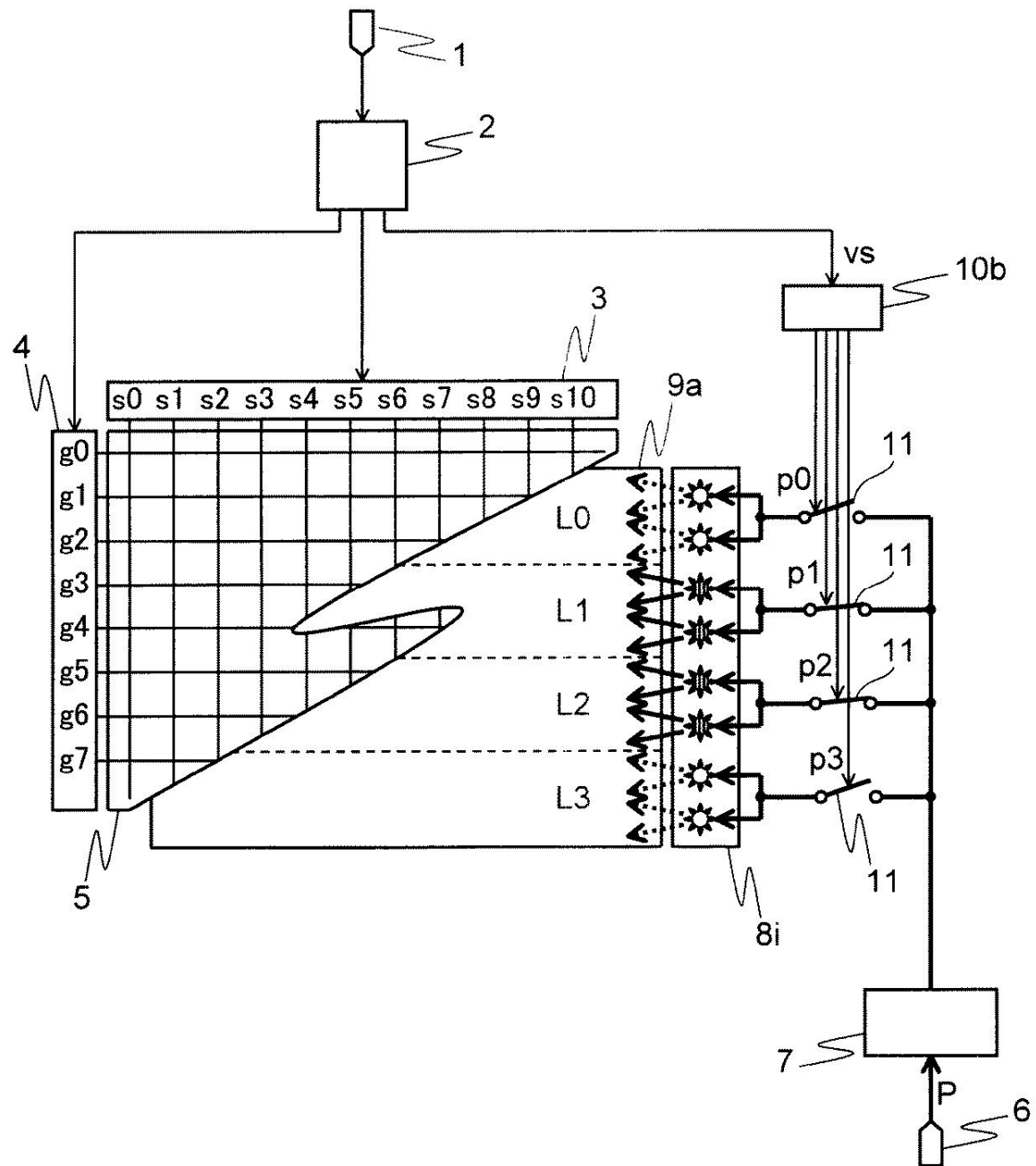


FIG. 15

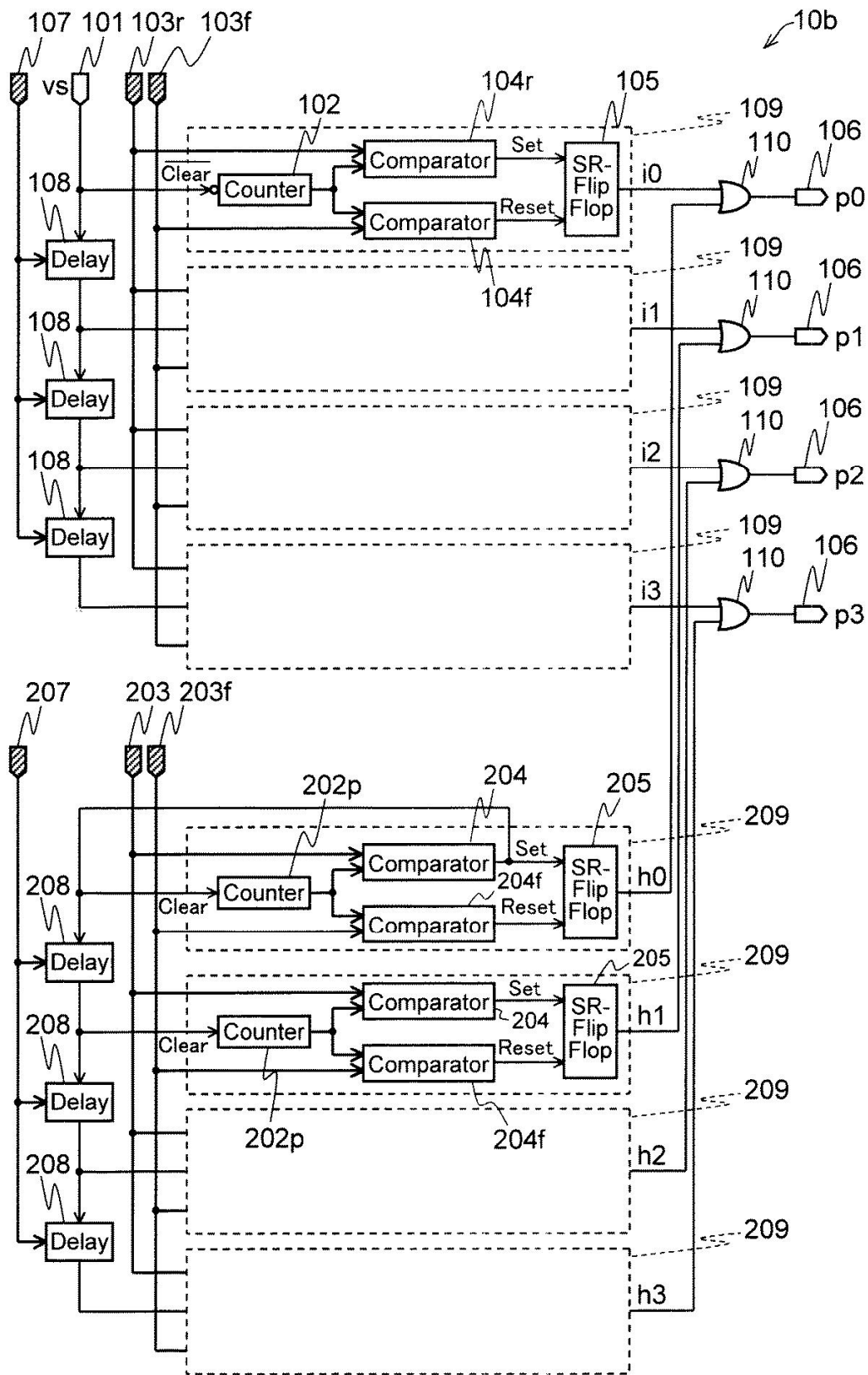


FIG. 16

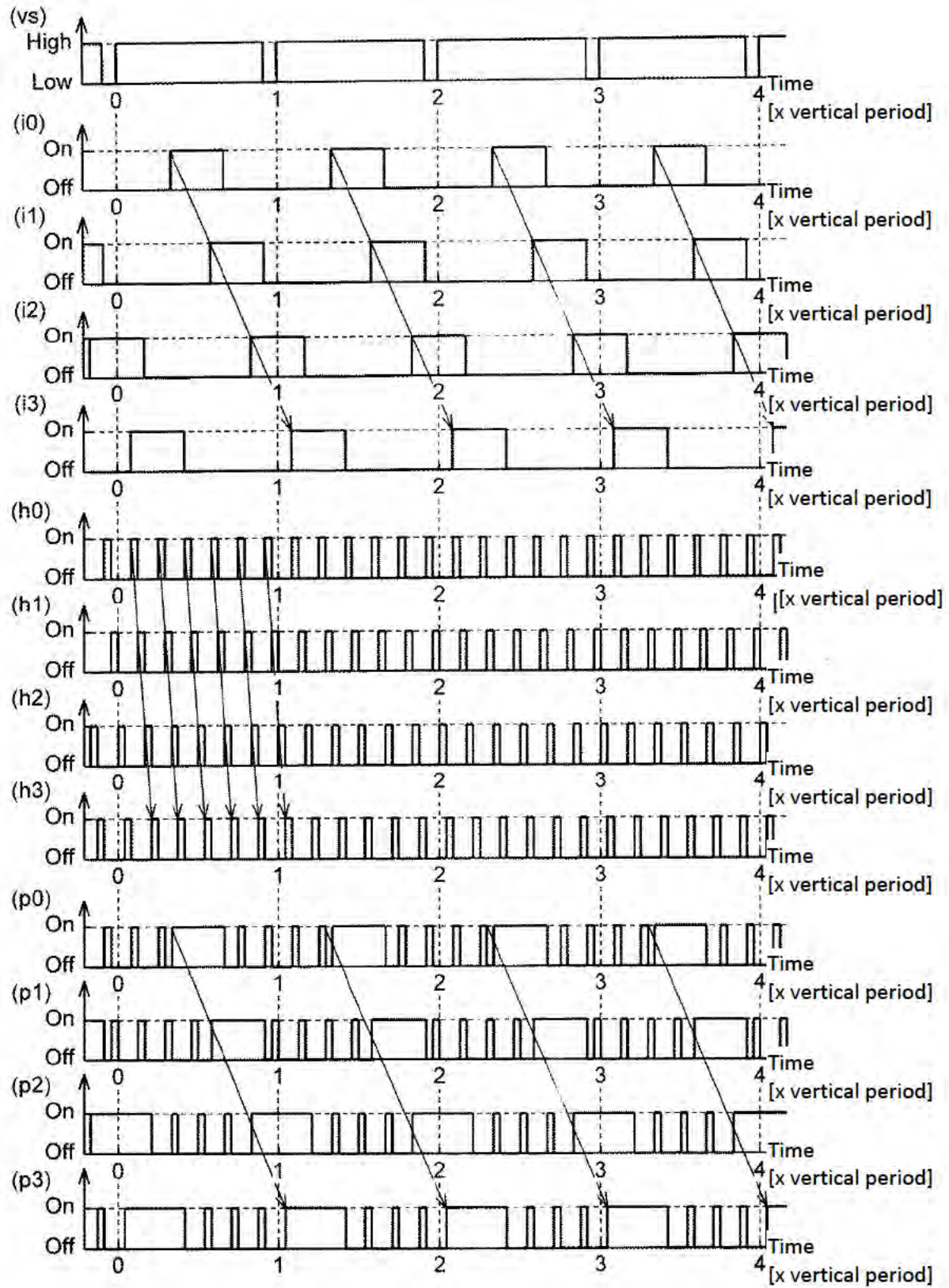


FIG. 17

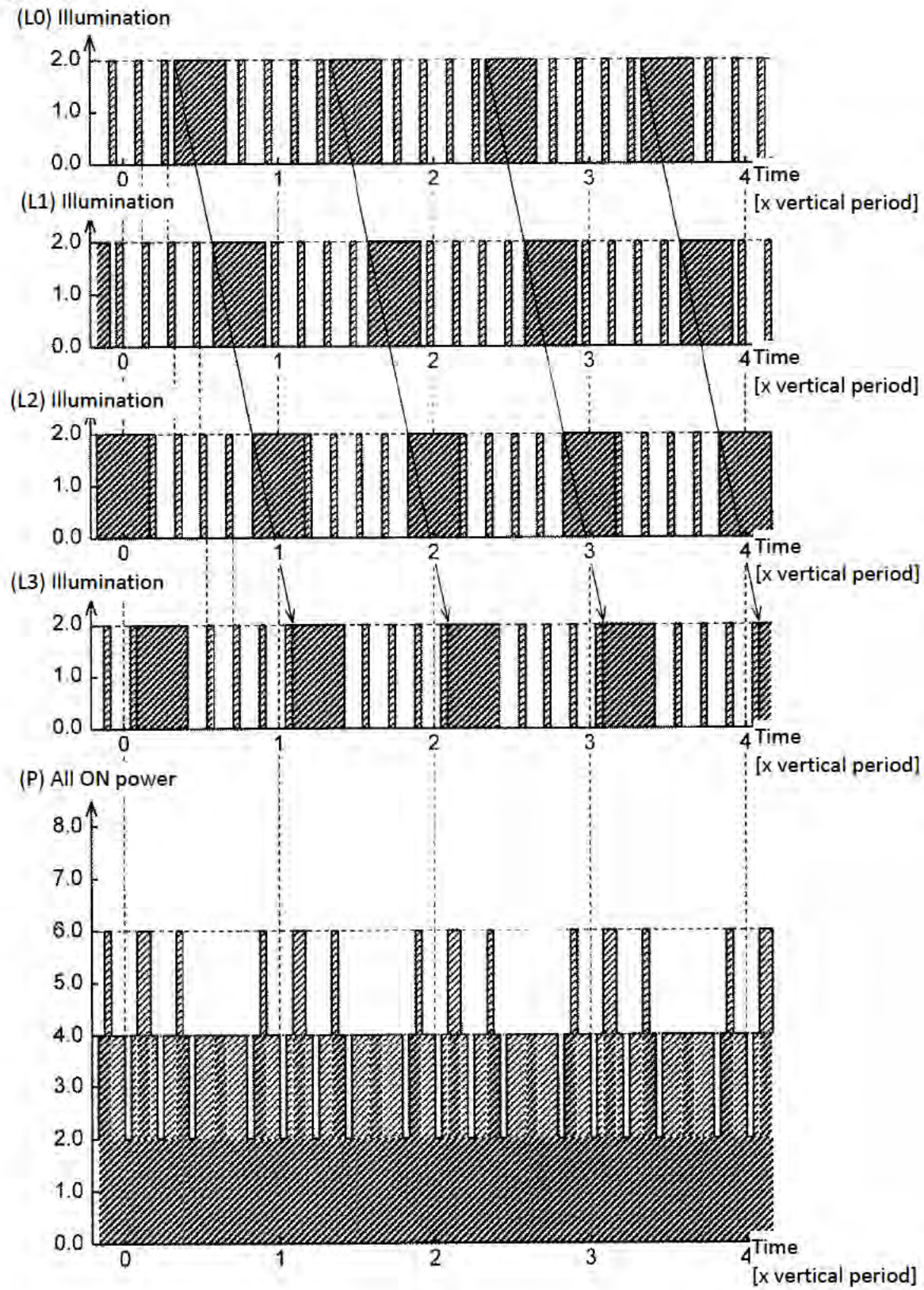


FIG. 18

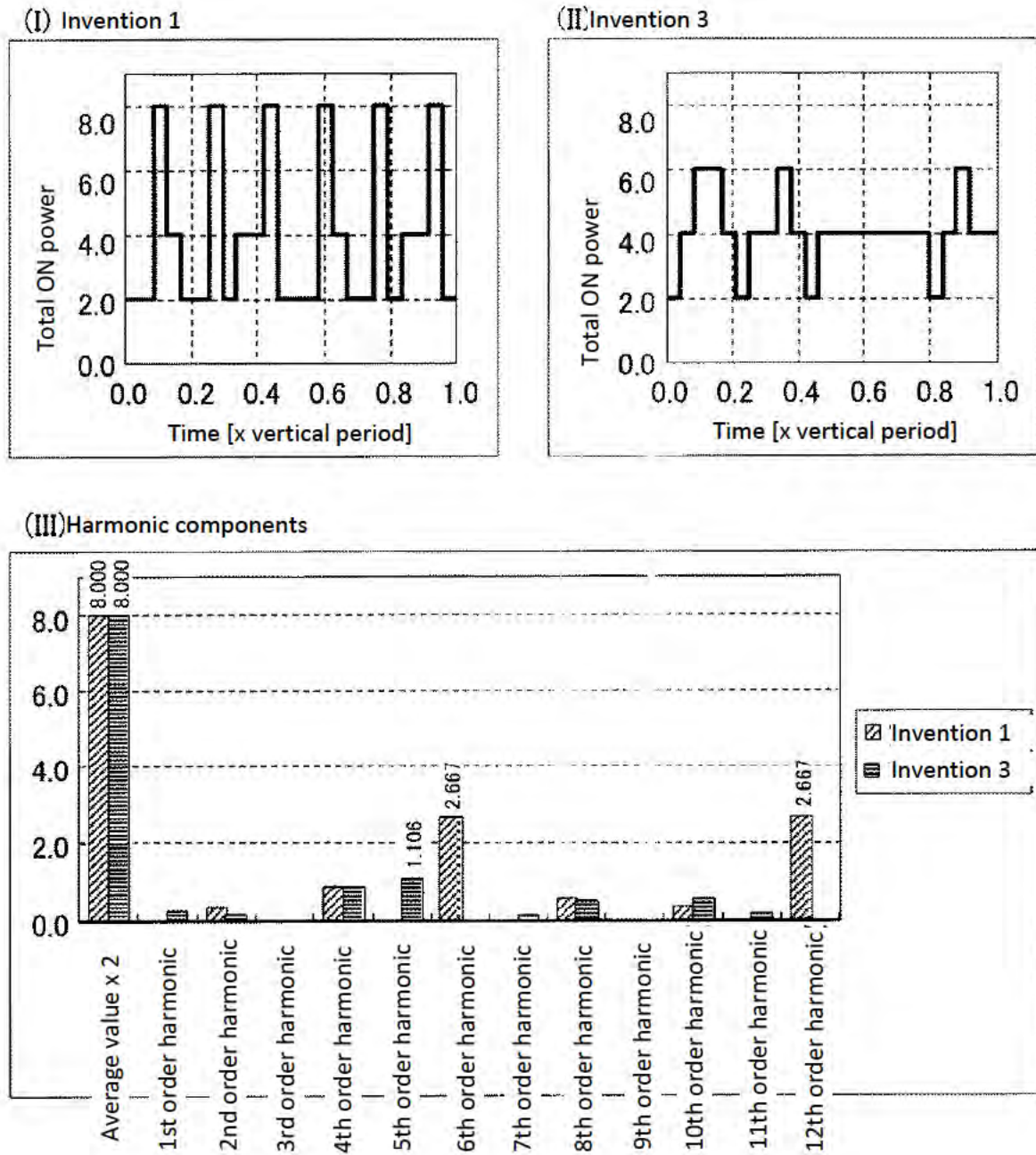
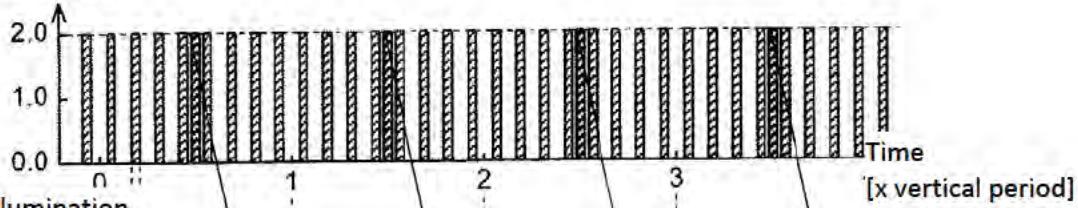
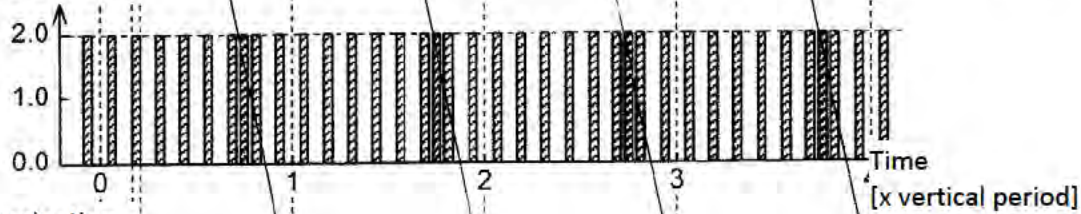


FIG. 19

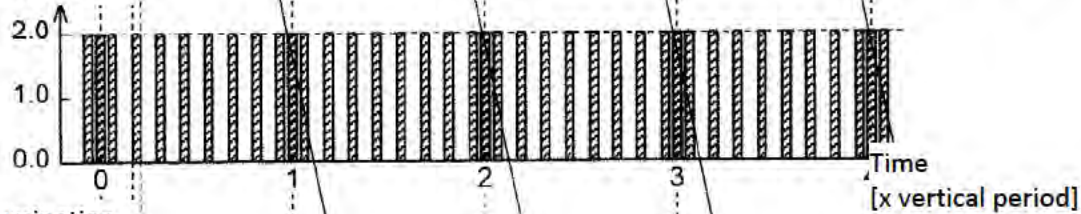
(L0) Illumination



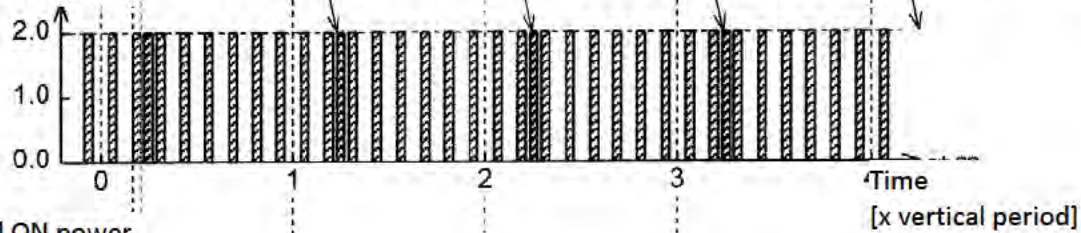
(L1) Illumination



(L2) Illumination



(L3) Illumination



(P) All ON power

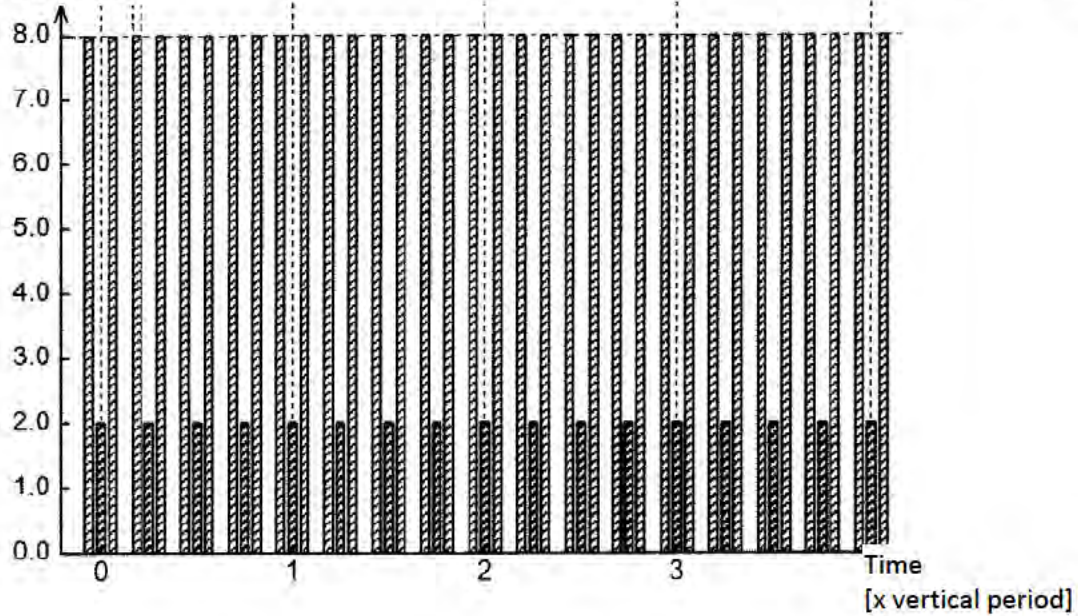
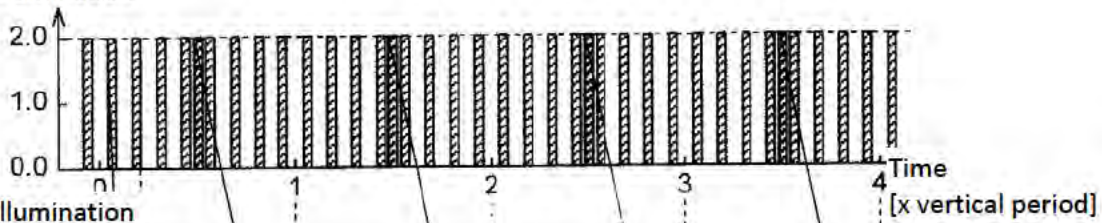
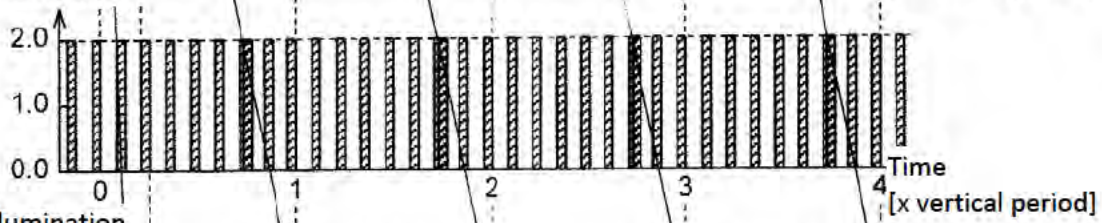


FIG. 20

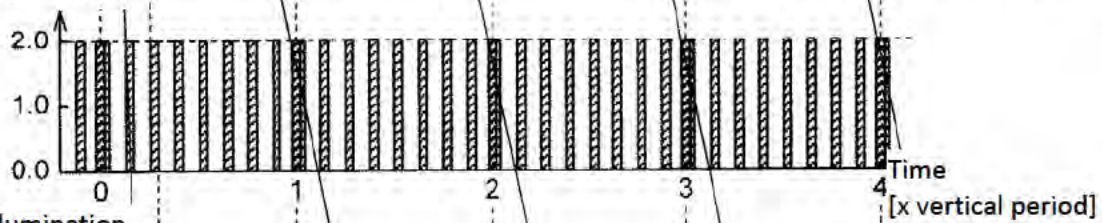
(L0) Illumination



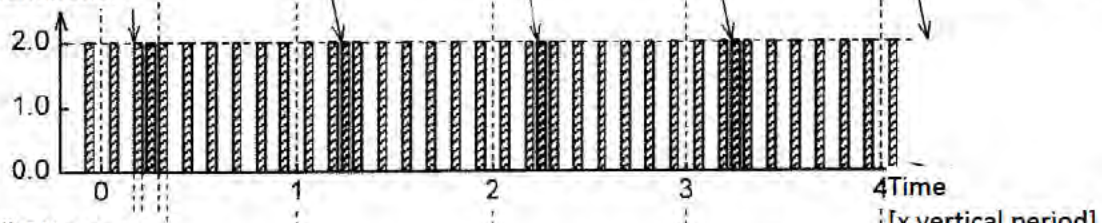
(L1) Illumination



(L2) Illumination



(L3) Illumination



(P) All ON power

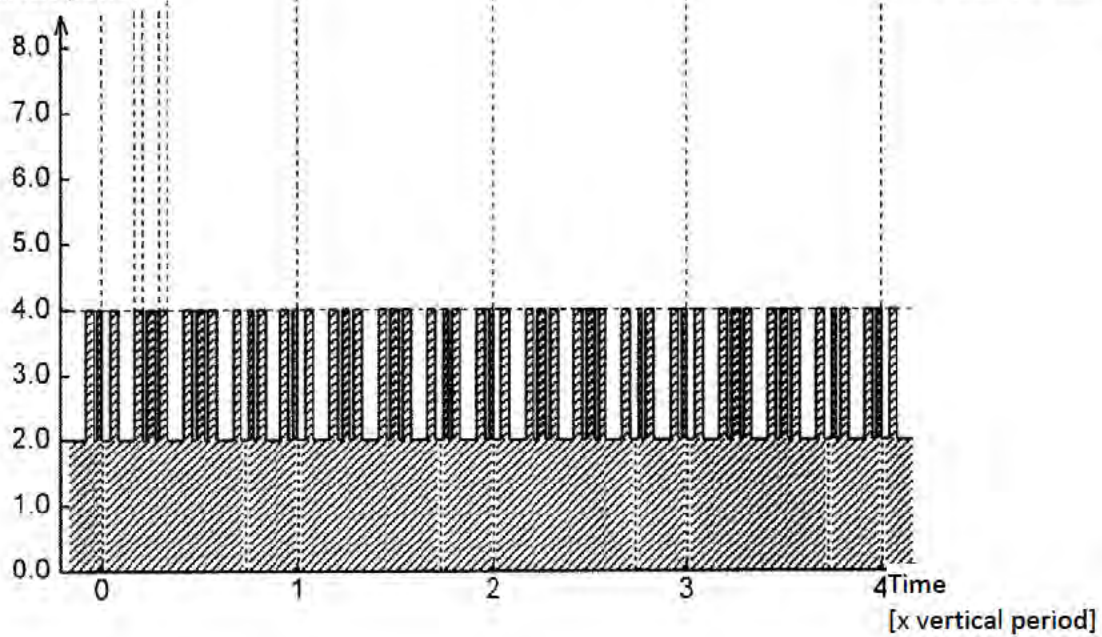


FIG. 21

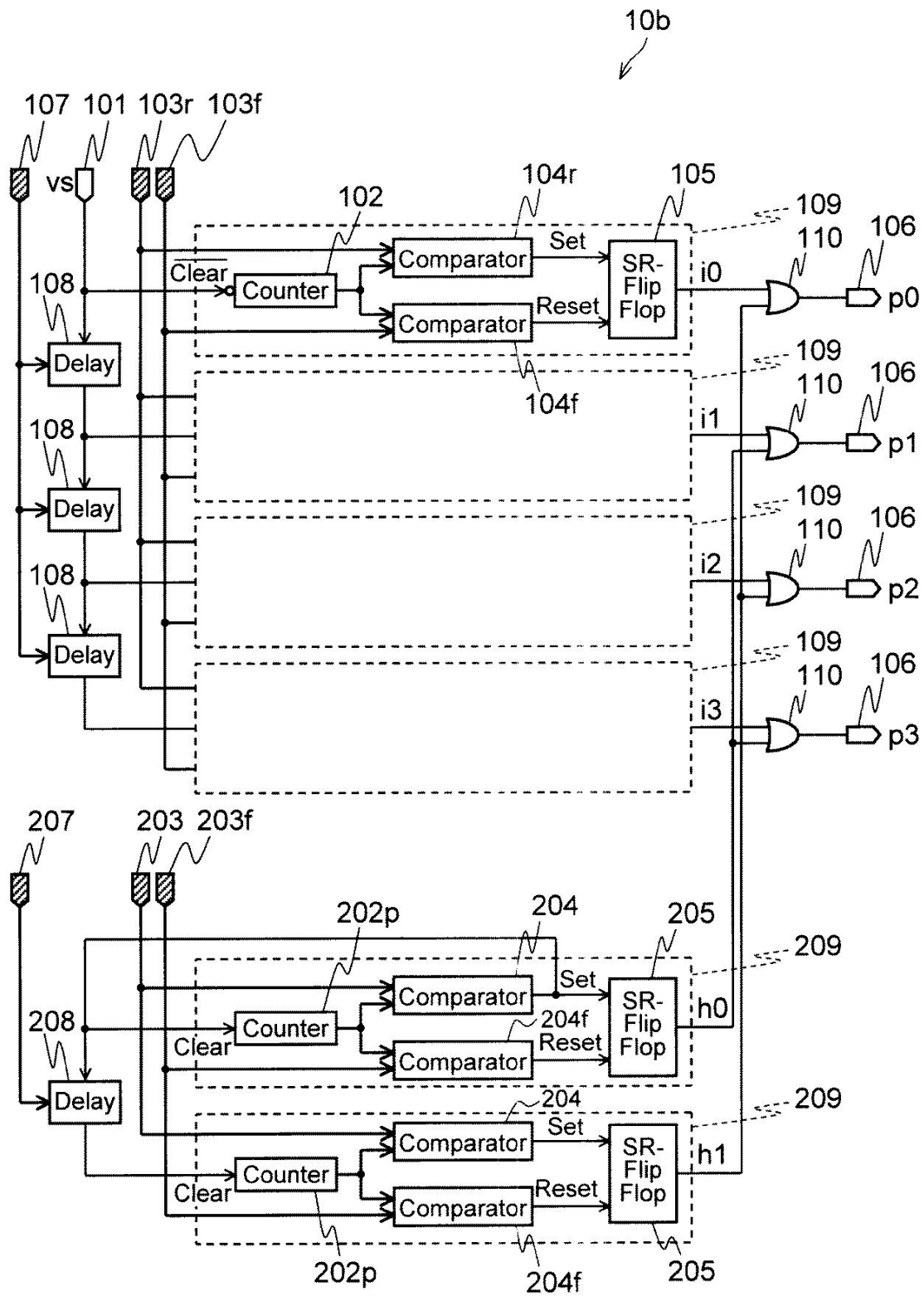


FIG. 23

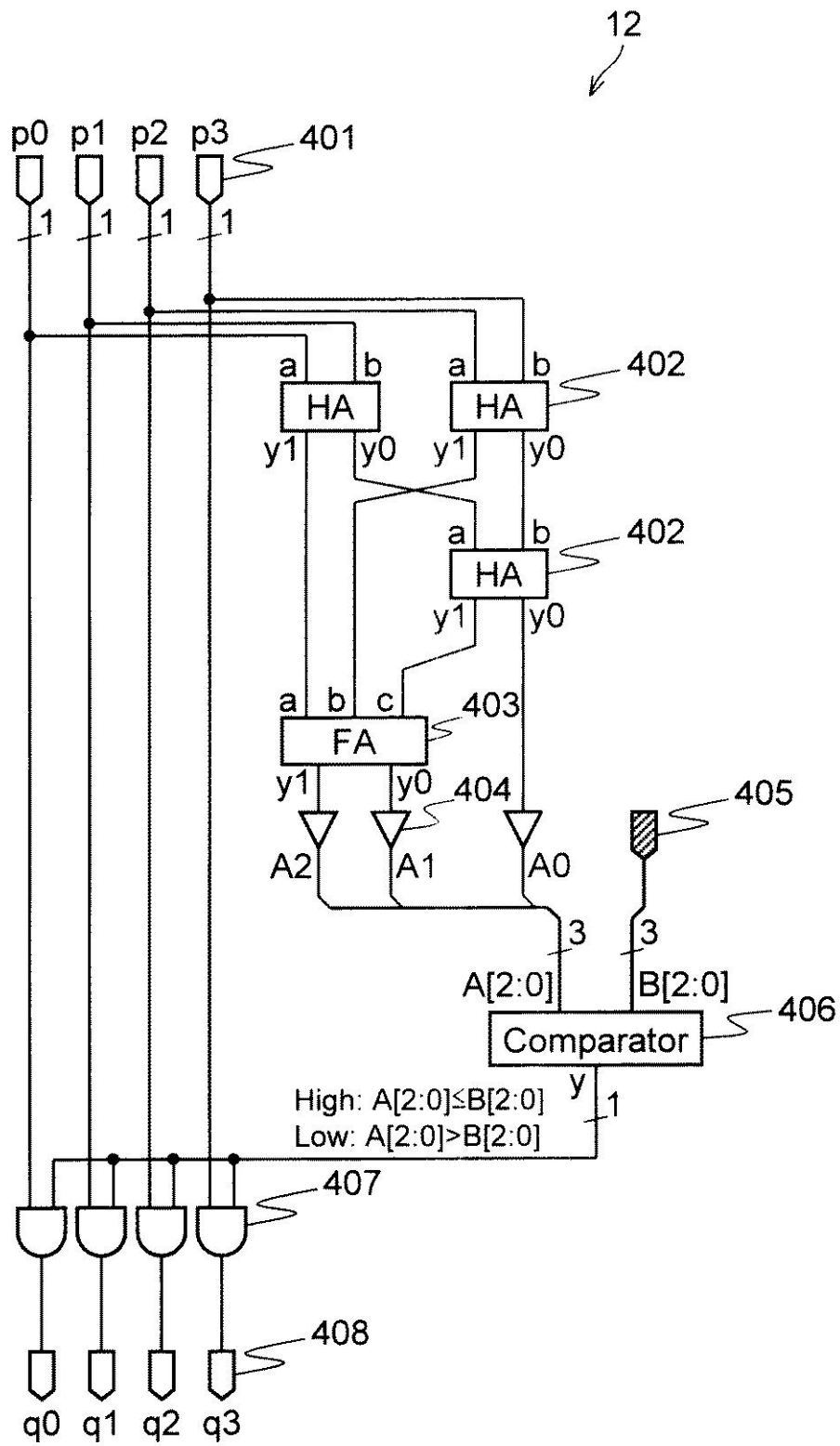


FIG. 24

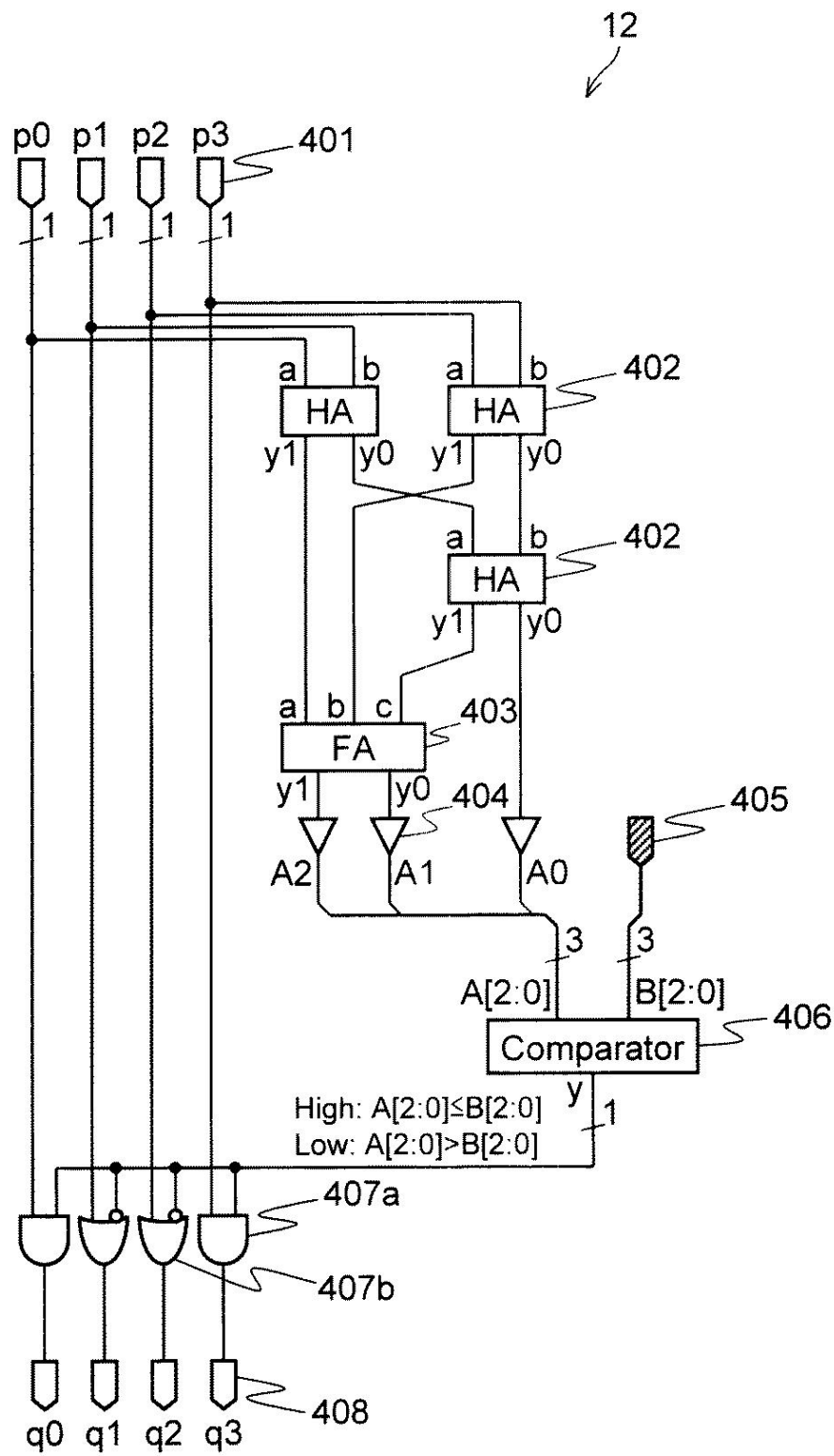


FIG. 25

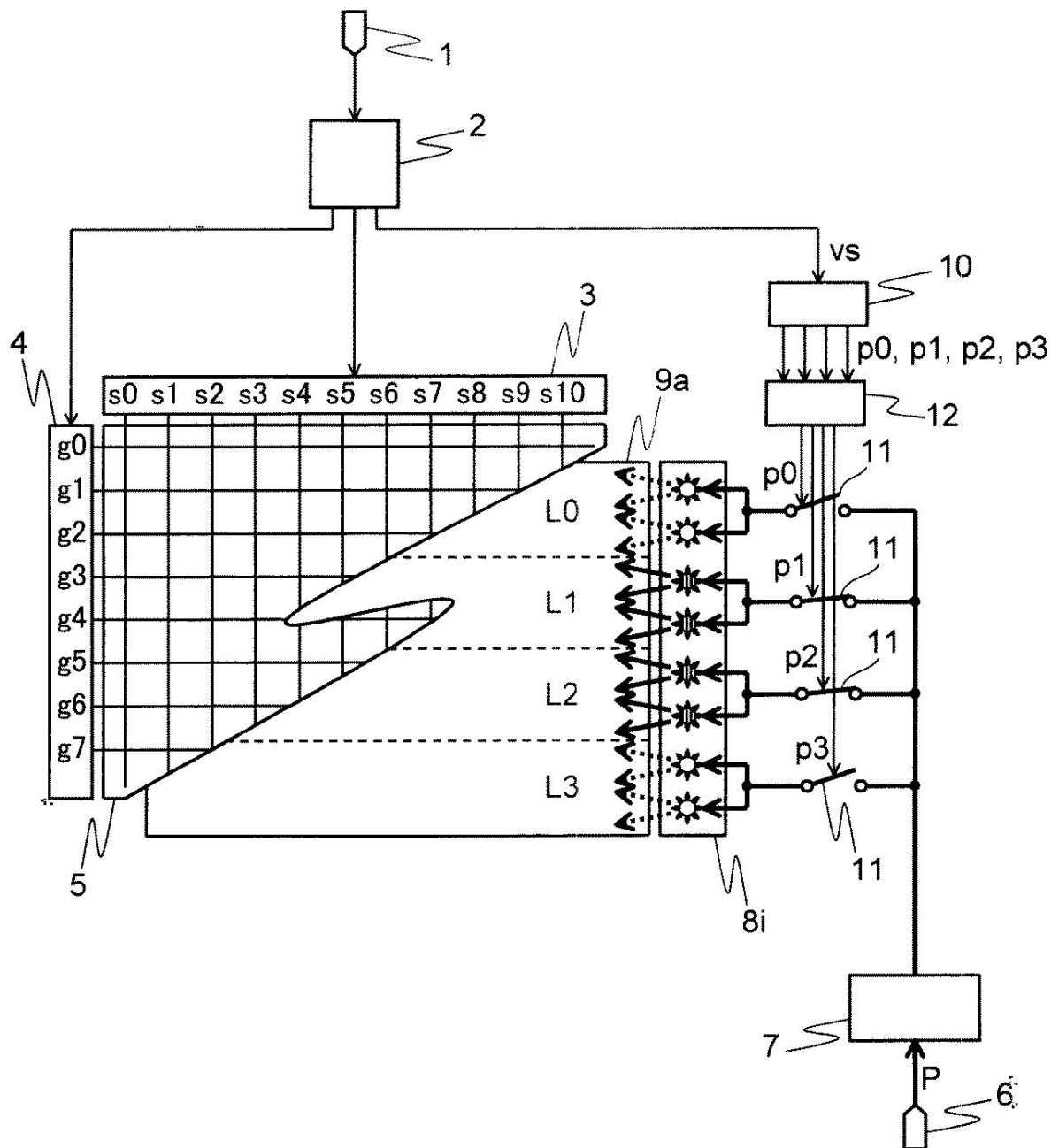


FIG. 27

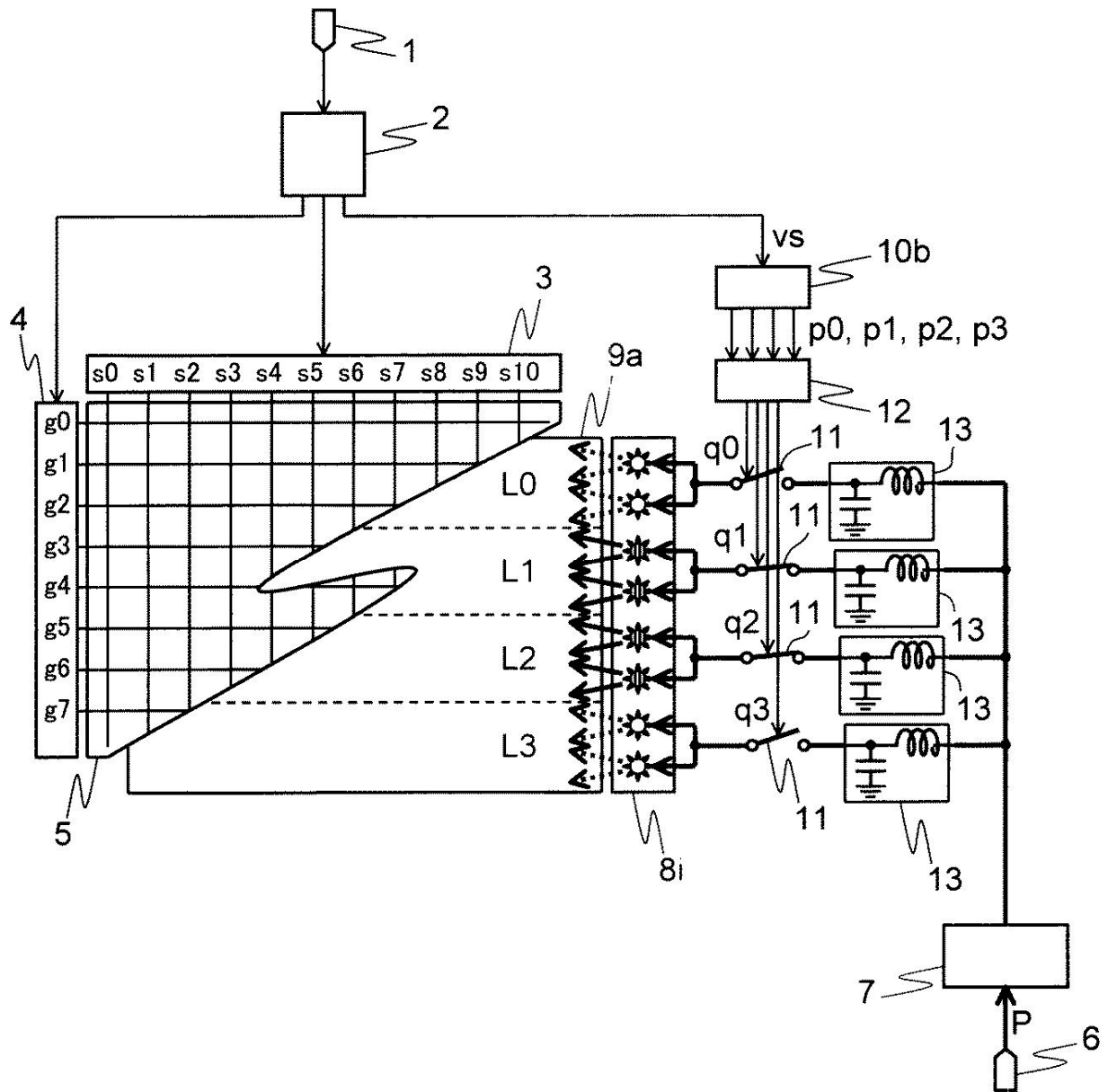


FIG. 28

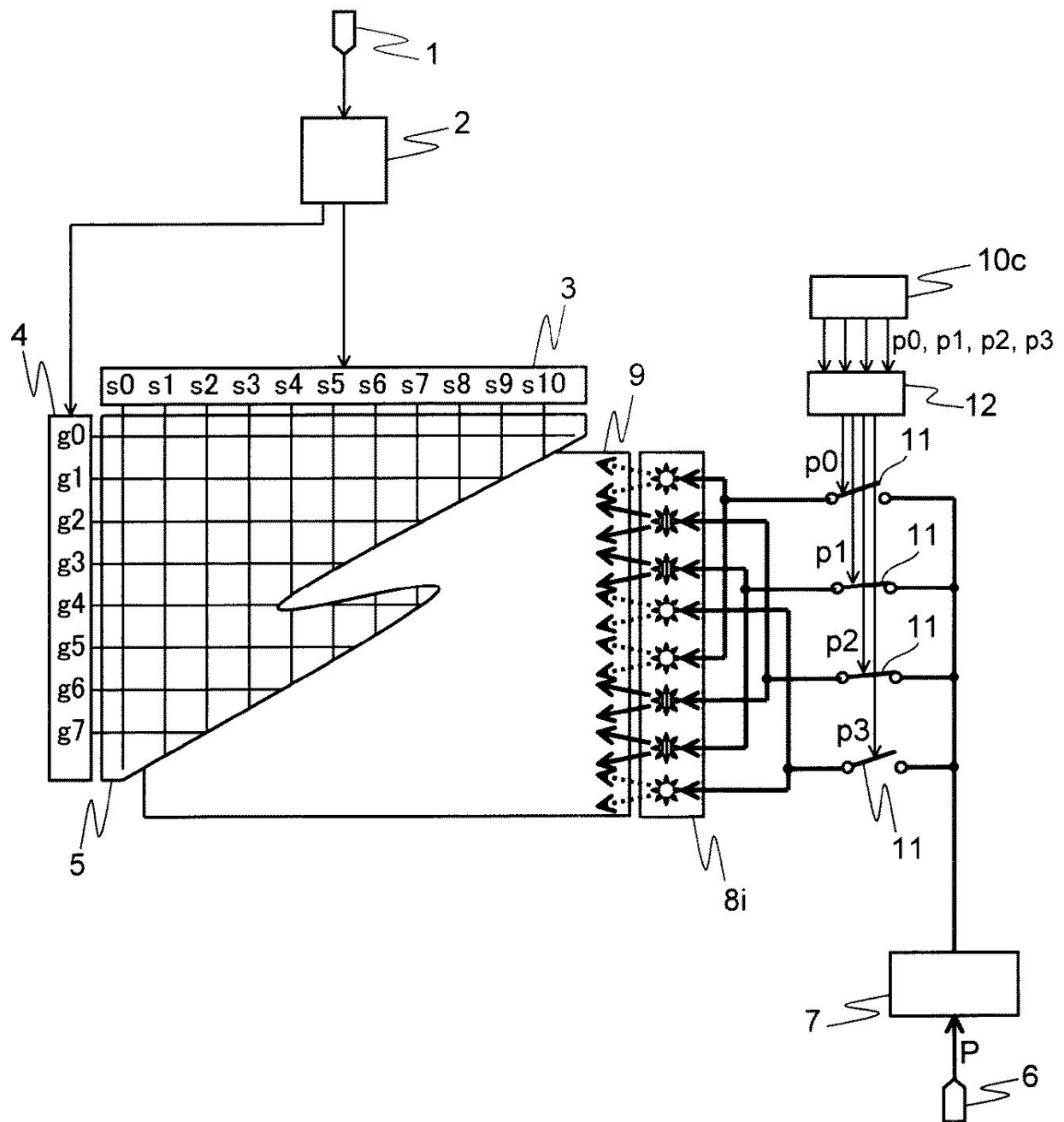


FIG. 29

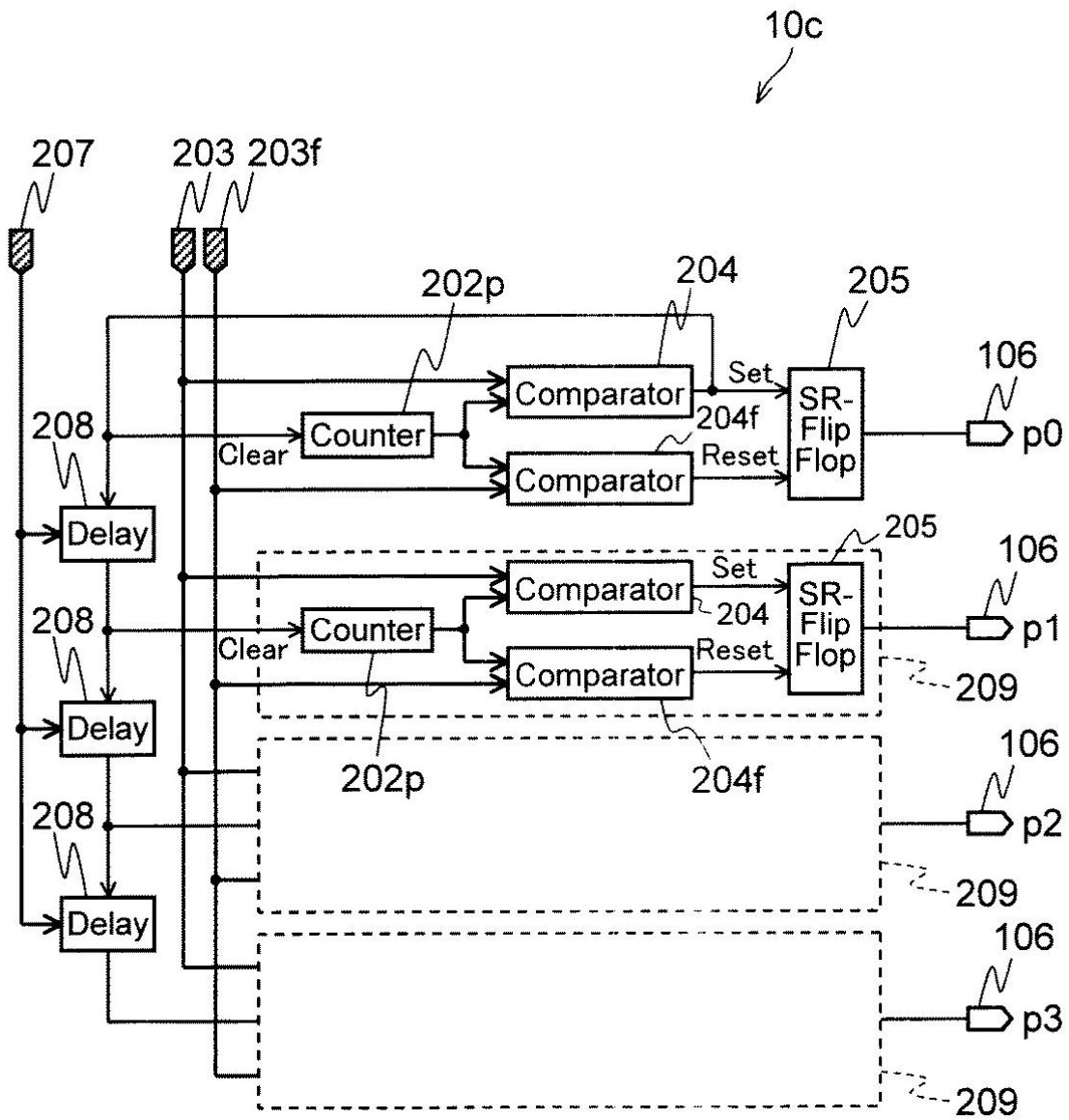


FIG. 30

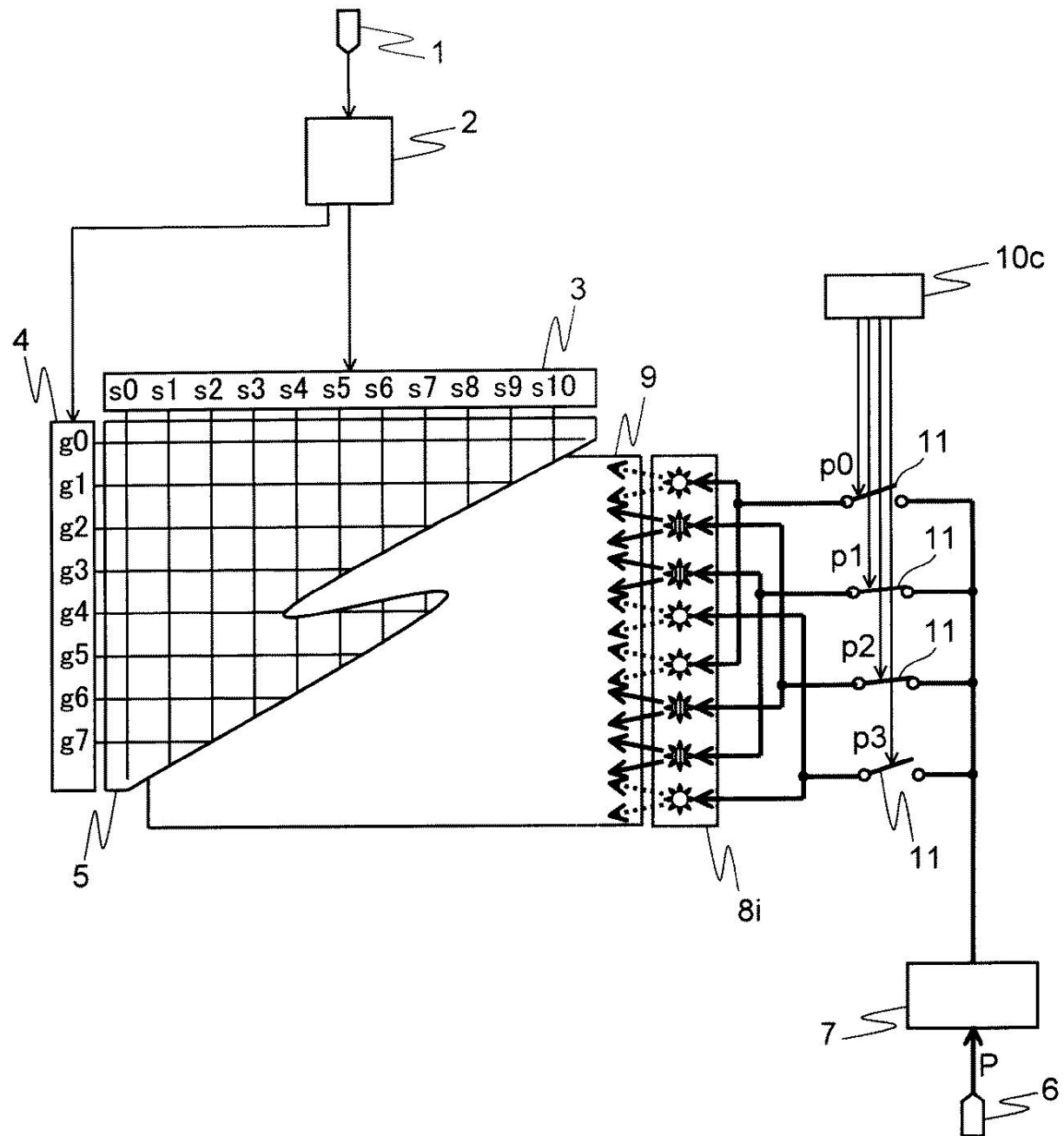
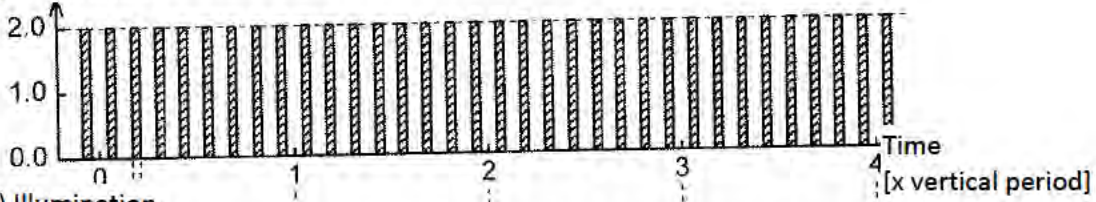
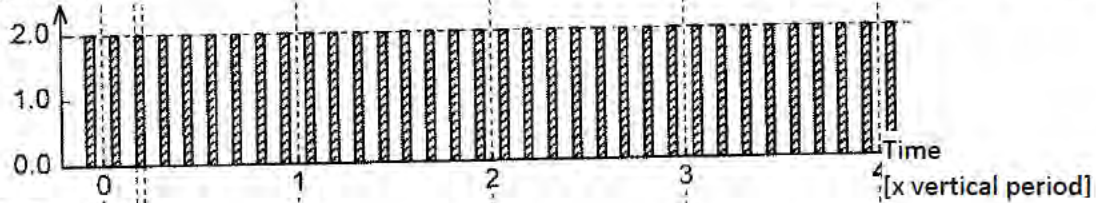


FIG. 31

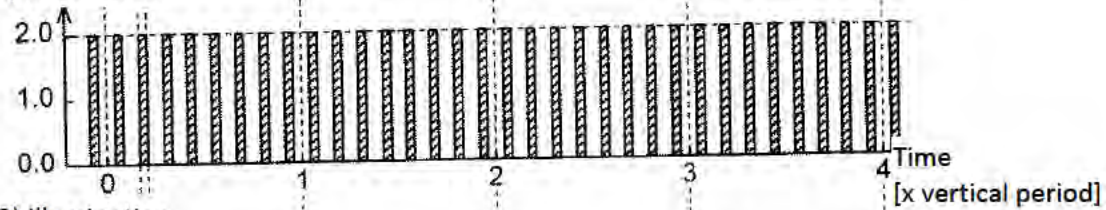
(p0) Illumination



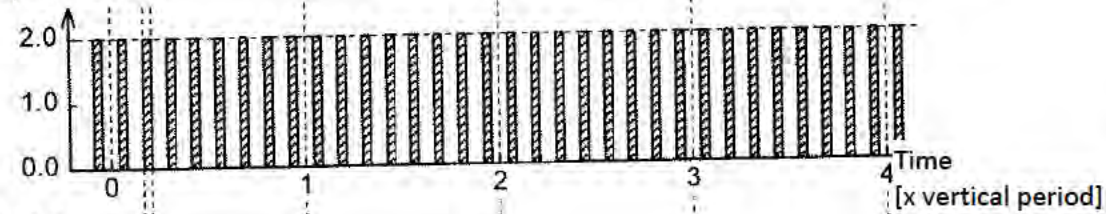
(p1) Illumination



(p2) Illumination



(p3) Illumination



(P) All ON power

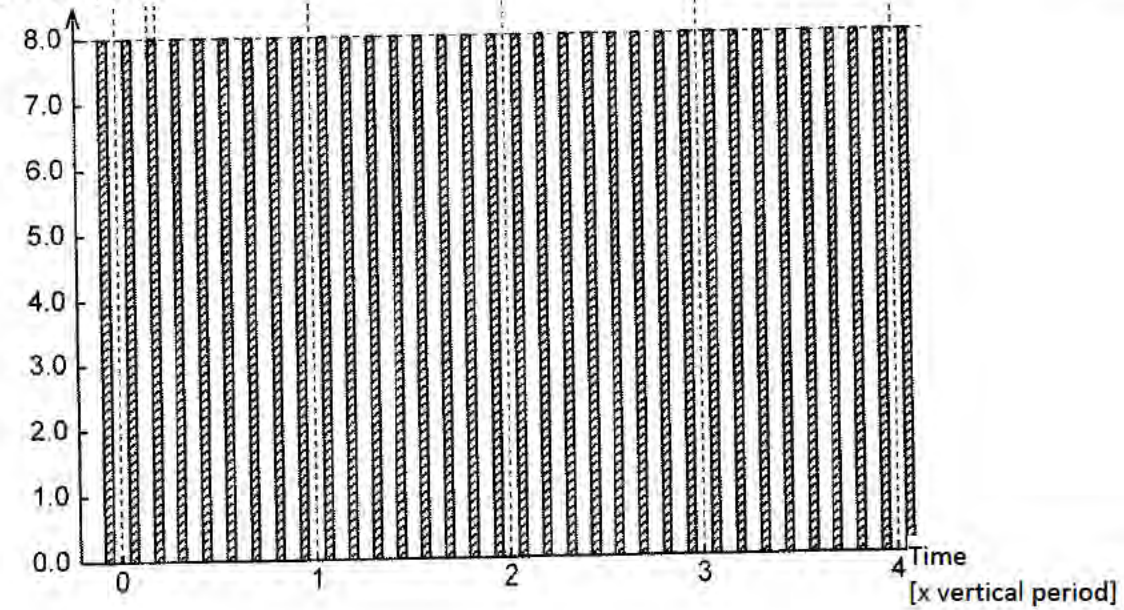
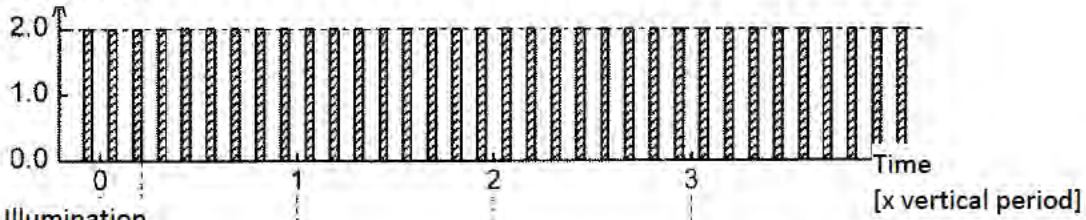
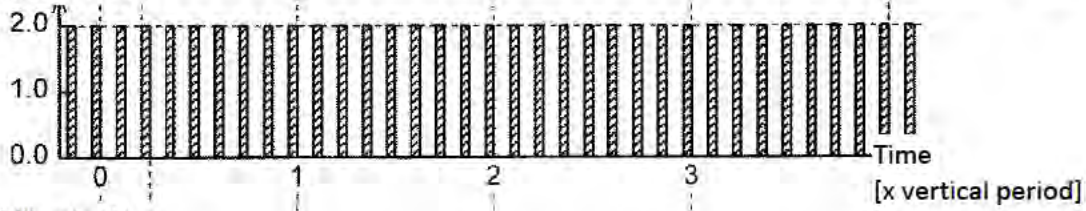


FIG. 32

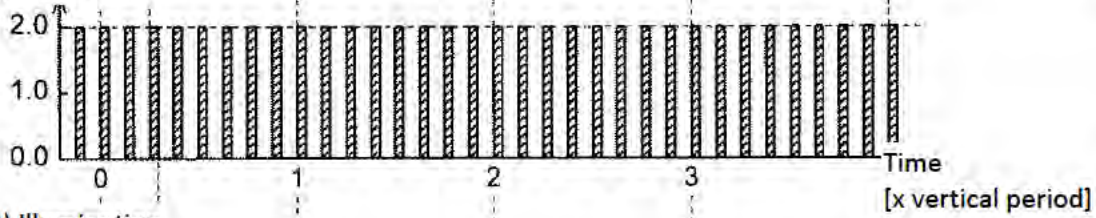
(p0) Illumination



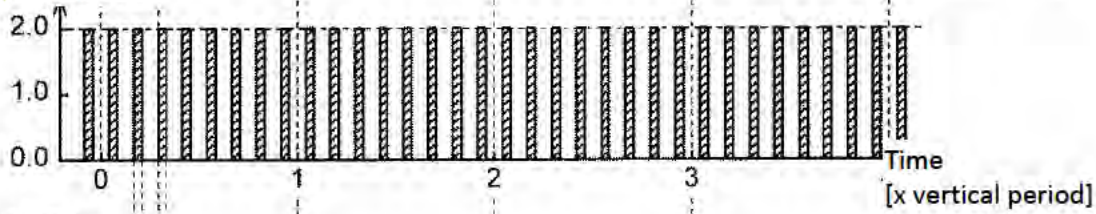
(p1) Illumination



(p2) Illumination



(p3) Illumination



(P) All ON power

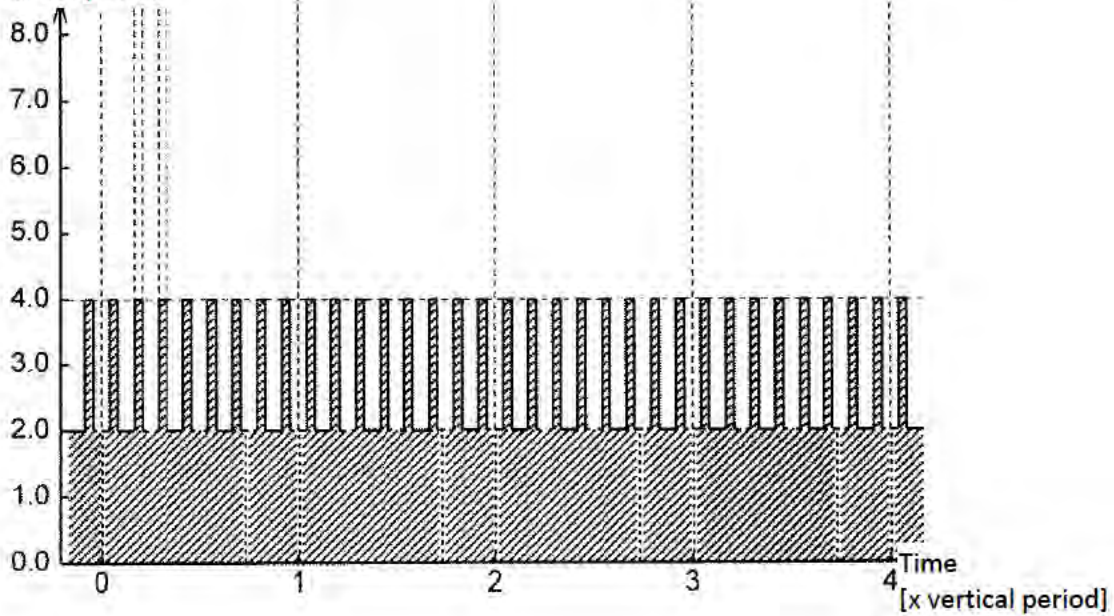


FIG. 33

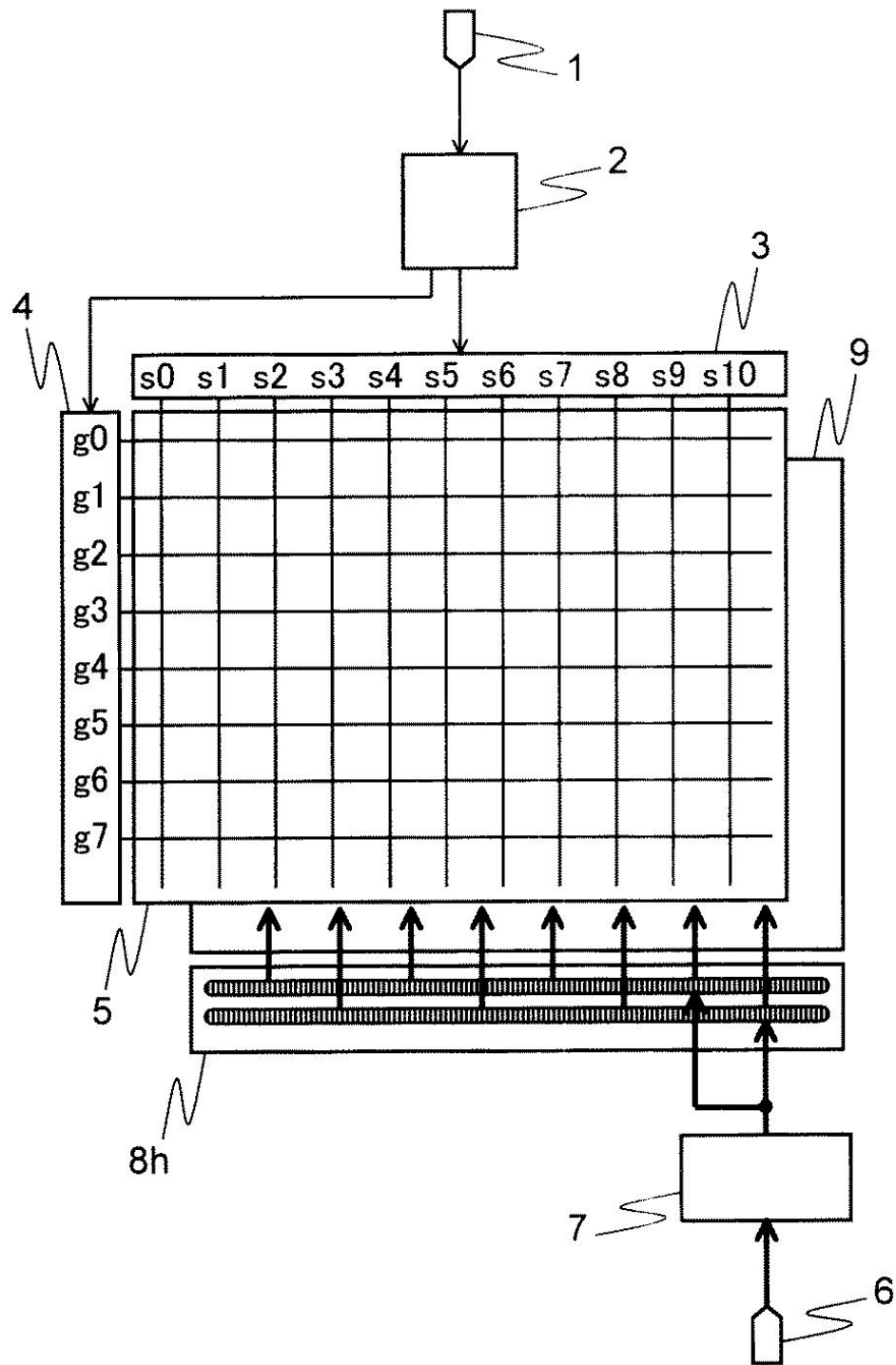
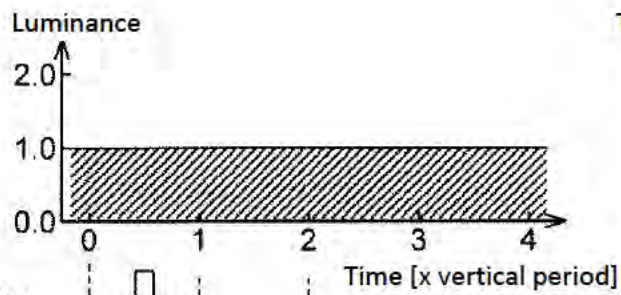
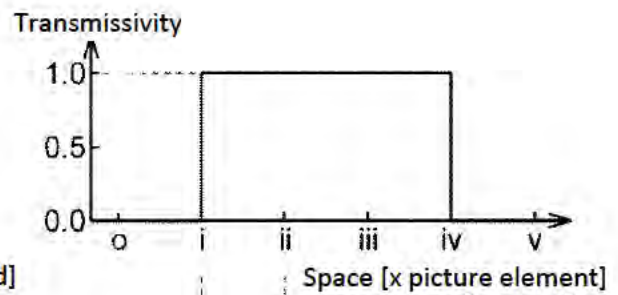


FIG. 34

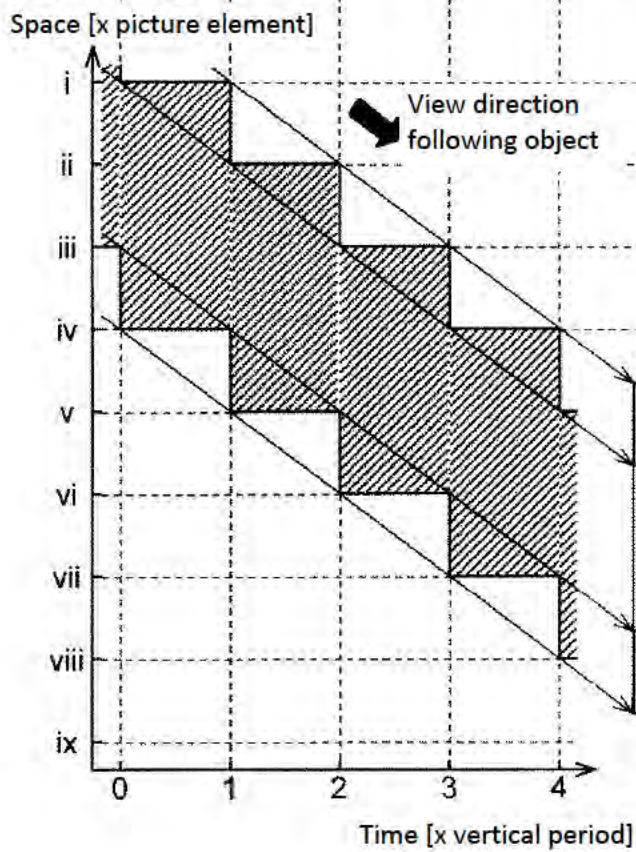
(A)



(B)



(C)



(D)



(E)

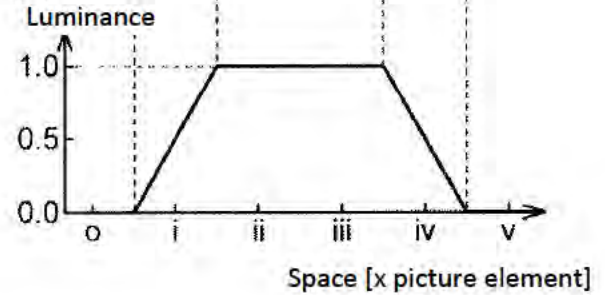


FIG. 35

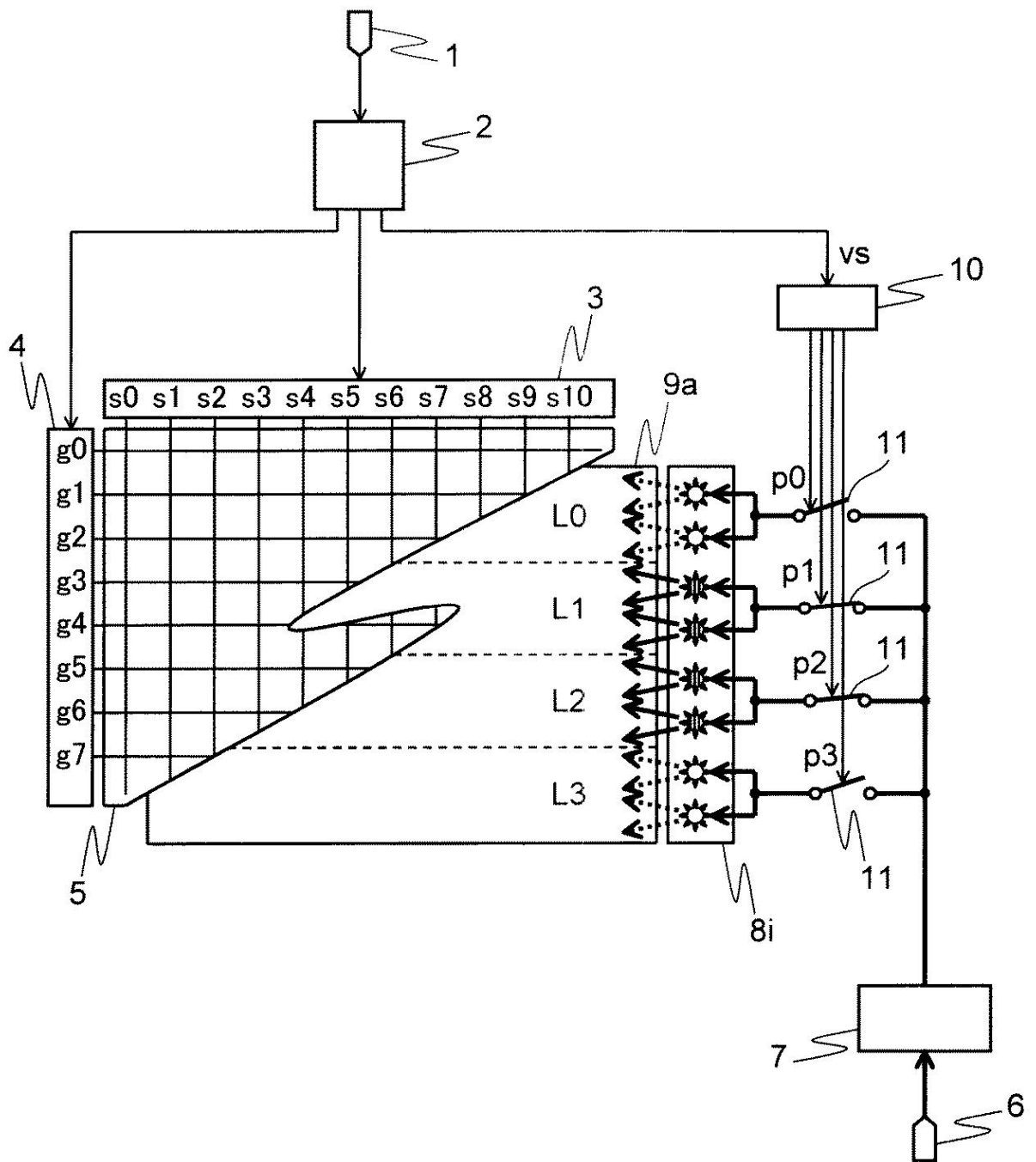


FIG. 36

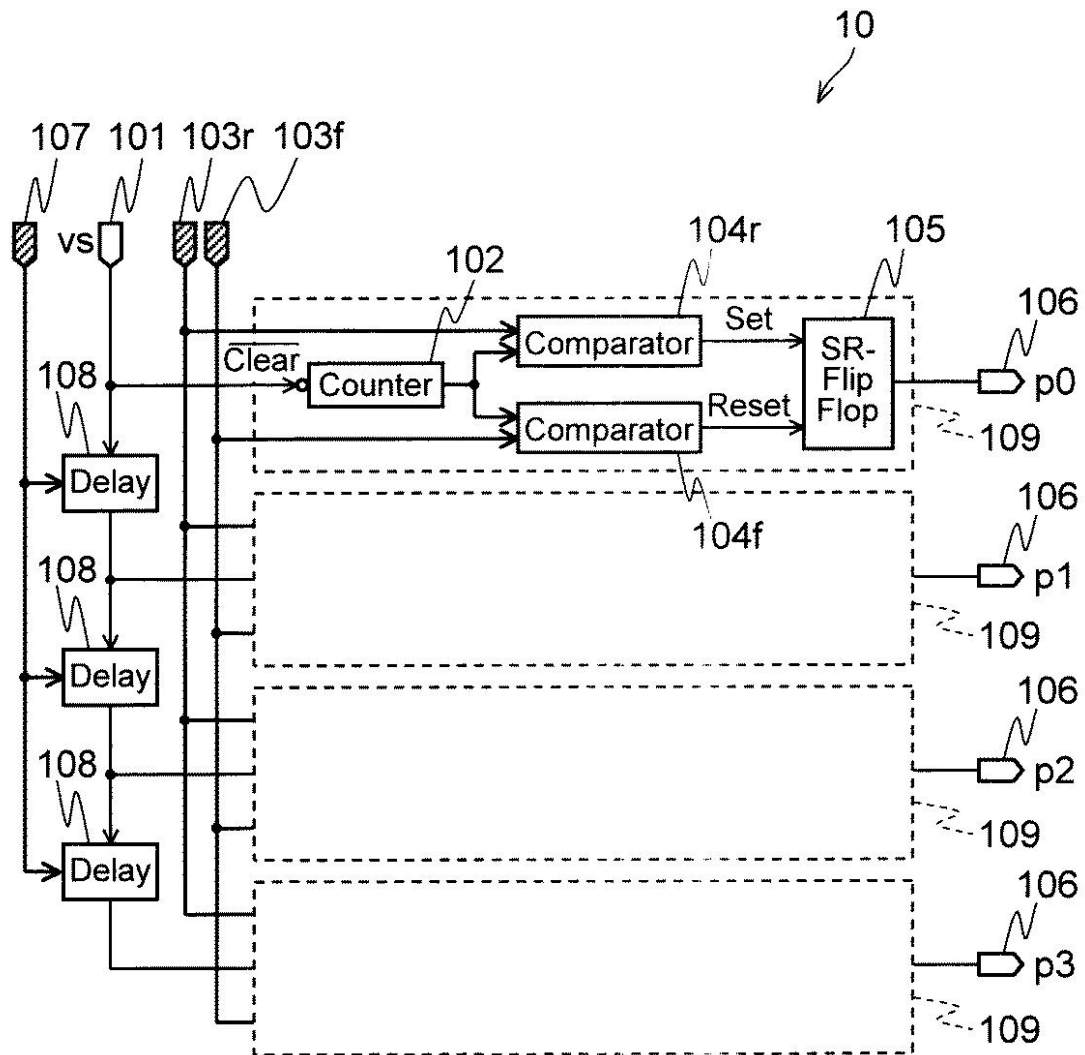


FIG. 37

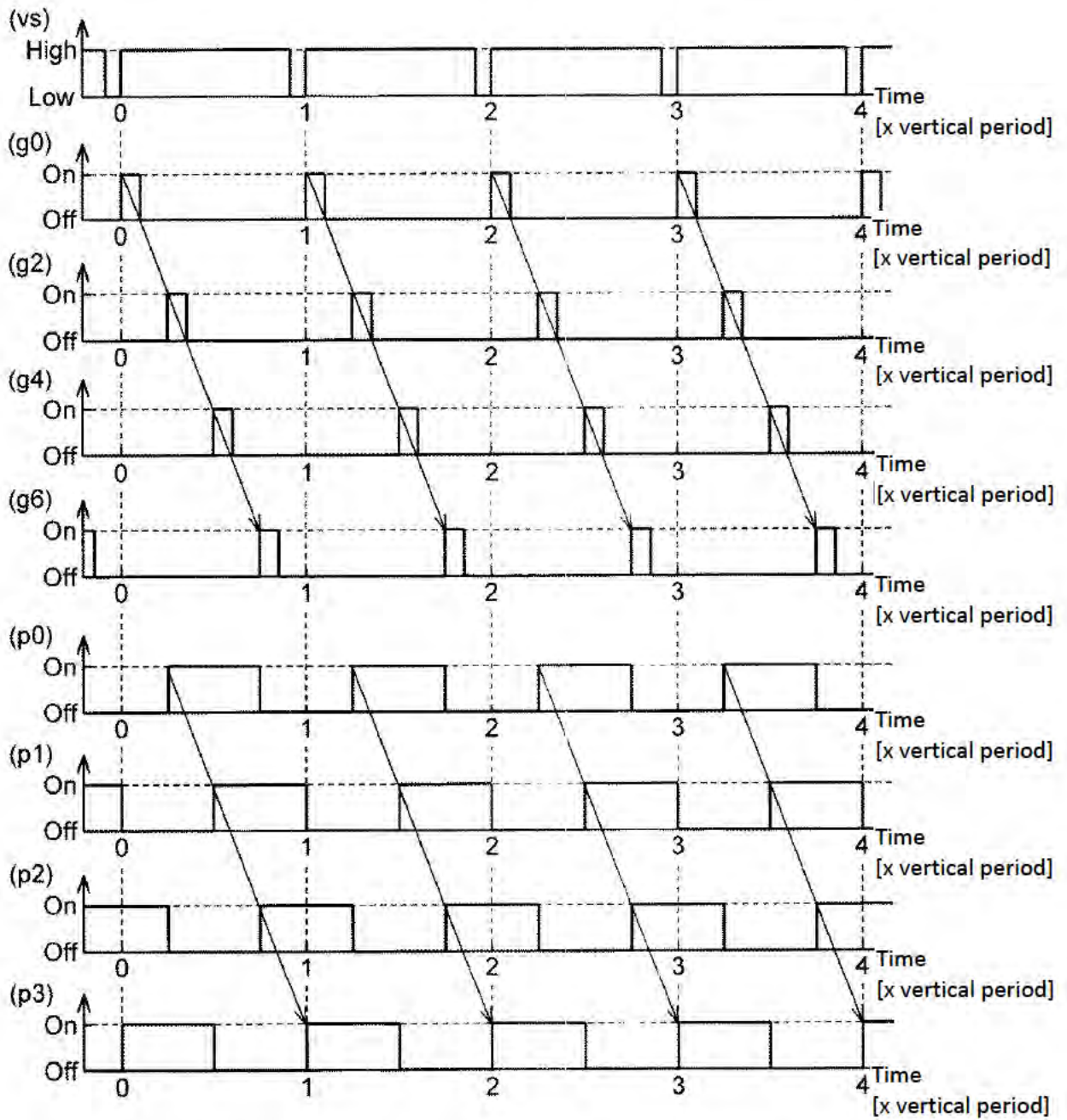
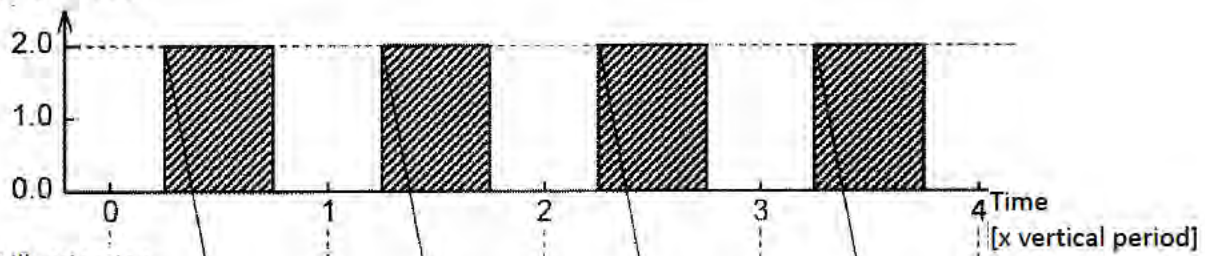
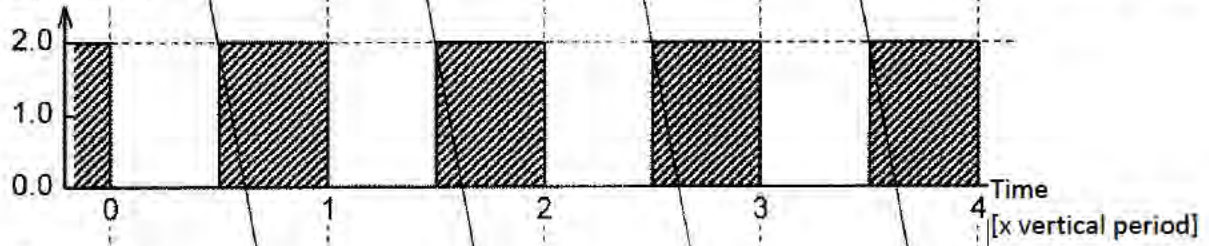


FIG. 38

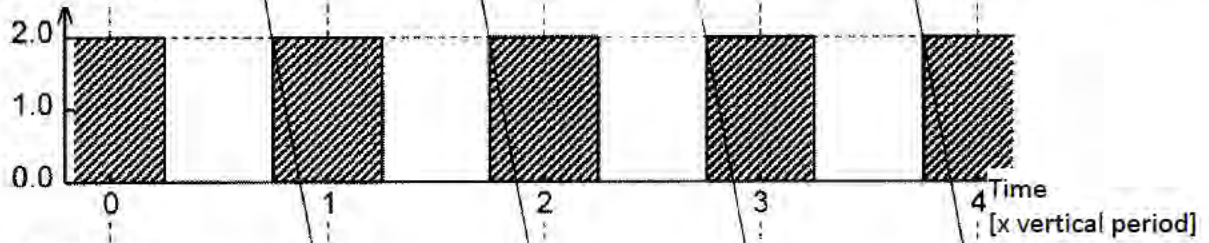
(L0) Illumination



(L1) Illumination



(L2) Illumination



(L3) Illumination

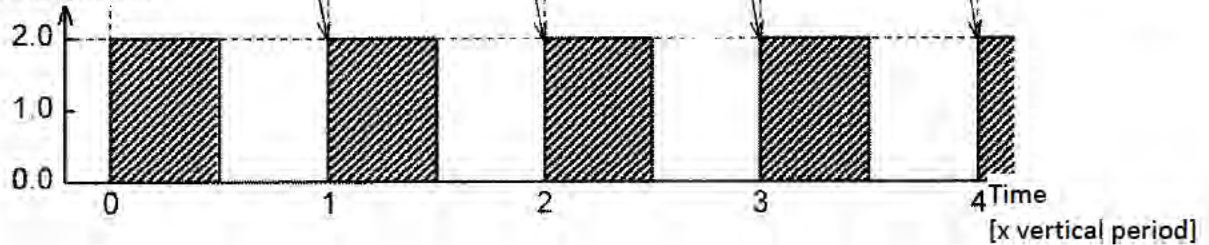


FIG. 39

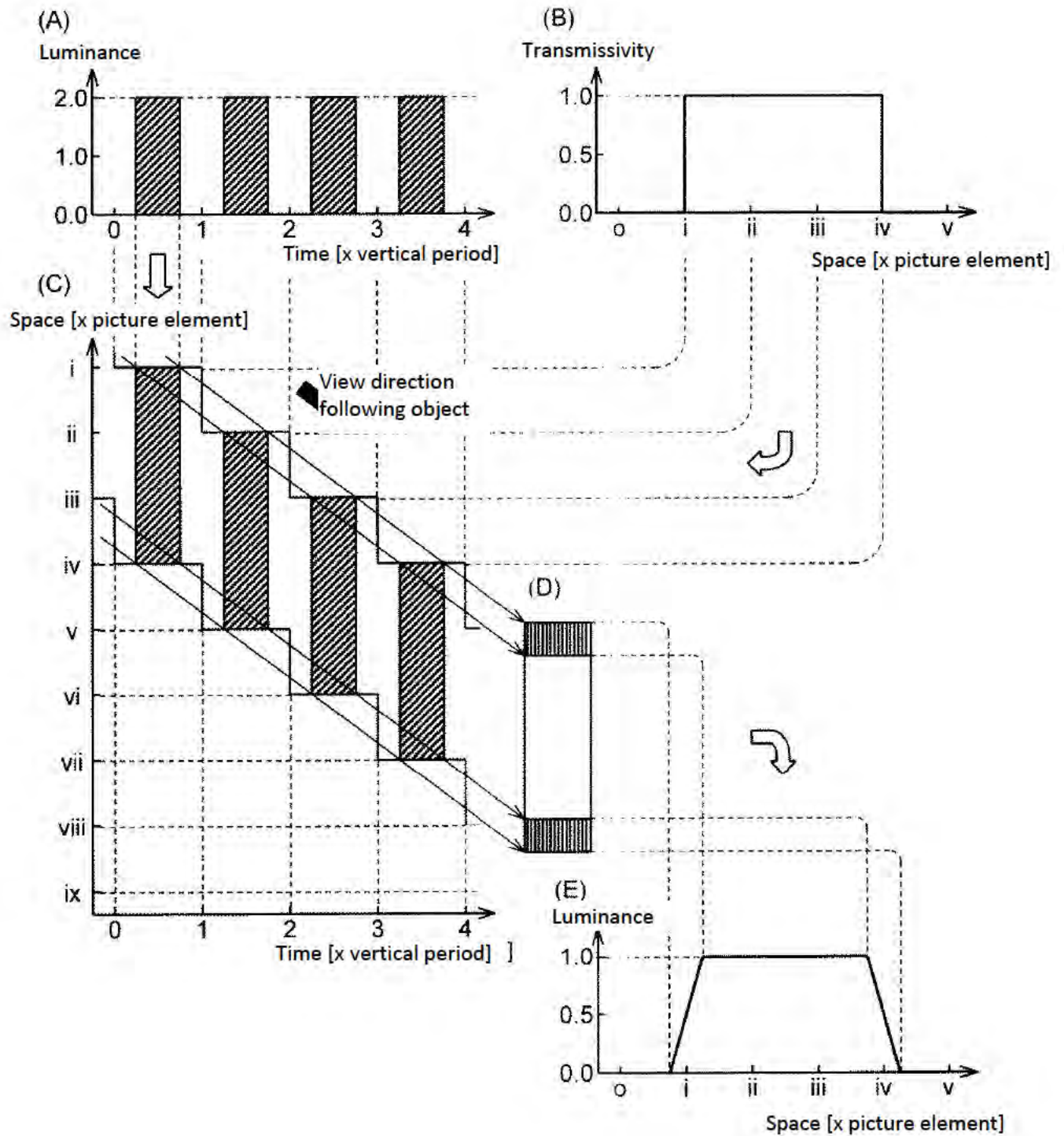
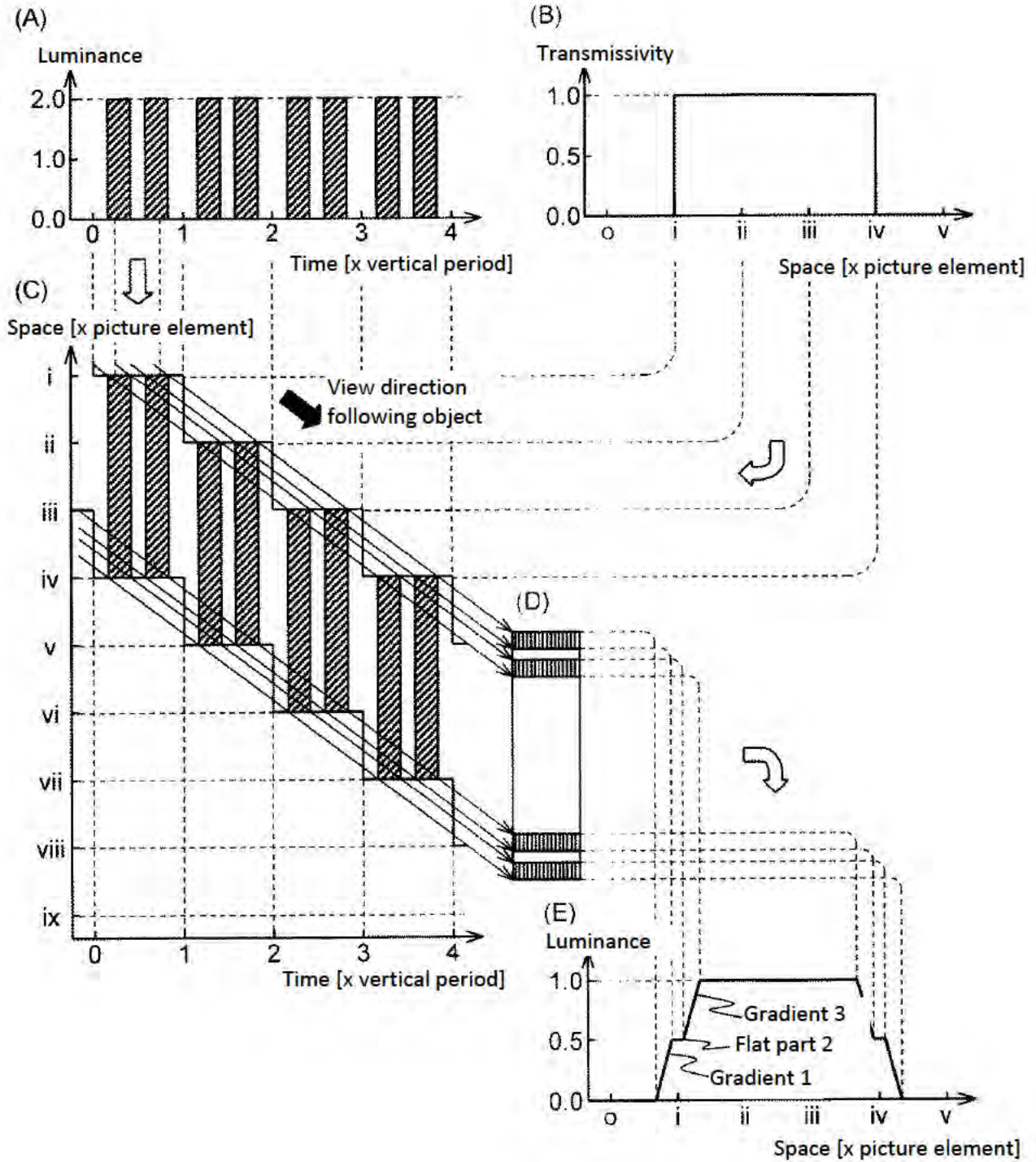


FIG. 40



(51) Int. Cl	FI	Theme code (ref.)
G 09 G	3/20	611A
G 09 G	3/20	611E
G 09 G	3/20	641R

F-Term (Reference)	2H091	FA45Z	FD03	GA11	GA13	LA16			
2H093	NA16	NA43	NC34	NC42	ND10	ND60	NE06		
5C006	AA01	AF44	AF52	AF71	BB15	EA01	FA23	FA29	FA47
5C080	AA10	BB05	DD05	DD06	EE19	FF11	JJ02	JJ03	JJ04

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-18200

(P2006-18200A)

(43) 公開日 平成18年1月19日(2006.1.19)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H091
G02F 1/133 (2006.01)	G02F 1/133 535	2H093
G02F 1/13357 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G02F 1/133 570	5C080
	G02F 1/13357	
審査請求 未請求 請求項の数 34 O L (全 47 頁) 最終頁に続く		

(21) 出願番号 特願2004-198533 (P2004-198533)
 (22) 出願日 平成16年7月5日(2004.7.5)

(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 100080034
 弁理士 原 謙三
 (74) 代理人 100113701
 弁理士 木島 隆一
 (74) 代理人 100116241
 弁理士 金子 一郎
 (72) 発明者 瀬尾 光慶
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 (72) 発明者 伊藤 寛
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内

最終頁に続く

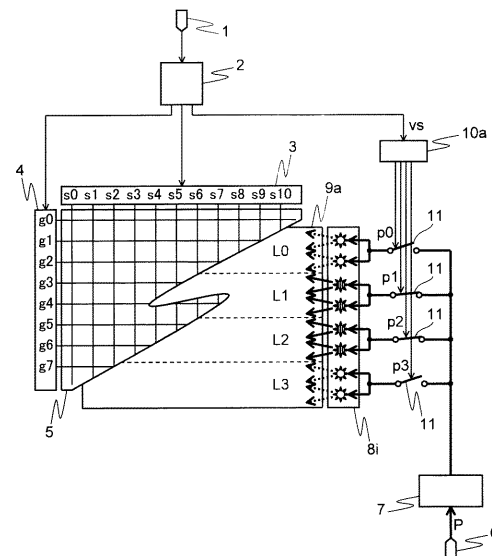
(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】 液晶表示装置に代表されるホールド型電気-光変換特性を有する画像表示装置の動画ボケを改善し、フリッカ妨害を低減する。

【解決手段】 本発明の画像表示装置は、映像信号に基づき光を変調する液晶パネル5と、液晶パネル5を照明するランプ8iとを備えている。さらに、ランプ8iは、映像信号の1フレームにつき1回発せられるパルス成分iと、フレーム周波数より高い周波数にて発せられるパルス成分hとが混合された光によって、液晶パネル5を照明する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する光源体とを備えている画像表示装置において、

上記光源体は、上記映像信号の 1 フレームにつき 1 回発せられるパルス成分 i と、フレーム周波数より高い周波数にて発せられるパルス成分 h とが混合された光によって、上記画像表示手段を照明することを特徴とする画像表示装置。

【請求項 2】

上記パルス成分 i の発光持続時間は、上記パルス成分 h の発光持続時間よりも長いことを特徴とする請求項 1 に記載の画像表示装置。

10

【請求項 3】

上記パルス成分 h の発光開始時刻は、上記パルス成分 i の発光開始時刻に対して、同期していない関係にあることを特徴とする請求項 1 または 2 に記載の画像表示装置。

【請求項 4】

上記パルス成分 h は、上記映像信号の 1 フレーム毎に 2 回以上発せられることを特徴とする請求項 1 ないし 3 のいずれか 1 項に記載の画像表示装置。

【請求項 5】

上記パルス成分 h は、臨界融合周波数より高い周波数にて発せられることを特徴とする請求項 1 ないし 4 のいずれか 1 項に記載の画像表示装置。

【請求項 6】

20

上記パルス成分 i と、上記パルス成分 h とは、同一の電力を上記光源体に供給して発せられることを特徴とする請求項 1 ないし 5 のいずれか 1 項に記載の画像表示装置。

【請求項 7】

上記光源体は、上記パルス成分 i および上記パルス成分 h の両方を発するものであることを特徴とする請求項 1 ないし 6 のいずれか 1 項に記載の画像表示装置。

【請求項 8】

上記パルス成分 i を発生させる信号と、上記パルス成分 h を発生させる信号とを合成する論理回路を備えていることを特徴とする請求項 1 ないし 7 のいずれか 1 項に記載の画像表示装置。

【請求項 9】

30

上記パルス成分 i を発生させる回路と、上記パルス成分 h を発生させる回路とは、いずれもデジタル回路で構成されており、

上記パルス成分 h を発生させる回路のビット長は、上記パルス成分 i を発生させる回路のビット長より短いことを特徴とする請求項 1 ないし 8 のいずれか 1 項に記載の画像表示装置。

【請求項 10】

上記パルス成分 i および上記パルス成分 h の周波数より高い周波数を有する信号を、上記パルス成分 i を発生させる信号と上記パルス成分 h を発生させる信号とが合成された信号に供給することを特徴とする請求項 1 ないし 9 のいずれか 1 項に記載の画像表示装置。

【請求項 11】

40

上記パルス成分 h の発光持続時間を固定する一方、そのパルス成分 h の周波数を増減する画質調整手段を備えていることを特徴とする請求項 1 ないし 10 のいずれか 1 項に記載の画像表示装置。

【請求項 12】

上記パルス成分 h の周波数を固定する一方、そのパルス成分 h の発光持続時間を増減する画質調整手段を備えていることを特徴とする請求項 1 ないし 10 のいずれか 1 項に記載の画像表示装置。

【請求項 13】

上記画像表示手段に画像が表示されている間、上記光源体を構成する複数のランプの全てが同時に点灯する時間がないことを特徴とする請求項 1 ないし 12 のいずれか 1 項に記

50

載の画像表示装置。

【請求項 1 4】

上記画像表示装置に有効な映像が表示されている間、上記光源体を構成するランプの全てが同時に消灯する時間がないことを特徴とする請求項 1 ないし 1 2 のいずれか 1 項に記載の画像表示装置。

【請求項 1 5】

映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する K 個 ($K \geq 2$ 、 K は整数) の光源体とを備えている画像表示装置において、

上記 K 個の光源体は、互いに発光が独立に制御される N 個 ($2 \leq N \leq K$ 、 N は整数) の系統にグループ分けされているとともに、それぞれの系統から、上記映像信号の 1 フレームにつき 1 回発せられるパルス成分 i と、フレーム周波数より高い周波数で発せられるパルス成分 h とが混合された光を発して上記画像表示手段を照明するものであって、

上記パルス成分 i の発光開始時刻は、上記画像表示手段において映像が走査されるタイミングに応じて、上記 N 個の系統毎に制御されることを特徴とする画像表示装置。

【請求項 1 6】

上記パルス成分 h は、上記 N 個の系統に関して、互いに発光開始時刻がずれるように制御されていることを特徴とする請求項 1 5 の画像表示装置。

【請求項 1 7】

上記パルス成分 h は、 M 個 ($2 \leq M \leq N \leq K$ 、 M は整数) の系統に関して、互いに発光開始時刻がずれるように制御されていることを特徴とする請求項 1 5 の画像表示装置。

【請求項 1 8】

上記画像表示手段に映像が表示されている間、上記光源体の全てが同時に点灯する時間がないことを特徴とする請求項 1 5 ないし 1 7 のいずれか 1 項に記載の画像表示装置。

【請求項 1 9】

上記画像表示装置に有効な映像が表示されている間、上記光源体の全てが同時に消灯する時間がないことを特徴とする請求項 1 5 ないし 1 7 のいずれか 1 項に記載の画像表示装置。

【請求項 2 0】

上記パルス成分 i および上記パルス成分 h の発生回路と、上記光源体の発光を制御するスイッチとの間に保護回路を備え、

上記発生回路は、上記光源体を発光させるべく複数の系統からなる点灯信号を上記保護回路へ出力し、

上記保護回路は、上記複数の系統からなる点灯信号に関して、同一の論理状態にある系統の数を数え、その系統の数が所定の許容値を超えていれば、上記光源体の一部または全てを消灯することを特徴とする請求項 1 5 ないし 1 9 のいずれか 1 項に記載の画像表示装置。

【請求項 2 1】

映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する K 個 ($K \geq 2$ 、 K は整数) の光源体とを備えている画像表示装置において、

上記 K 個の光源体は、互いに発光が独立に制御される N 個 ($2 \leq N \leq K$ 、 N は整数) の系統にグループ分けされているとともに、それぞれの系統から、上記映像信号の 1 フレームにつき 1 回発せられるパルス成分 i からなる光を発して上記画像表示手段を照明するものであって、

上記パルス成分 i の発光開始時刻は、上記画像表示手段において映像が走査されるタイミングに応じて、上記 N 個の系統毎に制御され、

上記パルス成分 i の発生回路と、上記光源体の発光を制御するスイッチとの間に保護回路を備え、

上記発生回路は、上記光源体を発光させるべく複数の系統からなる点灯信号を上記保護回路へ出力し、

上記保護回路は、上記複数の系統からなる点灯信号に関して、同一の論理状態にある系

統の数を数え、その系統の数が所定の許容値を超えていれば、上記光源体の一部またはすべてを消灯することを特徴とする画像表示装置。

【請求項 2 2】

上記光源体の点灯を制御するスイッチと上記光源体との間に、電流制限素子を備えていることを特徴とする請求項 1 ないし 2 1 のいずれか 1 項に記載の画像表示装置。

【請求項 2 3】

上記光源体の点灯を制御するスイッチと、上記光源体の点灯電力を供給する電源回路との間に、電流制限素子を備えていることを特徴とする請求項 1 ないし 2 2 のいずれか 1 項に記載の画像表示装置。

【請求項 2 4】

上記電流制限素子は、無効電力を消費する受動素子であることを特徴とする請求項 2 2 または 2 3 に記載の画像表示装置。

【請求項 2 5】

映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する K 個 ($K \geq 2$ 、 K は整数) の光源体とを備えている画像表示装置において、

上記 K 個の光源体は、互いに発光が独立に制御される N 個 ($2 \leq N \leq K$ 、 N は整数) の系統にグループ分けされているとともに、それぞれの系統から、フレーム周波数より高い周波数で発せられるパルス成分 h からなる光を発して上記画像表示手段を照明するものであって、

上記パルス成分 h は、上記 N 個の系統に関して、互いに発光開始時刻がずれるように制御されていることを特徴とする画像表示装置。

【請求項 2 6】

上記パルス成分 h の発生回路と、上記光源体の発光を制御するスイッチとの間に保護回路を備え、

上記発生回路は、上記光源体を発光させるべく複数の系統からなる点灯信号を上記保護回路へ出力し、

上記保護回路は、上記複数の系統からなる点灯信号に関して、同一の論理状態にある系統の数を数え、その系統の数が所定の許容値を超えていれば、上記光源体の一部またはすべてを消灯することを特徴とする請求項 2 5 に記載の画像表示装置。

【請求項 2 7】

上記画像表示手段に画像が表示されている間、上記光源体の全てが同時に点灯する時間がないことを特徴とする請求項 2 5 または 2 6 に記載の画像表示装置。

【請求項 2 8】

上記画像表示装置に有効な映像が表示されている間、上記光源体の全てが同時に消灯する時間がないことを特徴とする請求項 2 5 または 2 6 に記載の画像表示装置。

【請求項 2 9】

上記光源体は、半導体発光素子であることを特徴とする請求項 1 ないし 2 8 のいずれか 1 項に記載の画像表示装置。

【請求項 3 0】

上記半導体発光素子は、発光ダイオードであることを特徴とする請求項 2 9 に記載の画像表示装置。

【請求項 3 1】

上記画像表示手段は、液晶パネルであることを特徴とする請求項 1 ないし 3 0 のいずれか 1 項に記載の画像表示装置。

【請求項 3 2】

上記液晶パネルは透過型液晶パネルであり、

上記光源体は、上記透過型液晶パネルのバックライトを構成することを特徴とする請求項 3 1 に記載の画像表示装置。

【請求項 3 3】

上記液晶パネルに設けられた能動素子により、その液晶パネルに接続された複数のゲー

10

20

30

40

50

トラインが順次走査されることを特徴とする請求項 3 1 に記載の画像表示装置。

【請求項 3 4】

上記液晶パネルは、透過型液晶パネルであり、その透過型液晶パネルに設けられた能動素子により、その透過型液晶パネルに接続された複数のゲートラインが順次走査され、

上記光源体は、上記透過型液晶パネルのバックライトを構成することを特徴とする請求項 3 1 に記載の画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像表示装置、特にアクティブマトリクス型の L C D（液晶表示装置）の動画の表示品位の改善に関するものである。

【背景技術】

【0002】

近年、L C D（Liquid Crystal Display）の大画面化、高輝度化によって、P C モニタ用から T V 用まで、その用途が拡大している。

【0003】

L C D は、いわゆるホールド型発光の表示装置で、1 フレーム内で表示輝度が急峻に変化しない。このため、フリッカ（ちらつき）が少なく、静止画の表示に適している。一方、動画の表示に関しては、非特許文献 1 にあるように、インパルス型発光の表示装置の方が好適である。

【0004】

また、ホールド型発光の表示装置では、動画は、移動する被写体を長時間の露光で撮影した写真のように流れて表示される。これを、動画ボケ（ぼやけ、ぶれ、尾引き、にじみ、引きずり、B l u r）と呼ぶ。

【0005】

インパルス型発光に関する先行出願を数件挙げる。特許文献 1 に開示された技術では、シャッタを用いてランプの光を間欠的に遮断している。特許文献 2 に開示された技術では、ゲートラインの走査に同期して複数のランプを順次発光させている。特許文献 3 に開示された技術は、垂直同期信号 v s に同期したパルス光を、1 フレームに 2 回以上発するものである。

【0006】

〔ホールド型発光の表示装置〕

図 3 3 は、ホールド型発光のバックライトを持つ透過型 L C D のブロック図である。ここでは、解像度の一例として、L C D の解像度を横 1 1 × 縦 8 と仮定した。また、図 3 3 において、細い配線は信号線またはバスラインを表し、太い配線は電力ラインを表している。

【0007】

図 3 3 に示すように、ホールド型発光の表示装置は、映像信号入力端子 1 と、制御回路 2 と、ソースドライバ 3 と、ゲートドライバ 4 と、液晶パネル 5 とを備えている。また、ソースドライバ 3 にはソースライン s 0、s 1、s 2、…、s 1 0 が接続されており、ゲートドライバ 4 にはゲートライン g 0、g 1、g 2、…、g 7 が接続されている。そして、ソースラインとゲートラインとの各交点に液晶セル（図示せず）が形成されている。液晶セルは、走査される度に、映像信号に応じて光の透過率を変える。

【0008】

さらに、ホールド型発光の表示装置は、発光電力入力端子 6 と、電源回路 7 と、ランプ 8 h と、導光板 9 とを備えている。ホールド型発光には、蛍光ランプなどが適している。

【0009】

図 3 4 は、ホールド型発光に起因する動画ボケを定性的に説明した図である。この図 3 4 は、黒い背景の中を、縦 3 絵素、横任意の大きさの白色の物体が、毎フレーム 1 絵素の速さで、上から下へ移動する状態を模式的に表している。

【0010】

図34のA部分は、バックライトの発光波形を示すものである。横軸は時間（単位は垂直周期、フレーム）、縦軸は発光輝度（単位は任意）である。インタレース映像信号を表示する場合、横軸の単位はフィールドでもよい。なお、2つのフィールドが1つのフレームに該当する。

【0011】

図34のA部分では、発光輝度は、常に一定である。

【0012】

図34のB部分は、表示装置にて表示したい物体を示している。横軸は空間（単位は絵素、ピクセル）、縦軸は各絵素の透過率（単位は任意）である。3板式プロジェクタに使われる白黒（モノクロ）表示装置の類では、ドットを横軸の単位としてもよい。なお、1ピクセルは、RGB色の3ドットまたは3つのサブピクセルに該当する。

10

【0013】

図34のB部分では、物体の輪郭は、鋭く切り立っている。図34のC部分は、画面上を物体が移動する様子（横軸は時間、縦軸は空間）を表している。各絵素は、1フレームに1回の頻度で更新される。そして、物体の移動に応じて、斜めハッチの範囲が発光する。この物体の動きを目で追うと、図中の黒い矢印の方向に沿って、輝度変化が目の網膜上で積算（平均化）され、図34のD部分のようにユーザの目に映る。なお、この図では、液晶分子の応答時間とゲートの走査時間は無視している。

【0014】

図34のE部分は、実際に網膜に映った物体の濃淡である。横軸は空間（単位は絵素）、縦軸は表示輝度（単位は任意）である。図34のE部分をB部分と比較すると、図34のE部分に示す物体の方が図34のB部分に示す物体の輪郭より鈍っていることがわかる。このように輪郭が鈍ってしまうことが動画ボケである。

20

【0015】

〔インパルス型発光の表示装置〕

図35～図39は、インパルス型発光の表示装置の説明図である。図35は、インパルス型発光のバックライトを有するLCDのブロック図の一例である。以下、インパルス型発光のバックライトを有するLCDについて、ホールド型発光の表示装置との差異を中心に説明する。

30

【0016】

図35に示すように、インパルス型発光のバックライトを有するLCDは、点灯信号発生回路10と、スイッチ11と、ランプ8iと、導光板9aとを備えている。なお、図33と同一の機能および構成を有する部材には、図35において同一の参照符号を付している。

【0017】

図35の制御回路2は、垂直同期信号vsを点灯信号発生回路10に出力し、点灯信号発生回路10は、点灯信号p0～p3をスイッチ11に出力する。スイッチ11は、点灯信号p0～p3の信号レベルに応じて、電源回路7からランプ8iに流れる電力を通過させたり遮断したりする。なお、インパルス型発光には、LED（発光ダイオード）などのランプが適している。

40

【0018】

導光板9aは、ゲートラインg0～g7に平行に、複数の矩形の領域に分割されている。なお、図35に示す構成では、導光板9aは、領域L0～L3の4つの領域に分割されている。領域L0は、ゲートラインg0・g1が走査する絵素を照明するものである。以下同様に、領域L1はゲートラインg2・g3、領域L2はゲートラインg4・g5、領域L3はゲートラインg6・g7が走査する絵素を照明する。各領域L0～L3の点灯や消灯は、対応する点灯信号p0～p3によって独立に制御される。

【0019】

また、導光板を分割する領域の数は、ゲートラインの本数と同数とは限らない。たとえ

50

ば図35の構成では、導光板は4分割されているが、ゲートラインは8本ある。また、1つの領域を照明するランプは、1個とは限らない。図35の構成では、1つの領域を2個のランプが照明している。

【0020】

図36は、図35の点灯信号発生回路10をディジタル回路で実現した一例である。図36に示すように、点灯信号発生回路10は、垂直同期信号v sの入力端子101と、カウンタ102と、点灯時刻設定手段103 rと、消灯時刻設定手段103 fと、一致比較器 (Equality Comparator) 104 r・104 fと、SRフリップフロップ105と、点灯信号p 0～p 3の出力端子106…と、4分の1フレームの時間を保持する設定手段107と、遅延回路108とを備えている。なお、図36において参照符号109を付した点線は、その点線で囲まれた範囲が同一の回路ブロックであることを表している。

10

【0021】

また、図36において、設定手段103 r・103 f・107には、ハッチングを施している。また、図36において細い配線は1本の信号線、太い配線は1ビット幅以上のバスラインを表している。さらに、垂直同期信号v sは、負論理 (High期間がLow期間より長い) とし、点灯信号p 0～p 3は、正論理 (Highで点灯、Lowで消灯) とする。なお、図36において、電源、GND端子、およびクロックラインは省略している。

【0022】

また、カウンタ102は、垂直同期信号v sのパルスによってクリアされる。つまり、カウンタ102は、垂直同期信号v sに同期して動作する。カウンタ102の入力端子の○印は、負論理で動作することを示している。

20

【0023】

設定手段103 rおよび103 fは、各々、ランプ8 iの点灯タイミングと消灯タイミングを保持する機能を持つ。2つの一致比較器104 rと104 fは、カウンタ102の出力値が所定の設定値に一致すると、パルスをSRフリップフロップ105に出力する。SRフリップフロップ105の出力信号のデューティによって、ランプの発光輝度が決まる。

【0024】

また、回路ブロック109は、計4系統存在する。設定手段107と遅延回路108は、各系統の動作タイミングを決める機能を持つ。4つの回路ブロック109は、4分の1フレームの位相差を維持しながら並列に動作する。

30

【0025】

なお、図36の設定手段103 r・103 f・107は、ジャンパ抵抗器、DIPスイッチ、ROM、レジスタなどで実現できる。また、これらの設定手段は、図35には図示していない。表示装置の設計者、生産要員、取り付け業者、または視聴者などは、用途や映像信号のソース、または視聴者の嗜好その他に応じて、これらの設定手段が保持するパラメータを変更することで、最適な画質に調節できる。

【0026】

図37は、図35の各部の動作波形を示す図である。ゲートラインg 0～g 7と、点灯信号p 0～p 3のラインに、垂直同期信号v sに同期したパルス信号が出力される。なお、図示の都合上、8本のゲートラインg 0～g 7のうち、4本g 0, g 2, g 4, g 6のみ描いている。点灯信号p 0～p 3のON/OFFタイミングは、液晶分子の応答時間やゲートの走査時間を考慮して決定される。

40

【0027】

図38は、図35の導光板9 aの領域L 0～L 3の発光波形を示す図である。図38に示すように、導光板9 aの領域L 0～L 3は、垂直同期信号v sに同期して、ゲートの走査と同じ方向に (図38では画面の上部から下部に向かって) 順次発光する。

【0028】

図39は、インパルス型発光のバックライトを備えるLCDの動画ボケを説明するため

50

の図である。なお、図 39 の表記方法は、図 34 と同じである。また、図 38 の領域 L0 と、図 39 の A 部分とは、同じ輝度の波形を示すものであるが、図面の表記する都合上、横軸（時間軸）の縮尺が異なっている。

【0029】

図 39 の E 部分を図 34 の E 部分と比較すると、前者、すなわちインパルス型発光の方が、輪郭の濃淡が急峻になり、動画ボケが改善されていることがわかる。

【特許文献 1】特開平 3-284791 号公報（1991 年 12 月 16 日公開）

【特許文献 2】特開平 11-202285 号公報（1999 年 7 月 30 日公開）

【特許文献 3】特開 2000-322029 号公報（2000 年 11 月 24 日公開）

【非特許文献 1】「液晶は動画表示を磨く、PDP は低消費電力で対抗」、日経エレクトロニクス、2002 年、11-18、110 頁

10

【発明の開示】

【発明が解決しようとする課題】

【0030】

ところで、毎秒 50～60 回の光の点滅は、臨界融合周波数（Critical Fusion Frequency、以下 CFF）を超えているため、人の目では知覚できず、フリッカは出ないと言われていた。このため、TV の垂直周波数も、50～60 Hz 程度に定められた。

【0031】

しかしながら、近年、LCD の大画面化と高輝度化が進み、CFF が上昇した。これは、視細胞の錐体と杆体との特性の差や、Ferry-Porter の法則によるものである。その結果、50～60 Hz のインパルス型発光でも、フリッカ妨害が出るようになった。しかし、TV 放送の垂直周波数は、NTSC（National Television Standards Committee）や PAL（Phase Alternation by Line）その他の規格で定められているため、容易に変更できない。

20

【0032】

また、TV の用途が拡大し、EPG（電子番組表）、WEB ブラウザ、スチル写真画像、店頭での販促デモ、各種施設の案内、その他の表示にも LCD が採用されるようになってきた。このため、LCD が静止画の表示に使われる機会が増え、その表示品位がますます重要になっている。

【0033】

また、従来、フリッカは、表示妨害の 1 つに過ぎないと思われていた。しかしその後、フリッカが目の疲労や作業効率の低下を招くことが指摘され、PC のリフレッシュレートの引き上げにつながった。そして今日、フリッカは、めまい、倦怠感、嘔吐、癲癇（てんかん、Epilepsy）を招く危険性が疑われている。将来、フリッカは、表示品位の問題ではなく、安全性の問題に変質する可能性さえある。

30

【0034】

このような理由で、現在、インパルス型発光に関しては、動画ボケの低減効果よりも、フリッカの悪影響の方が大きいといえる。

【0035】

図 40 は、特許文献 3 に記載された技術による動画ボケの低減効果を説明するための図である。なお、図 40 の表記方法は、図 34 と同じである。図 40 の A 部分に示すような、1 フレームに 2 回のインパルス発光によって、フリッカは改善される。しかし、図 40 の E 部分のように、動画の輪郭の傾斜 1 と傾斜 3 との間に平坦部 2 が現れ、濃淡の傾斜が 2 つに割れてしまう。すなわち、動画の輪郭が 2 重に見える副作用が現れる。

40

【0036】

このように、今日まで、インパルス型発光のフリッカ妨害に対する効果的な対策は存在しなかった。本発明は、上記従来の問題点に鑑みなされたものであって、動画ボケおよびフリッカ妨害を改善し得る画像表示装置を提供するものである。

【課題を解決するための手段】

【0037】

50

本発明は、一言で説明するなら、表示装置における動画の輪郭部分の輝度変化（図39のE部分参照）を、図5のE部分に示すような輝度変化に改良するものである。これは、2004年3月22日、社団法人映像情報メディア学会にて公開された「AMLCDの動画画質改善手法の検討」の原理を応用したものである。

【0038】

具体的に説明すれば、本発明の画像表示装置は、映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する光源体とを備えているものであって、上記光源体は、上記映像信号の1フレームにつき1回発せられるパルス成分*i*と、フレーム周波数より高い周波数にて発せられるパルス成分*h*とが混合された光によって、上記画像表示手段を照明することを特徴としている。

10

【0039】

上記構成によれば、画像表示手段において表示される動画は、光源体にて発せられるパルス成分*i*とパルス成分*h*とが混合された光によって照明される。したがって、動画の輪郭部分の輝度に関しては、パルス成分*i*とパルス成分*h*とが混合された光に対応して変化する部分と、パルス成分*h*に対応して変化する部分とが発生する。

【0040】

ここで、パルス成分*h*は、フレーム周波数より高い周波数、つまりパルス成分*i*より高い頻度で発せられているので、動画の輪郭部分におけるパルス成分*h*に対応して輝度が変化する部分は、人間の動体視力では弁別することはできない。これにより、動画の輪郭が2重にならない。また、動画の輪郭部分におけるパルス成分*i*とパルス成分*h*とが混合された光に対応して輝度が変化する部分は、パルス成分*i*の分だけ他の部分より長い時間発光するので、その傾斜を人間の動体視力で弁別することは容易である。これにより、動画ボケは生じない。

20

【0041】

さらに、パルス成分*h*の周波数がフレーム周波数よりも高く設定されているので、パルス成分*h*によるフリッカは、人間には知覚されない。また、パルス成分*h*が寄与する発光輝度の分だけ、パルス成分*i*による輝度を低減させることができるので、全体として、表示輝度を一定に保ったまま、フリッカを低減させることが可能となる。

【0042】

このように、本発明の画像表示装置によれば、動画ボケが改善された状態で、フリッカを低減することが可能となる。

30

【0043】

さらに、本発明の画像表示装置においては、上記パルス成分*i*の発光持続時間が、上記パルス成分*h*の発光持続時間よりも長いことが好ましい。

【0044】

前述した通り、動画の輪郭部分におけるパルス成分*i*とパルス成分*h*とが混合された光に対応して輝度が変化する部分は、パルス成分*i*の分だけ他の部分より長い時間発光する。よって、上記構成のように、パルス成分*i*の発光時間を長くすればするほど、その傾斜を人間の動体視力で弁別することが、より容易になる。すなわち、動画ボケをより確実に防止できる。

40

【0045】

さらに、本発明の画像表示装置においては、上記パルス成分*h*の発光開始時刻が、上記パルス成分*i*の発光開始時刻に対して、同期していない関係にあることが好ましい。

【0046】

上記構成によれば、パルス成分*h*とパルス成分*i*とは常に発光開始時刻がずれることになるので、画像表示手段において表示される動画の輪郭部分に関して、パルス成分*h*に対応して輝度が変化する部分を、より確実に人間の動体視力で弁別できないものとすることができる。また、動画の輪郭部分においてパルス成分*i*とパルス成分*h*とが混合された光に対応して輝度が変化する部分に関しては、傾斜の弁別をさらに容易にでき、動画ボケをより確実に防止できる。

50

【0047】

さらに、本発明の画像表示装置においては、上記パルス成分hが、上記映像信号の1フレーム毎に2回以上発せられることが好ましい。

【0048】

上記構成によれば、パルス成分hとパルス成分iとが混合された光の輝度に関して、1次高調波成分の大きさを低減することができる。これにより、より確実にフリッカを低減することが可能となる。

【0049】

さらに、本発明の画像表示装置においては、上記パルス成分hが、臨界融合周波数より高い周波数にて発せられることが好ましい。

10

【0050】

上記構成によれば、パルス成分hが臨界融合周波数より高い周波数にて発せられるので、パルス成分hはフリッカの原因にはならない。これにより、フリッカ妨害を確実に低減させることが可能となる。

【0051】

さらに、本発明の画像表示装置においては、上記パルス成分iと、上記パルス成分hとが、同一の電力を上記光源体に供給して発せられることが好ましい。

【0052】

上記構成によれば、パルス成分iとパルス成分hとは、同一の電力にて発せられる。このように同一の電力にてパルス成分iおよびパルス成分hを発することは、たとえば、電源からの電力を、デジタル回路で制御されたスイッチによりスイッチングすることにより、容易に実現することができる。よって、画像表示装置における消費電力を低減させることができる。

20

【0053】

さらに、本発明の画像表示装置においては、上記光源体が、上記パルス成分iおよび上記パルス成分hの両方を発するものであることが好ましい。

【0054】

上記構成によれば、光源体によりパルス成分iおよびパルス成分hの両方が発せられるので、パルス成分iとパルス成分hとを、導光板等の光学系を用いて混合する必要がない。したがって、画像表示手段における輝度ムラや色度ムラを低減することができる。

30

【0055】

さらに、本発明の画像表示装置は、上記パルス成分iを発生させる信号と、上記パルス成分hを発生させる信号とを合成する論理回路を備えていることが好ましい。

【0056】

上記構成によれば、パルス成分iとパルス成分hとの混合を、電力回路や光学系を用いずに論理回路で行うことができる。さらに、電力回路を用いないので上記構成を採用することによるコストアップは最小限で済み、光学系を用いないので画像表示手段における輝度ムラや色度ムラを低減することができる。

【0057】

さらに、本発明の画像表示装置においては、上記パルス成分iを発生させる回路と、上記パルス成分hを発生させる回路とは、いずれもデジタル回路で構成されており、上記パルス成分hを発生させる回路のビット長は、上記パルス成分iを発生させる回路のビット長より短いことが好ましい。

40

【0058】

上記構成によれば、パルス成分hを発生させる回路のビット長が、パルス成分iを発生させる回路のビット長よりも短く構成されているので、パルス成分hを発生させる回路の規模を削減することができる。これにより、動画ボケの改善効果およびフリッカ妨害の低減効果を奏するための回路規模の増加を抑えることができる。

【0059】

さらに、本発明の画像表示装置は、後述する実施例1の3に記載されているように、上

50

記パルス成分 i および上記パルス成分 h の周波数より高い周波数を有する信号を、上記パルス成分 i を発生させる信号と上記パルス成分 h を発生させる信号とが合成された信号に供給することが好ましい。

【0060】

上記構成によれば、パルス成分 i およびパルス成分 h の周波数より高い周波数を有する信号（信号 d）のデューティを絞ることにより、パルス成分 h とパルス成分 i とが混合された光の輝度を調整することが可能となる。また、信号 d の周波数は、パルス成分 h およびパルス成分 i の周波数より高く設定されているので、パルス成分 h とパルス成分 i との間における関係は、信号 d を供給する前後において維持される。したがって、画像表示手段における画像表示品位が低下することもない。

10

【0061】

なお、信号 d の周波数のオーダーは、パルス成分 i およびパルス成分 h の周波数のオーダーより 3 桁以上高くすることが望ましい。これにより、信号 d により発せられる光は、人間には弁別されないし、その光がフリッカの原因にならないようにすることができる。

【0062】

さらに、本発明の画像表示装置は、上述する実施例 2 の 1 に記載されているように、上記パルス成分 h の発光持続時間を固定する一方、そのパルス成分 h の周波数を増減する画質調整手段を備えていることが好ましい。

【0063】

画像表示手段は、動画を表示する場合もあれば静止画を表示する場合もある。そして、動画を表示する場合、および静止画を表示する場合のそれぞれに関して、適切なパルス成分 h の周波数、およびパルス成分 h の発光持続時間が存在する。

20

【0064】

上記構成によれば、画質調整手段によりパルス成分 h の周波数を増減できるので、画像表示手段において表示される画像に適した周波数にパルス成分 h の周波数を設定できる。これにより、画像表示装置の用途や映像信号のソース、または視聴者の嗜好等に応じて画質を調整することができる。

【0065】

また、画質調整手段は、パルス成分 h の発光持続時間を固定するので、画質を調整するためにパルス成分 h を極端に短くする必要がない。したがって、スイッチングノイズ対策も容易である。

30

【0066】

さらに、本発明の画像表示装置は、後述する実施例 2 の 2 に記載されているように、上記パルス成分 h の周波数を固定する一方、そのパルス成分 h の発光持続時間を増減する画質調整手段を備えていることが好ましい。

【0067】

また、上記構成によれば、画質調整手段によりパルス成分 h の発光持続時間を増減できるので、画像表示手段において表示される画像に適した発光持続時間にパルス成分 h を設定できる。これにより、画像表示装置の用途や映像信号のソース、または視聴者の嗜好等に応じて画質を調整することができる。

40

【0068】

また、画質調整手段は、パルス成分 h の周波数を固定するので、水平走査周波数などとの干渉によるビート対策を容易に行うことができる。

【0069】

また、本発明の画像表示装置は、後述する実施例 3 の 1 に記載されているように、上記画像表示手段に画像が表示されている間、上記光源体を構成する複数のランプの全てが同時に点灯する時間がないことが好ましい。

【0070】

上記構成によれば、光源体を構成するランプの全てが同時に点灯する時間がないので、光源体の電源回路の瞬間最大定格を低減することができる。したがって、電源回路として

50

小型で安価なものを用いることができる。また、電源回路に流れる高調波も低減できる。

【0071】

さらに、本発明の画像表示装置は、実施例3の1に記載されているように、上記画像表示装置に有効な映像が表示されている間、上記光源体を構成するランプの全てが同時に消灯する時間がないことが好ましい。

【0072】

上記構成によれば、光源体を構成するランプの全てが同時に消灯する時間がないので、電源回路のスイッチング動作を安定させることができる。

【0073】

また、本発明の画像表示装置は、映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明するK個 ($K \geq 2$ 、Kは整数)の光源体とを備え、上記K個の光源体が、互いに発光が独立に制御されるN個 ($2 \leq N \leq K$ 、Nは整数)の系統にグループ分けされているとともに、それぞれの系統から、上記映像信号の1フレームにつき1回発せられるパルス成分iと、フレーム周波数より高い周波数で発せられるパルス成分hとが混合された光を発して上記画像表示手段を照明するものであって、上記パルス成分iの発光開始時刻が、上記画像表示手段において映像が走査されるタイミングに応じて、上記N個の系統毎に制御される構成であってもよい。

【0074】

上記構成によれば、パルス成分iとパルス成分hとが混合された光により画像表示手段を照明するので、動画ボケが改善された状態で、フリッカを低減することが可能となる。

【0075】

さらに、本発明の画像表示装置は、後述する実施例3の1に記載されているように、上記パルス成分hが、上記N個の系統に関して、互いに発光開始時刻がずれるように制御されていることが好ましい。

【0076】

上記構成によれば、N個の系統からなる光源体が、互いに発光開始時刻がずれるように制御されるので、光源体に用いる電源回路の瞬間最大定格を低減することができる。

【0077】

さらに、本発明の画像表示装置は、後述する実施例3の2に記載されているように、上記パルス成分hが、M個 ($2 \leq M \leq N \leq K$ 、Mは整数)の系統に関して、互いに発光開始時刻がずれるように制御されていることが好ましい。

【0078】

上記構成によれば、発光開始時刻がずれるように制御されるパルス成分hの系統数が、パルス成分iの発光開始時刻を制御するための系統数よりも少ないので、パルス成分hを発生させる回路のゲート規模を小さくすることができる。

【0079】

さらに、本発明の画像表示装置は、後述する実施例3の1に記載されているように、上記画像表示手段に映像が表示されている間、上記光源体の全てが同時に点灯する時間がないことが好ましい。

【0080】

上記構成によれば、光源体の全てが同時に点灯する時間がないので、光源体の電源回路の瞬間最大定格を低減することができる。したがって、電源回路として小型で安価なものを用いることができる。

【0081】

さらに、本発明の画像表示装置は、後述する実施例3の1に記載されているように、上記画像表示装置に有効な映像が表示されている間、上記光源体の全てが同時に消灯する時間がないことが好ましい。

【0082】

上記構成によれば、光源体の全てが同時に消灯する時間がないので、電源回路のスイッチング動作を安定させることができる。

【0083】

さらに、本発明の画像表示装置は、後述する実施例4の1に記載されているように、上記パルス成分*i*および上記パルス成分*h*の発生回路と、上記光源体の発光を制御するスイッチとの間に保護回路を備え、上記発生回路は、上記光源体を発光させるべく複数の系統からなる点灯信号を上記保護回路へ出力し、上記保護回路は、上記複数の系統からなる点灯信号に関して、同一の論理状態にある系統の数を数え、その系統の数が所定の許容値を超えていれば、上記光源体の一部または全てを消灯することが好ましい。

【0084】

上記構成によれば、保護回路により、点灯信号に関して同一の論理状態にある系統の数、すなわち同時に導通するスイッチの数が数えられる。そして、その系統の数が許容値を超えていれば、保護回路により光源体が強制的に消灯されるので、許容限度数を越える数の光源体が同時に発光する事故を未然に防ぐことができる。これにより、たとえば瞬間的に視聴者が強力な閃光にさらされてしまうことを防止できる。

10

【0085】

また、本発明の画像表示装置は、後述する実施例4の2に記載されているように、映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する*K*個（ $K \geq 2$ 、*K*は整数）の光源体とを備えているものであって、上記*K*個の光源体は、互いに発光が独立に制御される*N*個（ $2 \leq N \leq K$ 、*N*は整数）の系統にグループ分けされているとともに、それぞれの系統から、上記映像信号の1フレームにつき1回発せられるパルス成分*i*からなる光を発して上記画像表示手段を照明するものであって、上記パルス成分*i*の発光開始時刻は、上記画像表示手段において映像が走査されるタイミングに応じて、上記*N*個の系統毎に制御され、上記パルス成分*i*の発生回路と、上記光源体の発光を制御するスイッチとの間に保護回路を備え、上記発生回路は、上記光源体を発光させるべく複数の系統からなる点灯信号を上記保護回路へ出力し、上記保護回路は、上記複数の系統からなる点灯信号に関して、同一の論理状態にある系統の数を数え、その系統の数が所定の許容値を超えていれば、上記光源体の一部またはすべてを消灯する構成であってもよい。

20

【0086】

上記構成によれば、保護回路により、点灯信号に関して同一の論理状態にある系統の数、すなわち同時に導通するスイッチの数が数えられる。そして、その系統の数が許容値を超えていれば、保護回路により光源体が強制的に消灯されるので、許容限度数を越える数の光源体が同時に発光する事故を未然に防ぐことができる。これにより、たとえば瞬間的に視聴者が強力な閃光にさらされてしまうことを防止できる。

30

【0087】

さらに、本発明の画像表示装置は、後述する実施例5の1に記載されているように、上記光源体の点灯を制御するスイッチと上記光源体との間に、電流制限素子を備えていることが好ましい。または、後述する実施例5の2に記載されているように、上記光源体の点灯を制御するスイッチと、上記光源体の点灯電力を供給する電源回路との間に、電流制限素子を備えていてもよい。

【0088】

上記構成によれば、光源体に流れる突入電流を電流制限素子により低減できるので、短絡事故から画像表示装置における電力ラインを保護できる。

40

【0089】

さらに、上記電流制限素子は、無効電力を消費する受動素子であることが好ましい。

【0090】

上記構成によれば、電流制限素子として無効電力を消費する受動素子を用いるので、画像表示装置の消費電力を増加させることなく、短絡事故から画像表示装置における電力ラインを保護できる。

【0091】

さらに、本発明の画像表示装置は、後述する実施例6の2に記載されているように、映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する*K*個（ $K \geq 2$

50

、Kは整数)の光源体とを備えているものであって、上記K個の光源体は、互いに発光が独立に制御されるN個($2 \leq N \leq K$ 、Nは整数)の系統にグループ分けされているとともに、それぞれの系統から、フレーム周波数より高い周波数で発せられるパルス成分hからなる光を発して上記画像表示手段を照明するものであって、上記パルス成分hは、上記N個の系統に関して、互いに発光開始時刻がずれるように制御されていることが好ましい。

【0092】

画像表示装置が、各種施設の案内表示用のものである場合や、モバイル機器向けのものである場合には、動画ボケはほとんど問題とならない。したがって、パルス成分iは、必ずしも光源体から画像表示手段に照射される必要はない。

【0093】

また、パルス成分hは、互いに発光開始時刻がずれるように制御されているので、光源体の電源回路に加わる負荷を低減することができる。

【0094】

さらに、本発明の画像表示装置は、後述する実施例6の1に記載されているように、上記パルス成分hの発生回路と、上記光源体の発光を制御するスイッチとの間に保護回路を備え、上記発生回路は、上記光源体を発光させるべく複数の系統からなる点灯信号を上記保護回路へ出力し、上記保護回路は、上記複数の系統からなる点灯信号に関して、同一の論理状態にある系統の数を数え、その系統の数が所定の許容値を超えていれば、上記光源体の一部またはすべてを消灯することが好ましい。

【0095】

上記構成によれば、保護回路により、点灯信号に関して同一の論理状態にある系統の数、すなわち同時に導通するスイッチの数が数えられる。そして、その系統の数が許容値を超えていれば、保護回路により光源体が強制的に消灯されるので、許容限度数を越える数の光源体が同時に発光する事故を未然に防ぐことができる。これにより、たとえば瞬間的に視聴者が強力な閃光にさらされてしまうことを防止できる。

【0096】

さらに、上記構成の画像表示装置は、後述する実施例6の1に記載されているように、上記画像表示手段に画像が表示されている間、上記光源体の全てが同時に点灯する時間がないことが好ましい。

【0097】

上記構成によれば、光源体を構成するランプの全てが同時に点灯する時間がないので、光源体の電源回路の瞬間最大定格を低減することができる。したがって、電源回路として小型で安価なものをを用いることができる。また、電源回路に流れる高調波も低減できる。

【0098】

さらに、上記構成の画像表示装置は、上記画像表示装置に有効な映像が表示されている間、上記光源体の全てが同時に消灯する時間がないことが好ましい。

【0099】

上記構成によれば、光源体を構成するランプの全てが同時に消灯する時間がないので、電源回路のスイッチング動作を安定させることができる。

【0100】

また、本発明の画像表示装置における光源体は、半導体発光素子であることが好ましい。

【0101】

上記構成によれば、半導体発光素子、たとえば発光ダイオードを光源体として用いているので、パルス成分hとパルス成分iとを光源体から適切に発光することができる。

【0102】

また、本発明の画像表示装置における画像表示手段は、液晶パネルであることが好ましい。

【0103】

上記構成によれば、液晶パネルを利用した液晶表示装置について、本発明の画像表示装

10

20

30

40

50

置に係る効果を得ることができる。

【0104】

また、本発明の画像表示装置における画像表示手段は、上記液晶パネルが透過型液晶パネルであり、上記光源体が、上記透過型液晶パネルのバックライトを構成することが好ましい。

【0105】

上記構成によれば、直視型液晶表示装置について、本発明の画像表示装置に係る効果を得ることができる。

【0106】

さらに、上記液晶パネルに設けられた能動素子により、その液晶パネルに接続された複数のゲートラインが順次走査されていてもよい。

10

【0107】

上記構成によれば、アクティブマトリクス型液晶表示装置について、本発明の画像表示装置に係る効果を得ることができる。

【0108】

さらに、上記液晶パネルは、透過型液晶パネルであり、その透過型液晶パネルに設けられた能動素子により、その透過型液晶パネルに接続された複数のゲートラインが順次走査され、上記光源体は、上記透過型液晶パネルのバックライトを構成してもよい。

【0109】

上記構成によれば、アクティブマトリクス透過型液晶表示装置について、本発明の画像表示装置に係る効果を得ることができる。

20

【発明の効果】

【0110】

本発明によれば、液晶表示装置に代表されるホールド型電気－光変換特性を有する画像表示装置の表示品位を改善できる。さらに、動画の尾引きを改善できるとともに、フリッカ妨害を低減することができる。

【発明を実施するための最良の形態】

【0111】

〔第1の発明〕

図1～図11は、本願にかかる第1の発明を説明するための図である。まず、図1～図6を用いて、従来例の図35～図40との相違点を中心に、第1の発明にかかるLCDの原理を説明する。次に、図7～図11を用いて、第1の発明にかかるLCDの変形例を説明する。

30

【0112】

〔第1の発明の原理〕

図1は、第1の発明にかかるLCDの一構成例を示すブロック図である。図1に示すように、第1の発明に係るLCDは、図35の点灯信号発生回路10を点灯信号発生回路10aに置き換えたものである。なお、図1においては、図35と同様の機能および構成を有する部材に同一の参照符号を付している。

【0113】

図2は、第1の発明のLCDにおける点灯信号発生回路10a（図1参照）の一構成例（「実施例1の1」とする）である。なお、図2においては、図36と同一の機能および構成を有する部材に同一の参照符号を付している。また、図2に示す点灯信号発生回路10aは、垂直同期信号vsに同期したインパルス信号i0～i3を発生させる。

40

【0114】

さらに、図2に示すように、点灯信号発生回路10aは、カウンタ202pと、カウンタ202pのカウント周期の設定手段203aと、点灯時刻設定手段203rと、消灯時刻設定手段203fと、一致比較器204a・204r・204fと、SRフリップフロップ205と、ORゲート110…と、点灯信号p0～p3の出力端子106…とを備えている。

50

【0115】

また、カウンタ202pは、垂直同期信号vsによってクリアされない。その代わり、一致比較器204aの出力信号によってクリアされる。なお、カウンタ102は負論理、カウンタ202pは正論理で動作するが、第1の発明は、このような論理の極性に何ら限定されるものではない。

【0116】

さらに、カウンタ202pがクリアされる頻度、つまりカウント周波数は、フリッカが見えなくなる臨界融合周波数CFFより高く設定する必要がある。なお、カウント周波数は、垂直周波数の整数倍でもよいし、非整数倍でもよく、水平走査周波数その他と干渉してビートが出ないように決めればよい。設定手段203aは、その周波数を設定するためのパラメータを保持する。

10

【0117】

そして、前述した通り、現在、CFFは、垂直周波数より高くなっている。このため、図2のカウンタ202pのカウント周期は、カウンタ102の周期より短くなる。したがって、カウンタ202pのビット長を、カウンタ102のビット長より短くしてもよい。これにより、第1の発明の実施に伴う回路規模の増加を押さえられる。

【0118】

また、図2の設定手段203rと一致比較器204rとによってランプの点灯タイミングが作られる一方、設定手段203fと一致比較器204fとによってランプの消灯タイミングが作られる。このようにして作られた点灯／消灯タイミングは、SRフリップフロップ205に送られる。そして、SRフリップフロップ205の出力信号hは、ORゲート110…に出力される。

20

【0119】

なお、出力信号hは、カウンタ202が垂直同期信号vsによってクリアされていないので、インパルス信号i0～i3とは固定の位相差（時間差）で出力されることはない。つまり、出力信号hとインパルス信号i0～i3とは、同期していない関係にある。

【0120】

ORゲート110…は、垂直同期信号vsに同期したインパルス信号i0～i3と、CFFを超える高周波信号hとの論理和をとり、点灯信号p0～p3の出力端子106…に出力する。

30

【0121】

図3は、垂直同期信号vs、インパルス信号i0～i3、高周波信号h、およびランプの点灯信号p0～p3の動作波形を示す図である。ゲートラインの走査波形は、図37の従来例と同じなので、図3における記載を省略する。

【0122】

図3に示すように、インパルス信号i0～i3は、1垂直周期に1回発せられ、高周波信号hは、1垂直周期に複数回発せられる。ランプの点灯信号p0は、インパルス信号i0と、高周波信号hとを合成した信号である。同様に、点灯信号p1は、インパルス信号i1と、高周波信号hとを合成した信号であり、点灯信号p2は、インパルス信号i2と、高周波信号hとを合成した信号であり、点灯信号p3は、インパルス信号i3と、高周波信号hとを合成した信号である。

40

【0123】

図4は、図1の導光板9aにおける領域L0～L3の発光波形と、発光電力入力端子6から電源回路7に流れる電力Pの波形とを示す図である。なお、図4に対応する従来例の図面は、図38である。

【0124】

図4において太線でハッチングされている部分は、図3のインパルス信号i0～i3に対応する発光を表し、図4において細線でハッチングされている部分は、図3の高周波信号hに対応する発光を表す。図4に示すように、通常、インパルス信号i0～i3による発光時間（パルスの幅）は、高周波信号hによる発光時間（パルスの幅）より長くなる。

50

【0125】

ところで、液晶パネルを取り除いたバックライト単体の発光輝度、すなわち導光板（図4の領域L0～L3）から発せられる光の輝度は、その発光波形の平均値に比例する。本実施例では、発光波形の平均値は、そのデューティ（点灯時間）に比例する。したがって、したがって、表示装置の輝度の仕様値が同じなら、第1の発明によって高周波信号h（図3参照）を付加した分だけ、インパルス信号i0～i3（図3参照）のデューティを絞ることができる。

【0126】

図5は、第1の発明による動画の輪郭の濃淡を説明するための図である。図5に対応する従来例の説明図は、図32、図39および図40である。

10

【0127】

図5のA部分における時間間隔が長いパルスは、図3のインパルス信号i0～i3に対応して発光している部分であり、図5のA部分における細いパルスは、図3の高周波信号hに対応して発光している部分である。

【0128】

図5のE部分における段差1と段差3とは、人の動体視力では識別困難であるので、動画ボケとしては認識されない。このような画像の細部に至るまで、動体視力では見分けられない。結局、急峻な傾斜2のみが動画の輪郭として認識される。なお、物体が静止すれば、段差1と段差3とは消滅するので、静止視力でも段差は知覚されない。よって、物体が停止した後も、停止前と同じ発光波形でバックライトを点灯し続けて構わない。

20

【0129】

第1の発明では、高周波信号hの影響は、輪郭の両端（図5のE部分における段差1と段差3）に現れる。一方、特許文献3に記載された技術では、輪郭の中央（図40のE部分における平坦部2）に動画ボケの不具合が現れる。前者は、後者より、動画の輪郭の表示品位が改善されていることがわかる。

【0130】

図6は、第1の発明に係る領域L0の発光波形（図4参照）と、従来技術における領域L0の発光波形（図38参照）とのフーリエ級数の計算結果である。なお、図6のI部分は、図4に示す領域L0の発光波形と同じであり、図6のII部分は、図38に示した領域L0の発光波形と同じ波形である。図6のIII部分は、第1の発明、および従来例のそれぞれにおける領域L0の発光波形の高調波成分である。

30

【0131】

ところで、フリッカの最大の原因は、1次高調波、すなわち垂直周波数と同じ周波数の成分である。直流成分はフリッカの原因にならない。2次以上の高調波成分も、フリッカの発生要因としては無視できる。

【0132】

そして、フリッカ妨害の程度は、表示輝度に依存するので、図6のIII部分では、第1の発明と従来例とで、波形の平均値を同一にそろえている。この条件下で、両者の1次高調波の大きさを見比べればよい。

【0133】

図6のIII部分に示すとおり、第1の発明および従来例の発光波形の1次高調波は、それぞれ0.820および1.277である。これは、前者、すなわち第1の発明は、後者、すなわち従来例に比べて、フリッカが低減されていることを意味する。

40

【0134】

なお、2次以上の高調波成分のフリッカへの影響はほぼ無視できるので、高周波信号hの周波数は、垂直周波数の2倍以上が望ましい。

【0135】

第1の発明において高周波信号hに対応する発光成分は、臨界融合周波数CFFより高い周波数で点滅するので、フリッカの原因にはならない。しかし、高周波信号hは、バックライトの発光輝度に寄与する。

50

【0136】

つまり、高周波信号hによる発光は、容易に知覚される。その分、インパルス信号i0～i3に対応する発光輝度が下げられる。これにより、フリッカ妨害が抑制される。これが、第1の発明において図35の点灯信号発生回路10を点灯信号発生回路10aに置き換えた効果である。

【0137】

また、高周波信号hによる発光は、いわば擬似的なホールド型発光と言える。そこで、以下、高周波信号hのような制御信号、あるいはその信号による発光波形を、擬似ホールドパルスと呼ぶことにする。

【0138】

また、第1の発明によれば、複数の種類のランプ、つまりインパルス型発光のランプとホールド型発光の出力光を、導光板9a（図1）内部で混合させる必要がない。このため、第1の発明によれば、輝度ムラや色度ムラを招きにくいという利点が得られる。

【0139】

さらに、スイッチは、ディジタル回路で制御しやすく、また、スイッチ自身は、ONでもOFFでも電力を消費しない。たとえば、バイポーラトランジスタでスイッチングする場合、飽和領域でも遮断領域でも、大きなコレクタ損失は発生しない。よって、第1の発明によれば、ヒートシンクなどの放熱設計が不要になるだけでなく、低消費電力化にも貢献できる。

【0140】

これは、D級増幅回路の効率が高いことと同じ理由による。ただし、本発明は、表示装置の光源をD級増幅で調光することではなく、D級増幅の特長を生かした光源の制御方法に関するものである。

【0141】

また、第1の発明は、図35の点灯信号発生回路10に手を加えているだけなので、従来例に対するコストアップはわずかである。さらに、ゲートラインに沿って分割された導光板9aなどの大型の部材や、スイッチ11などの電力回路周辺部材は、コストのかかる部材ではあるが、図35に示した従来のLCDにおける部材をそのまま流用できる。

【0142】

なお、第1の発明は、導光板の分割を妨げるものではない。すなわち、第1の発明において、従来例同様、導光板を複数の領域に分割し、各領域を別系統のランプで照明してもよい。

【0143】

つまり、図35に示すLCDのように、複数のランプ8iが、導光板9aの領域L0～L3を照明すべく4系統に分割されており、各領域L0～L3における点灯／消灯が、点灯信号p0～p3によって独立に制御されるように構成してもよい。さらに、インパルス信号i0～i3のそれぞれの立ち上がりタイミングを、液晶パネル5において映像が走査されるタイミングに応じて、独立に制御してもよい。

【0144】

なお、導光板9aを分割する系統数は、4つに限定されるものでない。また、1つの領域を照らすランプの数も、2つに限定されるものではない。

【0145】

〔第1の発明の他の実施例〕

図7は、図1の点灯信号発生回路10aの他の構成例（「実施例1の2」とする）である。図2との違いは、2つの設定手段203a・203rを、1つの設定手段203に統合し、2つの一致比較器204a・204rを、1つの一致比較器204に統合したことである。図7のカウンタ202pは、一致比較器204の正論理の出力信号でクリアされる。しかし、その機能は、図2と同じである。なお、図7においては、図2と同一の機能および構成を有する部材に同一の参照番号を付している。

【0146】

10

20

30

40

50

実施例 1 の 2 では、擬似ホールドパルス信号 h の周期とデューティとを、各々、設定手段 203・203 f によって調整できる。なお、擬似ホールドパルス信号 h の位相は調整できない。しかし、擬似ホールドパルス信号 h は、垂直同期信号 v s に非同期に発せられる高周波信号なので、その位相によって画質が変化することはないので全く問題ない。

【0147】

図 7 に示す実施例 1 の 2 によれば、点灯信号発生回路 10 a の規模を実施例 1 の 1 (図 2) より抑えることができる。すなわち、実施例 1 の 2 によれば、実施例 1 の 1 における設定手段 203 a および一致比較器 204 a・204 r を省略することが可能となる。

【0148】

図 8 は、図 1 の点灯信号発生回路 10 a のさらに他の構成例 (「実施例 1 の 3」とする) である。図 7 に示した点灯信号発生回路 10 a との違いは、PWM (パルス幅変調) 方式の調光機能を追加したことである。

【0149】

映像がまぶしすぎる場合、映像信号の振幅を絞ると、黒つぶれが発生したり、量子化雑音が増加したりする。それを防ぐため、表示装置が備えるランプの出力を絞るのが一般的である。画質改善と調光機能とを両立させなければ、表示装置の商品価値が損なわれる。そこで、実施例 1 の 3 では、画質改善と調光機能とが両立されている。

【0150】

図 8 に示すように、実施例 1 の 3 の点灯信号発生回路 10 a は、正論理の信号でクリアされるカウンタ 302 p、カウント周期および点灯時刻の設定手段 303 と、消灯時刻設定手段 303 f と、一致比較器 304 と、SR フリップフロップ 305 とを備えている。また、点灯信号発生回路 10 a は、AND ゲート 111…を備えている。図 8 においては、図 7 と同一の機能および構成を有する部材に同一の番号を付している。

【0151】

SR フリップフロップ 305 は、PWM 調光信号 d を AND ゲート 111…に出力するものである。AND ゲート 111…は、PWM 調光信号 d と、OR ゲート 110…との出力信号の論理積を取り、その結果を点灯信号 p0～p3 の出力端子 106…に出力する。

【0152】

PWM 調光信号 d の発生回路は、インパルス信号 i0～i3 や擬似ホールドパルス信号 h の発生回路に似ている。しかし、各信号の周波数と機能は、全く異なる。

【0153】

つまり、インパルス信号 i0～i3 は、垂直同期信号 v s と同じ周波数、たとえば 60 Hz の信号である。一方、擬似ホールドパルス信号 h は、臨界融合周波数 CFF を越える周波数、たとえば 600 Hz の信号である。PWM 調光信号 d は、擬似ホールドパルス信号 h より十分高い周波数、たとえば 600 kHz の信号である。このため、カウンタ 302 のビット長は、カウンタ 102 やカウンタ 202 p のビット長より短くてもよい。

【0154】

図 9 は、図 8 の回路の各部分、すなわち垂直同期信号 v s、インパルス信号 i0、擬似ホールドパルス信号 h、PWM 調光信号 d、ランプの点灯信号 p0 の動作波形を示す図である。なお、PWM 調光信号 d とランプの点灯信号 p0 とに関しては、一部を抜き出し、時間軸を拡大して描いている。

【0155】

設定手段 303・303 f を用いて PWM 調光信号 d のデューティを絞れば、インパルス信号 i0～i3 と擬似ホールドパルス信号 h との間における関係を維持したまま、すなわち表示品位を維持したまま、ランプの調光を絞ることができる。

【0156】

さらに、PWM 調光信号 d の周波数を擬似ホールドパルス信号 h の周波数より、たとえば 3 桁高くすれば、PWM 調光信号 d の位相を管理しなくても、調光誤差は 0.1% (1/1000) 以下に収まる。すなわち、PWM 調光信号 d の位相の影響は、人の視力では識別できない。もちろん、PWM 調光信号 d による発光は、フリッカの原因にはならない

。

【0157】

また、PWM調光信号dの発生回路に、たとえば、PWM調光信号dの周波数の100倍、すなわち60MHzのクロックを供給すれば、100段階の調光が可能となり、きめ細かく調光可能になる。

【0158】

以上挙げた各信号の周波数は、一例に過ぎない。しかし、いずれの周波数も、今日の技術を用いて、合理的なコストで実現可能な値である。

【0159】

このように、実施例1の3によれば、画質改善と調光機能の向上とを同時に実現することができる。しかも、インパルス信号i0～i3や擬似ホールドパルス信号hのデューティを個別に調節するよりも簡単である。

10

【0160】

図10は、図1の点灯信号発生回路10aのさらに他の構成例（「実施例1の4」とする）である。図7との違いは、論理ゲート212を、垂直同期信号vsの入力端子101と、一致比較器204およびカウンタ202pとの間に追加したことである。この変更によって、カウンタ202pは、垂直同期信号vsのパルス、および一致比較器204の出力のいずれによってもクリアされるようになる。なお、図8においては、図7と同じ機能および構成を有する部材に同一の参照番号を付している。

【0161】

なお、信号の極性は、本発明を限定するものではない。各信号の極性に応じて、適切な論理ゲート212を選択すればよい。

20

【0162】

実施例1の4では、カウンタ202pは、垂直同期信号vsのパルスに同期してクリアされる。これによって、回路のデバッグが容易になる。さらに、ICの出荷検査で使用されるパターン（テストベンチ）の作成に要する手間も削減することができる。また、瞬間的な停電などで点灯信号発生回路10aが誤動作しても、1フレーム以内に確実に正常動作に復帰させることができる。これにより、誤動作が発生してから正常動作に復帰するまでに視聴者を待たせる時間が減る。

【0163】

実施例1の4において、擬似ホールドパルス信号hの周期を、垂直周期に対して十分短くすれば、論理ゲート212の挿入が画質に与える影響は、実質上、無視できる。一致比較器204がパルスを出力する頻度が、垂直同期信号vsのパルスの頻度（＝垂直周波数）より十分高ければ、実施例1の2（図7）と実施例1の4（図10）との画質の差は、ほとんどない。

30

【0164】

図11は、図1の点灯信号発生回路10aのさらに他の構成例（「実施例1の5」とする）である。これは、実施例1の2に係る遅延回路108（図7参照）を加算器113に置き換えたものである。また、実施例1の5に係る点灯信号発生回路10aにおいては、カウンタ102は、系統数（回路ブロック109の数）に関係なく1個になる。実施例1の5に係る点灯信号発生回路10aの機能と出力波形は、実施例1の2に係る点灯信号発生回路10aと同等である。

40

【0165】

実施例1の5の構成を採用すれば、たとえば、遅延時間が定数の場合、カウンタ102の数が1個で済むので、図7より回路規模を削減できる。

【0166】

以上説明したように、第1の発明によって、動画の輪郭への妨害を抑制しつつ、フリッカを低減することが可能になる。そして、フリッカを低減できれば、表示装置の大型化と高輝度化を妨げる障壁の1つがなくなる。しかも、第1の発明によれば、フリッカの低減を実現することに伴うコストの増加は少ない。信号回路の規模は若干増えるけれども、割

50

高な大物部材や電力回路は、従来のものをほぼそのまま使える。また、D級増幅の特長を生かせ、高効率である。また、第1の発明は、調光機能の実装を妨げるものではない。

【0167】

〔第2の発明〕

第2の発明は、第1の発明をより効果的に実現するための発光波形の調整方法、および調整機能を備えた表示装置に関するものである。

【0168】

図12は、第2の発明の第1の構成例（実施例2の1）に係る表示装置の発光強度の波形を示すものである。図12に示す波形（1）～（7）は、図7の設定手段103r・103f・203・203fに保持された各種設定値（パラメータ）を調節して出力できる発光波形の一例である。

10

【0169】

また、図12の波形（2）～（7）において太線でハッチングされている部分は、インパルス信号i0～i3に対応して発光している部分である。また、図12の波形（1）～（6）において細線でハッチングされている部分は、擬似ホールドパルス信号hに対応して発光している部分である。

【0170】

ここで、インパルス信号i0～i3は、垂直同期信号vsに同期して発せられるものであり、1フレーム当たり高々1本のパルスしか有さない。インパルス信号i0～i3の周波数は、たとえばNTSCの映像信号を表示する場合、約60Hzである。

20

【0171】

一方、擬似ホールドパルス発光信号hは、垂直周波数または臨界融合周波数CFFを超える周波数で発せられ、1フレーム当たり2本以上のパルスを有していてもよい。また、擬似ホールドパルス発光信号hは、必ずしも垂直同期信号vsに同期していなくてもよい。

【0172】

また、図12の波形（1）は、インパルス発光成分を全く含んでおらず、擬似ホールドパルス発光成分のみからなる。フリッカを防ぐためには、この擬似ホールドパルス発光成分の周波数を、臨界融合周波数CFFより高く設定すればよい。そのときの画質は、ホールド型発光の表示装置、図33とほぼ同じになる。なお、この波形（1）でランプを点灯すること自体は、公知の技術である。

30

【0173】

さらに、図12の波形（7）は、擬似ホールドパルス発光成分を全く含まない。これは、非特許文献1などに記載されているインパルス型発光波形と同じものである。すなわち、波形（7）を用いてランプを点灯すること自体も公知である。

【0174】

そして、図12の波形（1）から波形（7）に向かって、徐々にインパルス成分の発光時間が長く、すなわちパルスが太くなり、擬似ホールドパルスの本数が減る。このうち、静止画の表示に最適なのは図12の波形（1）、動画の表示に最適なのは波形（7）である。しかし、一般的な映像信号には、静止画と動画が混在している。したがって、波形（1）と波形（7）との間で、好ましい波形を選択すればよい。

40

【0175】

すなわち、第2の発明に係る表示装置は、表示装置の設計者、生産要員、取り付け業者、または視聴者などが、用途や映像信号のソース、または視聴者の嗜好その他に応じて、図12の波形（1）と波形（7）との間で適切な波形を選択できるものである。特に実施例2の1は、インパルス成分の幅と擬似ホールドパルス成分の本数とを調整するものである。すなわち、実施例2の1においては、擬似ホールドパルス発光成分の発光時間（パルス幅）を固定する一方、その擬似ホールドパルス成分の周波数（発光する頻度）を調整する。そのように調整するための画質調整手段として、DIPスイッチ、可変抵抗のつまみ、赤外線リモコンその他の構成を採用できる。

50

【0176】

また、映像信号の入力端子毎に、望ましい発光波形が選択されるようにしてもよい。たとえば、RCAコネクタから入力された映像を、図12の発光波形(6)に基づき表示する一方で、高密度D-SUB15ピン(以下D-SUB)コネクタから入力された映像を、発光波形(2)に基づき表示するようにしてもよい。なぜなら、RCAコネクタには、VCR、DVDプレーヤ、ゲーム機など、動画の多い映像ソースをつなぐことが多く、D-SUBコネクタには、PCなど、静止画の多い映像ソースをつなぐことが多いからである。

【0177】

ここで、視聴者がRCA入力からD-SUB入力に映像入力を切り替える場合、発光波形を波形(6)から波形(2)へ瞬時に切り替えると、突然画質が変わり、視聴者を戸惑わせる恐れがある。したがって、発光波形(6)→(5)→(4)→(3)→(2)と徐々に切り替えれば、発光波形を切り替えたことが視聴者に気づかれずに済む。

10

【0178】

また、発光波形を波形(1)から波形(7)へ(またはその逆に)突然切り替えると、画質が突然変わってしまい、視聴者を驚かせる恐れがある。第2の発明によれば、波形(1)と波形(7)との中間状態、すなわち波形(2)から波形(6)の波形を順次出力することで、画質が突然変化して視聴者を驚かせる恐れをなくすることができる。

【0179】

図13は、第2の発明の第2の構成例(「実施例2の2」とする)による表示装置の発光波形を示す図である。上述した実施例2の1は、1フレーム当たりの擬似ホールドパルスの本数を変更することで、発光波形および画質を調整するものである(図12参照)。それに対し、実施例2の2は、擬似ホールドパルスのデューティを変えて調整することで、発光波形および画質を調整するものである。すなわち、実施例2の2では、擬似ホールドパルス成分の周波数(発光する頻度)を固定する一方、擬似ホールドパルス成分の発光時間(パルス幅)を調整する。それ以外は、実施例2の1と同様の構成が実施例2の2でも採用されている。

20

【0180】

実施例2の1(図12)では、極端に細いパルスを出力する必要がないので、スイッチングノイズ対策が楽である。一方、実施例2の2(図13)では、擬似ホールドパルスの周波数を変更する必要がないので、水平走査周波数などとの干渉によるビート対策が楽である。実施例2の1および実施例2の2のうちいずれを採用するかは、設計者の裁量の範囲内である。

30

【0181】

第2の発明によれば、表示装置の用途や映像信号のソース、または視聴者の嗜好その他に応じて、従来よりもきめ細かく画質を調整することができる。しかも、一種類のランプ8i(図1)のスイッチ11(図1)を制御するだけで、発光波形、たとえば波形(1)から波形(7)(図12または図13参照)を滑らかに切り替えることができる。

【0182】

〔第3の発明〕

40

本出願に係る第3の発明について、図14～図21に基づき説明する。

【0183】

さて、図1の表示装置(第1の発明)と、図35の表示装置(従来例)の輝度の仕様値が同じなら、図1と図35の電源回路7の平均電力容量は、同一でよい。しかし、第1の発明では、全系統のスイッチ11が同時に導通状態になり、ランプ8iがすべて同時に点灯し、導光板9aの全領域L0～L3が発光する瞬間がある。これでは、図1の電源回路7の瞬間最大電力容量は、図35の電源回路7のそれを上回ってしまう。負荷(ランプの消費電力)の平均値は同じでも、瞬間値は上回るからである。また、電源回路の定格性能は、デジタル回路のゲート規模と違い、コストアップに直結する。

【0184】

50

一般に、電力回路は、信号処理回路、特にデジタル信号処理回路と比較して、安全性や信頼性の検証に手間が掛かる。このため、商品寿命の短い市場に製品を投入するには、ソフトウェアとデジタル回路のみをカスタマイズし、アナログ回路と電力回路は、動作検証済みの汎用回路を採用するのが常套手段になっている。また、むやみに電源回路に設計変更を加えると、商機を失い、在庫を抱える危険がある。

【0185】

第3の発明は、以上の問題を鑑みてなされたものである。すなわち、第3の発明は、電源回路周辺のコストアップの抑制を目的とするものである。

【0186】

第3の発明は、ランプが複数の系統に分割され、各系統を個別に制御可能な回路構成になっている表示装置において、その系統毎に、擬似ホールドパルス信号hの発光タイミングをずらすものである。

【0187】

図14は、第3の発明に係るLCDの構成を示すブロック図である。図14に示すように、第3の発明にかかるLCDは、第1の発明に係る点灯信号発生回路10a(図1)を点灯信号発生回路10bに置き換えたものである。なお、図14においては、図1と同一の機能および構成を有する部材に、同一の参照番号を付している。

【0188】

図15は、図14の点灯信号発生回路10bの一構成例(「実施例3の1」とする)を示す図である。図15において、参照番号101、102、103r、103f、104r、104f、105、107、108、109のそれぞれが付された部材の動作は、図7において同一の番号が付された部材の動作と同じである。これらは、垂直同期信号vsに同期したインパルス信号i0~i3を発生させる。

【0189】

また、図15に示すように、点灯信号発生回路10bは、カウンタ202p、設定手段203、一致比較器203f・204・204f、およびSRフリップフロップ205を備えており、回路を構成する部材の個数が図7に示す点灯信号発生回路10aよりも増えている。しかしながら点灯信号発生回路10bの動作と機能は、図7の点灯信号発生回路10bと同じである。これらは、臨界融合周波数CFFより高い周波数の擬似ホールドパルス信号を発生させる。

【0190】

以下、第3の発明に係る点灯信号発生回路10bについて、より具体的に説明する。図15に示すように、点灯信号発生回路10bは、時間差設定手段207と、遅延回路208とを備えている。なお、図15においては、点線により同一の回路ブロック209を記載している。さらに、点灯信号発生回路10bは、ORゲート110…と、点灯信号p0~p3の出力端子106…とを備えている。

【0191】

時間差設定手段207は、擬似ホールドパルスの系統間の発光時刻のずれを保持するものである。また、設定手段107は、1フレームの4分の1の時間を保持するものである。しかし、第3の発明において、設定手段107は、必ずしも擬似ホールドパルスの周期の4分の1でなくてもよい。たとえば、4分の3でもよい。

【0192】

また、実施例3の1に係る点灯信号発生回路10bは、回路ブロック209を4系統有している。4系統の回路ブロック209の各々は、時間差設定手段207と遅延回路208とによって、所定の時間差を保ちながら同時に動作する。このため、系統毎に位相のずれた4つの擬似ホールドパルス信号h0~h3を発生させることができる。この点が、第3の発明(図15参照)と第1の発明(図7参照)との相違点である。

【0193】

ORゲート110…のそれぞれは、垂直同期信号vsに同期したインパルス信号i0~i3のそれぞれと、擬似ホールドパルス信号h0~h3のそれぞれとの論理和をとり、点

灯信号 $p_0 \sim p_3$ の出力端子 106…のそれぞれに出力する。インパルス信号と擬似ホールドパルス信号を合成する目的は、第1の発明（図7）と同様である。

【0194】

図16は、垂直同期信号 v_s 、インパルス信号 $i_0 \sim i_3$ 、擬似ホールドパルス信号 $h_0 \sim h_3$ 、およびランプの点灯信号 $p_0 \sim p_3$ のそれぞれの波形を示す図である。なお、図16においては、図3と同様の方法により波形を表記している。なお、第3の発明により点灯信号発生回路10bを採用したことに伴い、擬似ホールドパルス信号の数が増えている。

【0195】

図17は、導光板9aの領域 $L_0 \sim L_3$ （図14参照）の発光波形と、発光電力の入力端子6から電源回路7に流れる電力 P の波形とを示す図である。なお、図17は、図4と同様の表記方法により、発光波形と電力とを示している。また、図17において、太線でハッチングされている部分は、インパルス信号 $i_0 \sim i_3$ に対応して発光している部分であり、細線でハッチングされている部分は、擬似ホールドパルス信号 $h_0 \sim h_3$ に対応して発光している部分である。

【0196】

図17の総点灯電力 P を、図4の総点灯電力 P と比較すると、瞬間最大消費電力が8.0から6.0に減っている。これは、同時に導通するスイッチ11（図1、図14参照）が4系統から3系統に減ったからである。それに伴い、同時に点灯するランプの個数の最大値も、8個から6個に減っている。

【0197】

このように第3の発明によれば第1の発明よりも総点灯電力 P を低減できるので、電源回路7（図14）としては、第1の発明に用いる電源回路よりも性能の低いもので十分であり、小型で安価な電源回路を採用できる。これは、第3の発明、すなわち点灯信号発生回路10bを採用したことによる効果である。

【0198】

図18は、第3の発明による効果を説明するための図である。すなわち、第3の発明によれば、瞬間最大消費電力だけではなく、電源回路に流れる高調波をも低減できるという効果が奏される。以下より具体的に説明する。

【0199】

図18の（I）部分は、第1の発明における総点灯電力 P （図4参照）と同じ波形である。図18の（II）部分は、第3の発明における総点灯電力 P （図17参照）と同じ波形である。さらに、図18の（III）部分は、（I）部分に示す波形と（II）部分に示す波形とに関して高調波成分を計算した結果を示す図である。

【0200】

図6の計算結果と違い、図18の（III）部分に示す計算結果では、高次の高調波にも注目しなければならない。すなわち、第1の発明では、最大2.667あった高調波が、第3の発明では、最大1.106まで低減されていることがわかる。これより、第3の発明を適用すれば、第1の発明より、電源回路に流れる高調波を抑制できることがわかる。

【0201】

電源回路7（図14参照）に流れる高調波が減少すれば、ノイズが減るので、他の回路が誤動作しにくくなる。たとえば、TVチューナが拾うノイズが減り、表示品位が向上する。また、電源回路に欠かせない部品である電解キャパシタ（図示せず）に流れるリップル電流が減り、キャパシタにおける発熱が減るので、電源回路の寿命が延びる。

【0202】

特に、図14のランプ8iにLEDを採用した場合、電源回路7の寿命が大きな問題になる。一般的に、LEDの寿命は、白熱ランプや蛍光ランプより長く、そのLEDより先に電源回路の寿命が尽きるようでは、商品価値が損なわれるからである。したがって、第3の発明を適用して電源回路7の長寿命化を実現することは、ランプ8iとしてLEDを採用した場合に特に有効である。

【0203】

なお、垂直同期信号 v_s に同期したインパルスに基づく発光タイミングを、ゲートラインの走査に合わせてずらすため、従来例（図35参照）において、ランプの点灯回路は、複数系統に分かれていた。そして、第3の発明（図14参照）によれば、従来の回路構成をそのまま活用して点灯回路とすることで、従来例（図35）からのコストアップはわずかで済む。

【0204】

さらに、電源回路7（図14）にDC/DCコンバータを採用した場合、すなわち第3の発明とDC/DCコンバータとを組み合わせた場合、以下のような効果が奏される。

【0205】

再び図17の総点灯電力 P を、図4の総点灯電力 P と比較する。いずれも、瞬間最小消費電力は2.0である。しかしながら前者（第3の発明）の場合、電力が最小になるのは一瞬である。一方、後者（第1の発明）では、電力が最小になる状態が、より長い時間続いている。これは、定格より負荷が小さくなると、効率が低下する電源回路、すなわちDC/DCコンバータを採用した場合、前者の方が後者より省電力を実現できることを意味する。

【0206】

また、DC/DCコンバータは、極端に負荷が減ると、スイッチングが停止して誤動作することさえある。この現象を、図19および図20を用いて説明する。図19は、第1の発明のみ適用した場合における領域 $L_0 \sim L_3$ の輝度および総点灯電力 P の波形を示す図である。また、図20は、第1の発明に加えて第3の発明を適用した場合における領域 $L_0 \sim L_3$ の輝度および総点灯電力 P の波形を示す図である。なお、図19および図20の波形を検出する際には、図4や図17の波形を検出する際よりも小さなデューティで、点灯信号発生回路10bを動作させている。

【0207】

なお、総点灯電力 P は、領域 $L_0 \sim L_3$ における消費電力を合計した電力である。また、図19の総点灯電力 P の平均値と、図20の総点灯電力 P の平均値とは、等しくなるように記載されている。

【0208】

図19における総点灯電力 P の波形を参照すればわかるように、該波形には、領域 $L_0 \sim L_3$ の全てが同時に消灯する時間が存在する。つまり、電力負荷が間欠的に途切れている。それに対し、図20における総点灯電力 P の波形を参照すればわかるように、第3の発明に係る点灯信号発生回路10bを用いれば、常に領域 $L_0 \sim L_3$ のうちいずれかが点灯している。すなわち、常に電力負荷が存在する。

【0209】

このように、第3の発明によれば、全系統が同時に消灯する影響を回避あるいは低減できるので、電源回路を安定して動作させることができる。さらに、低負荷でもバックライトを運転させられるので、バックライトの調光範囲を拡大することもできる。

【0210】

図21は、図14の点灯信号発生回路10bに係る他の構成例（「実施例3の2」とする）を示す図である。図21の点灯信号発生回路10bと図15の点灯信号発生回路10bとの違いは、図21の擬似ホールドパルス発生回路209の系統数が、図21のインパルス型発光回路109の系統数より少なくなっている点にある。すなわち、図21の点灯信号発生回路10bにおいては、擬似ホールドパルス発生回路209は2系統（ $h_0 \cdot h_1$ ）存在する一方、インパルス型発光回路109は4系統（ $i_0 \sim i_3$ ）存在する。

【0211】

なお、ORゲート110…によって、擬似ホールドパルス信号 h_0 は、インパルス信号 i_1 および i_3 と合成され、擬似ホールドパルス信号 h_1 は、インパルス信号 i_0 および i_2 と合成される。なお、図21においては、図15における各部材と同一の機能および構成を有している部材に、同一の参照符号を付している。

【0212】

図21の点灯信号発生回路10bによっても、擬似ホールドパルス信号h0・h1の発光時刻に時間差を与えられる。しかも、図15（実施例3の1）の回路よりも回路ブロック209の個数が減った分だけ、ゲート規模を小さく押さえられる。さらに、インパルス型発光回路109の系統数、すなわち（導光板9a（図14）の分割数）が多くなればなるほど、ゲート規模の削減効果が大きくなる。

【0213】

したがって、実施例3の2によれば、同時に点灯または消灯される系統の数を低減したり、電源回路に流れる高調波を抑制したりする効果が多少減るものの、導光板9aの分割数が多ければ、ゲート規模の削減効果が大きくなるので、実施例3の1より実施例3の2の方が実用的になる。

10

【0214】

実施例3の1と実施例3の2とのいずれを選択するかは、点灯信号発生回路10bのゲート規模と、電源回路7の瞬間最大定格その他の兼ね合いを検討した上で決定すればよい。

【0215】

以上のように、第3の発明によって、電源回路の瞬間最大定格を低減し、スイッチング動作に伴う高調波を低減できるという効果が得られる。また、ランプを点灯させる電源回路を安定して動作させることができるという効果が奏される。しかも、これらの効果を得ることに伴うコストアップは小さい。

20

【0216】

〔第4の発明〕

本出願に係る第4の発明について、図22～図25に基づき説明する。

【0217】

第3の発明の実施例3の1（図15参照）によれば、図14の点灯信号発生回路10bにおいては、設計上、3系統を超えるスイッチ11を同時に導通させることはない。しかし、回路の誤動作を考慮せずに商品を設計することはできない。

【0218】

つまり、表示装置がTVならチャンネルを切り替える瞬間や電波の状態が悪い時に、表示装置がPCのディスプレイなら解像度を変更する時に、表示装置がモバイル機器のディスプレイならバッテリーの残量が尽きる直前に、垂直同期信号vsが乱れて、表示装置が予期しない動作をする可能性がある。そしてそのような誤動作をした瞬間、図14のスイッチ11の多くが導通し、電源回路7に大きな負荷が掛かる恐れがある。しかも、通常の使用状況においても、電源回路7が誤動作する頻度はそれほど低くない。

30

【0219】

また、インパルス型発光のバックライトには、瞬間最大定格の大きなランプが使われる。たとえば、図34のA部分と図40のA部分とを比較すればわかるように、インパルス型発光のバックライトの瞬間輝度は、ホールド型発光のバックライトの瞬間輝度より大きい。この例では、2倍に達する。インパルス型発光の採用によって、バックライトの発光時間を短く制限すると、平均輝度を維持するために、瞬間輝度を引き上げる必要が生じるのである。

40

【0220】

以上の理由で、万が一、図14の点灯信号発生回路10bが誤動作し、1フレーム以上の間、全ランプを同時に点灯させてしまうと、瞬間的とは言え、視聴者を強力な閃光にさらし、視聴者に不愉快な思いをさせてしまう。

【0221】

第4の発明は、以上の問題を鑑みてなされたものである。すなわち、第3の発明の回路の誤動作対策に関するものである。

【0222】

すなわち、第4の発明は、実際にランプを発光させる前に、導通状態になるスイッチの

50

個数を数え、その数が所定の許容範囲内でない場合、強制的に発光を停止させることで、不適切な発光を未然に防ぐものである。以下、第4の発明についてより具体的に説明する。

【0223】

図22は、第4の発明に係るLCDの構成を示すブロック図である。図22に示すように、第4の発明に係るLCDは、点灯信号発生回路10bとスイッチ11との間に、保護回路12が設けられている。この点において、第4の発明に係るLCDは第3の発明に係るLCDと異なる。なお、図22においては、図14と同一の機能および構成を有する部材に、同一の参照番号を付している

図22の点灯信号発生回路10bは、暫定の点灯信号p0～p3を保護回路12に出力する。保護回路12は、暫定の点灯信号p0～p3を監視し、異常がないことを確認後、スイッチ11に有効な点灯信号q0～q3を出力する。

10

【0224】

図23は、保護回路12の一構成例（「実施例4の1」とする）を示すブロック図である。

【0225】

図23に示すように、保護回路12は、暫定の点灯信号p0～p3の入力端子401…と、半加算器（HA:Half Adder）402…と、全加算器（Full Adder）403と、ダミーのバッファ404と、同時に発光可能な系統の数の設定手段405と、大小比較器（Magnitude Comparator）406と、ANDゲート407…と、有効な点灯信号の出力端子408…とを備えている。

20

【0226】

半加算器402および全加算器403は、同時に点灯される系統の数、言い換えるなら同時に導通するスイッチ11（図22）の個数を数える。また、バッファ404は、信号名を付け替えるためのダミーであり、実際の回路では省略してもよい。

【0227】

設定手段405は、同時に発光可能な系統の数を保持する。たとえば、図17の総点灯電力Pの波形を参照すると、最大3系統が同時に発光しているので、この発光波形を採用する場合は、系統数として「3」を設定手段405に保持させればよい。

【0228】

大小比較器406は、同時に点灯される系統の数A[2:0]が、同時に発光可能な系統の数（許容値）B[2:0]=3以下ならば、値1をANDゲート407に出力し、そうでない場合は、値0を出力する。また、ANDゲート407は、暫定の点灯信号p0～p3と大小比較器406の出力値との論理積を取って、有効な点灯信号q0～q3を出力端子408に出力する。

30

【0229】

このように、第4の発明では、各ランプの消費電力値（連続的なアナログ量）の総和を計算する代わりに、点灯する系統の個数を数えている。このため、ビット数の少ないデジタル回路で、保護回路12を実現できる。たとえば、図23の大小比較器406の精度は、わずか3ビットしかない。

40

【0230】

一般に、保護回路は、小規模であればあるほどよい。バグ、ノイズ、故障などで動作しない可能性が減るからである。また、第4の発明は、第3の発明において、スイッチ11（図14）を用いたD級増幅によってランプ8i（図14）が調光されていることを最大限に利用したものであるといえる。

【0231】

実施例4の1に係る保護回路12の構成と動作は、以上のようになっている。したがって、同時に点灯される系統の数が、許容値を超えていなければ、暫定の点灯信号p0～p3がそのまま有効な点灯信号q0～q3として出力される。この場合、第4の発明のLCDは、第3の発明のLCDと同じ動作をしているように見える。

50

【0232】

一方、同時に点灯される系統の数が、許容値を超えていれば、ランプ8 i (図22)は、強制的に消灯される。これが、第4の発明に係る保護回路12を設けたことによる効果である。

【0233】

また、実施例4の1に係る保護回路12の回路例、すなわち図23の構成は、あえて最適化されていない。このため、系統数が4でない場合でも、図23を参考に論理を変更すれば、容易に本発明の試作品を作れる。実際には、論理設計を終えてから最適化すればよい。最適化すれば、回路規模が小さくなるので、コストダウンにつながるだけでなく、保護回路自体が誤動作したり故障したりする確率が減る。なお、最適化には公知技術を使えるので、図23を最適化した回路についての詳細な説明は省略する。

10

【0234】

また、本発明においては、制御回路における論理は本質的な部分とならない。たとえば、点灯される系統数の代わりに、消灯される系統数を数え、それが所定の値を超えていなければ、ランプの点灯を停止するように制御回路を設計してもよい。その場合、論理が図23の逆になる。

【0235】

また、本発明においては、回路の実装形態は本質的な部分とならない。たとえば、第4の発明に係るLCDのブロック図である図22は、制御回路2、点灯信号発生回路10b、および保護回路12を異なるICパッケージに分けて実装することを意味するものではない。これらの回路は、すべてデジタル回路で実現できるので、1個のICで実現することは容易である。

20

【0236】

図24は、保護回路12のさらに他の構成例(「実施例4の2」とする)を示すブロック図である。

【0237】

図24に示すように、実施例4の2に係る保護回路12は、ANDゲート407aと、インバータとORゲートとからなる論理ゲート407bとを備えている。なお、図24においては、図23と同一の機能および構成を有する部材に同一の参照番号を付している。

【0238】

実施例4の2に係る保護回路12では、同時に点灯される系統の数が、許容値を超えていなければ、暫定の点灯信号p0～p3は、そのまま有効な点灯信号q0～q3として出力される。これは、実施例4の1と同じである。

30

【0239】

一方、同時に点灯される系統の数が、許容値を超えていれば、有効な点灯信号q0・q3が強制的にLowレベルに、点灯信号q1・q2が強制的にHighレベルになる。その結果、4系統のうち2系統が強制的に消灯され、残る2系統が強制的に点灯される。なお、強制的に点灯される系統数は、許容値以下にする必要がある。

【0240】

したがって、実施例4の1によって、全てのランプ8 i (図22参照)が、強制的に消灯されることにより、電源回路7 (図22参照)のスイッチング動作が不安定になる場合は、実施例4の2にかかる保護回路12の方が優れている。これは、実施例4の2に係る保護回路12によれば、同時に点灯される系統の数が許容値を超えている場合に、全てのランプを消灯させずに、いくつかのランプを強制的に点灯させられるからである。

40

【0241】

なお、実施例4の2においても、保護回路12に関して、正論理または負論理のいずれが採用されているかは本質的な部分ではない。すなわち、点灯される系統の数を数えても、消灯される系統の数を数えてもよい。

【0242】

また、図25に示すように、点灯信号発生回路10を備えているLCDに対して、保護

50

回路 12 を適用することも可能である。なお、図 25 に示す LCD は、図 22 に示す LCD に関して点灯信号発生回路 10b を点灯信号発生回路 10 に置き換えたものである。それ以外の構成に異同はない。

【0243】

すなわち、第 4 の発明に係る保護回路 12 は、点灯信号発生回路 10（図 35、図 36 参照）にも適用可能である。したがって、点灯信号発生回路 10 そのものは、本発明の範囲外であるが、保護回路 12 を具備する LCD は、本発明に含まれる。

【0244】

なお、点灯信号発生回路 10 は、〔背景技術〕欄の記載を参考にすれば容易に試作することができ、保護回路 12 は、実施例 4 の 1 または実施例 4 の 2 を参考にすれば、容易に試作できる。

10

【0245】

以上のように、第 4 の発明の保護回路を、第 3 の発明または従来例に適用すれば、回路が誤動作しても、許容限度を超える多数のランプが同時に発光する事故を防止できる。また、第 4 の発明によって追加された論理回路の規模は大きくないので、低コストおよび高い信頼性が得られる。

【0246】

〔第 5 の発明〕

本出願に係る第 5 の発明について、図 26 および図 27 に基づき説明する。

【0247】

20

図 26 は、第 5 の発明に係る LCD の構成例（「実施例 5 の 1」とする）を示すブロック図である。実施例 5 の 1 では、図 26 に示すように、スイッチ 11…とランプ 8i との間に、電流制限素子 13…が設けられている。なお、図 26 においては、図 22 と同一の機能および構成を有する部材に同一の番号を付している。

【0248】

電流制限素子 13 は、たとえば、無効電力のみを消費するインダクタやキャパシタを組み合わせて構成することができる。なお、本発明は、間欠的なパルス発光を採用しているので、有効電力を消費する抵抗器で電流制限をかける必要はない。

【0249】

たとえば、白熱ランプやハロゲンランプは、点灯時に過大な突入電流が流れる。しかしながら、電流制限素子 13 によって、その突入電流による電源回路 7 の故障を防ぐことができる。さらに、電流制限素子 13 は、ランプの故障や実装不良その他による短絡事故時に、無効電力を消費し、電力ラインの発煙や発火を防ぐ効果もある。

30

【0250】

また、電流制限素子 13 の役割は、D 級増幅回路が具備する LC パッシブフィルタとは違い、高調波を遮断することではない。そもそも、擬似ホールドパルスの周波数は、CFF を上回っているので、点灯波形を平滑化する必要はない。つまり、回路的に波形を平滑化しなくても、人の網膜上で点灯波形が平滑化される。

【0251】

それに、垂直同期信号に同期したインパルス波形の高調波を必要以上に除去すると、インパルス型発光の動画の品位改善効果が低下する。この意味でも、本発明は、単なる D 級増幅回路とは異なる。

40

【0252】

図 27 は、第 5 の発明に係る LCD の他の構成例（「実施例 5 の 2」とする）である。第 5 の発明では、図 27 に示すように、スイッチ 11…と、電源回路 7 との間に電流制限素子 13 が挿入されている。つまり、図 26 に示した LCD に対して、図 27 に示す LCD は、スイッチ 11 と電流制限素子 13 との順序が入れ替わっている点のみにおいてその構成が異なる。

【0253】

第 5 の発明に係る LCD では、点灯信号発生回路の種類は限定されない。つまり、点灯

50

信号発生回路としては、図 2 6 に示す構成のものを用いてもよいし、図 3 5 に示す構成のものを用いてもよいし、図 3 6 に示す構成のものを用いてもよい。また、保護回路 1 2 (図 2 6) も、必ずしも備えられている必要はない。

【0 2 5 4】

以上のように、第 5 の発明によれば、ランプに流れる突入電流を低減し、短絡事故から電力ラインを保護することができる。

【0 2 5 5】

〔第 6 の発明〕

本出願に係る第 6 の発明について、図 2 8 ないし図 2 9 に基づき説明する。

【0 2 5 6】

表示装置の用途が、ほとんど動画を表示する機会のない用途である場合、たとえば、各種施設の案内表示用に表示装置を用いる場合では、インパルス型発光は有害無益である。第 6 の発明は、そのような用途に好適な表示装置に関するものである。

【0 2 5 7】

図 2 8 は、第 6 の発明に係る L C D の一構成例（「実施例 6 の 1」とする）を示すブロック図である。

【0 2 5 8】

実施例 6 の 1 に係る L C D の構成を、第 4 の発明に係る L C D の構成（図 2 2）との差異を中心に説明する。実施例 6 の 1 に係る L C D では、点灯信号発生回路 1 0 b が点灯信号発生回路 1 0 c に置き換えられ、制御回路 2 から点灯信号発生回路 1 0 c へ垂直同期信号 v s が出力されていない。また、導光板 9 は、領域 L 0 ～ L 3 に分割されていない。

【0 2 5 9】

これに伴い、スイッチ 1 1 とランプ 8 i との間における接続形態に関して、さらに自由度が上がる。たとえば、図面の上の方にあるスイッチ 1 1 が、導光板 9 の上部にあるランプを制御する必要はない。すなわち、図 2 8 に示すように、信号線 p 0 が、上から 1 番目と 5 番目にあるランプ 8 i を制御するようにしてもよい。また、図 2 8 においては、図 2 2 における部材と同一の機能および構成を有する部材に同一の参照符号を付している。

【0 2 6 0】

図 2 9 は、図 2 8 の L C D に設けられた点灯信号発生回路 1 0 c の構成を示すブロック図である。図 2 9 に示す点灯信号発生回路 1 0 c の構成を、第 3 の発明に係る点灯信号発生回路 1 0 b (図 1 5 参照) の構成との相違点を中心に説明する。

【0 2 6 1】

図 2 9 に示すように、点灯信号発生回路 1 0 c は、カウンタ 2 0 2 p …と、カウント周期と点灯時刻との設定手段 2 0 3 と、消灯時刻設定手段 2 0 3 f と、一致比較器 2 0 4 …・2 0 4 f …と、S R フリップフロップ 2 0 5 …と、時間差設定手段 2 0 7 と、遅延回路 2 0 8 …とを備えている。なお、図 2 9 においては、点線により同一の回路ブロック 2 0 9 を記載している。また、点灯信号発生回路 1 0 c は、暫定の点灯信号 p 0 ～ p 3 の出力端子 1 0 6 …を備えている。

【0 2 6 2】

以上の回路の動作は、第 3 の発明に係る擬似ホールドパルス h 0 ～ h 3 の発生回路 (図 1 5 参照) と同じである。また、暫定の点灯信号 p 0 ～ p 3 は、臨界融合周波数 C F F より高く設定しなければならない。その設定の仕方も、第 3 の発明と同様である。

【0 2 6 3】

すなわち、第 6 の発明に係る点灯信号発生回路 1 0 c は、垂直同期信号 v s に同期するインパルス成分を発生させる機能を持たないことを除いて、第 3 の発明に係る点灯信号発生回路 1 0 b (図 1 5 参照) と同様の動作をする。

【0 2 6 4】

また、第 6 の発明によれば、擬似ホールドパルスの発生回路 2 0 9 が複数系統あって、各系統の発光タイミングは、遅延回路 2 0 8 によって所定の時間差でずらされる。このため、点灯電力のピークが分散されるので、電源回路 7 の定格を引き下げられる。さらに、

電源回路に流れる高調波も低減される。

【0265】

さらに、実施例6の1によれば、保護回路12が設けられているので、点灯信号発生回路10cが誤動作しても、電源回路に電氣的衝撃が加わらない。

【0266】

なお、実施例6の1においても、点灯信号発生回路10cにおいて正論理または負論理のいずれが採用されているかは問題ではない。すなわち、点灯される系統の数を数えてもよいし、消灯される系統の数を数えてもよい。

【0267】

さらに、実施例6の1において、消灯前後の消費電力が電力容量が電源回路7の電力容量以内に収まるのであれば、強制的に消灯される系統は、全系統であっても、一部の系統であってもよい。

【0268】

図30は、第6の発明に係るLCDの他の構成例（「実施例6の2」とする）を示すブロック図である。

【0269】

図30に示すように、実施例6の2に係るLCDでは、保護回路12が省略されている。したがって、点灯信号p0～p3は、保護回路を介することなく、直接スイッチ11…に入力されている。なお、その他の点灯信号発生回路10cの機能と動作は、実施例6の1と同様である。

【0270】

そもそもLCDは、携帯可能な、いわゆるモバイル機器向けの表示装置として登場したものである。そのような用途では、動画ボケは、現在、問題にされていない。よって、垂直同期信号vsに同期するインパルス成分はLCDに不要である。

【0271】

また、ランプ8iの出力は、据え置き型の表示装置より低く、個数も少ない。このため、電源回路7に、全ランプ8iをデューティ100%で点灯できる性能を持たせても、何の問題もない。その場合、実施例6の2のように、保護回路12を省略できる。

【0272】

実施例6の1と実施例6の2のどちらを採用するかは、LCDの用途を考慮した上で決定すればよい。

【0273】

ところで、モバイル機器では、電池の駆動時間を延ばすため、リニアレギュレータ（シリーズレギュレータ）よりDC/DCコンバータ（スイッチングレギュレータ）が用いられることが多い。

【0274】

そして、DC/DCコンバータは、定格より電力負荷が小さくなると、電池の利用効率が低下する。つまり、電力負荷の変動が少ない方が、その電力変換効率を高くしやすい。典型的な使用条件での電力負荷の大きさに合わせて、DC/DCコンバータを構成できるからである。これは、第6の発明によって、電力負荷を分散させ、平均化させれば、省電力化にもつながることを意味する。

【0275】

また、DC/DCコンバータは、極端に電力負荷が減ると、誤動作することさえある。これは、電力負荷がなくなると、DC/DCコンバータのスイッチング動作が停止するからである。

【0276】

図31は、従来のPWM調光の動作波形である。図31において、p0～p3は、各系統の発光波形であり、Pは、全系統の総点灯電力である。図31の総点灯電力Pの波形を参照すると、頻繁に負荷がなくなっていることがわかる。これでは、DC/DCコンバータの動作が不安定になる恐れがある。電源回路が不安定になれば、映像信号にノイズが乗

って、いわゆる S N R（信号と雑音の電力の比率）が低下する。

【0277】

一方、図32は、第6の発明に係るLCDの動作波形である。図32の各グラフの意味は、図31と同じである。図32の総点灯電力Pの波形を参照すればわかるように、負荷が皆無になる瞬間がなくなっている。このため、従来例（図31）より、DC/DCコンバータの動作が安定する。

【0278】

以上述べたように、第6の発明によれば、総点灯電力のピークを分散させることで、電源回路7に流れる電流の高調波を低減し、負荷電流を均一化できる。本発明によって、高効率の電源回路を容易に設計できるようになる。また、電源回路の動作の安定化させることもできる。

10

【0279】

〔液晶表示装置の構成〕

蛍光ランプは、点灯と消灯を繰り返すたびに放電電極が劣化し、寿命が縮む。したがって、本発明におけるインパルス型発光に向けたランプは、半導体発光素子、たとえば、LEDが挙げられる。

【0280】

また、本発明を実施するには、複数の絵素が形成された非発光パネルが必要になる。そのパネルとしては、現在、液晶パネルが一般的である。特に、直視型液晶表示装置の場合、透過型液晶パネルを背後からバックライトで照明する構成にすれば、高画質化を図りやすい。また、アクティブマトリクス型液晶表示装置は、アナログ多階調表示が可能で、各ゲートラインが順次選択・走査されるので、本発明にとって好適である。

20

【0281】

以上述べたように、本発明によって、アクティブマトリクス透過型液晶表示装置の高画質化を図ることができる。

【0282】

なお、インタレース（飛び越し）走査する場合は、フレームをフィールドに置き換えてもよい。また、カラーLCDでは、RGB3個の液晶セルを1つのピクセル（絵素）とみなしてもよい。また、1本のインパルス型発光を、高周波のPWM調光によって絞り、複数本としてもよい。インパルス発光が複数の閃光に分かれても、インパルス成分としては1つである。

30

【0283】

なお、本発明の画像表示装置は、映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する光源体とを備えているものであって、上記光源体は、上記映像信号の1フレームに1回発せられるパルス成分（以下パルス成分i）と、フレーム周波数を上回る頻度で発せられるパルス成分（以下パルス成分h）とが混合された発光によって、上記画像表示手段を照明するものであってもよい。

【0284】

また、上記パルス成分iの発光時間は、上記パルス成分hの発光時間よりも長くてもよい。

40

【0285】

また、上記パルス成分hの発光時刻は、上記パルス成分iの発光時刻に対して、固定の関係ではなくてもよい。

【0286】

また、上記パルス成分hの発光頻度は、1フレーム周期当たり2回以上であってもよい。

【0287】

また、上記パルス成分hの発光頻度は、臨界融合周波数を上回っていてもよい。

【0288】

また、上記パルス成分iの発光と、上記パルス成分hの発光は、同じ電力（仕事率、単

50

位時間当たりのエネルギー)を光源体に供給してなされてもよい。

【0289】

また、上記パルス成分 i の発光と、上記パルス成分 h の発光は、物理的に同一の光源体によってなされてもよい。

【0290】

また、上記パルス成分 i と上記パルス成分 h との混合は、論理回路によってなされてもよい。

【0291】

また、上記パルス成分 i の発生回路と、上記パルス成分 h の発生回路とは、いずれもデジタル回路で構成され、後者パルス成分 h を発生させる回路のビット幅は、前者パルス成分 i を発生させる回路のビット幅より小さくてもよい。

10

【0292】

また、上記パルス成分 i および上記パルス成分 h の発光波形を、両パルス成分の周波数より十分高い周波数で間欠化する調光機能を持つ光源体を画像表示装置に設けてもよい。

【0293】

また、本発明の画像表示装置は、上記パルス成分 h の発光時間を固定する一方、発光頻度を増減させることで、画質を連続的に調整する機能を有していてもよい。

【0294】

また、本発明の画像表示装置は、上記パルス成分 h の発生頻度を固定し、発光時間を増減させることで、画質を連続的に調整する機能を有していてもよい。

20

【0295】

また、本発明の画像表示装置は、映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する K 個 ($K \geq 2$ 、K は整数) の光源体とを備えているものであって、上記 K 個の光源体は、上記映像信号の 1 フレームにつき 1 回発せられるパルス成分 i と、フレーム周波数を上回る頻度で発せられるパルス成分 h とを混合して得られる発光波形によって、上記映像表示手段を照明するものであるとともに、独立に発光を制御可能な N 個 ($2 \leq N \leq K$ 、N は整数) の系統にグループ分けされ、上記パルス成分 i の発光時刻は、上記 N 個の系統毎に、映像が走査されるタイミングに応じて制御される構成であってもよい。

【0296】

また、上記パルス成分 h の発光時刻は、上記 N 個の系統毎に、互いに点灯時刻が分散するように制御されていてもよい。

30

【0297】

また、上記パルス成分 h の発光時刻は、M 個 ($2 \leq M \leq N \leq K$ 、M は整数) の系統毎に、互いに点灯時刻が分散するように制御されていてもよい。

【0298】

また、本発明の画像表示装置においては、有効な映像が画像表示手段にて表示されている間、具備する光源体がすべて同時に点灯する時間がなくともよい。

【0299】

また、本発明の画像表示装置においては、有効な映像が画像表示手段にて表示されている間、具備する光源体がすべて同時に消灯する時間がなくともよい。

40

【0300】

また、本発明の画像表示装置は、上記パルス成分 i およびパルス成分 h の発生回路と、光源体の発光を制御するスイッチとの間に保護回路を具備し、上記保護回路は、上記発生回路の出力信号のうち、同一の論理状態にある信号の本数を数え、その本数を所定の許容値と比較し、許容範囲内になれば、一部またはすべての光源体を消灯するものであってもよい。

【0301】

また、本発明の画像表示装置は、映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明する K 個 ($K \geq 2$ 、K は整数) の光源体とを備えているものであって

50

、上記K個の光源体は、上記映像信号の1フレームにつき1回発せられるパルス成分iからなる発光波形によって、上記映像表示手段を照明する画像表示装置であって、上記K個の光源体は、独立に発光を制御可能なN個 ($2 \leq N \leq K$ 、Nは整数)の系統にグループ分けされ、上記パルス成分iの発光時刻は、上記N個の系統毎に、映像が走査されるタイミングに応じて制御され、上記パルス成分iの発生回路と、光源体の発光を制御するスイッチの間に保護回路を具備し、上記保護回路は、上記発生回路の出力信号のうち、同一の論理状態にある信号の本数を数え、その本数を所定の許容値と比較し、許容範囲内になれば、一部またはすべての光源体を消灯する構成であってもよい。

【0302】

さらに、本発明の画像表示装置は、光源体の点灯を制御するスイッチと、上記光源体との間に、電流制限素子が設けられている構成であってもよい。

10

【0303】

さらに、本発明の画像表示装置は、光源体の点灯を制御するスイッチと、上記光源体の点灯電力を供給する電源との間に、電流制限素子が設けられている構成であってもよい。

【0304】

さらに、上記電流制限素子は、無効電力を消費する受動素子であってもよい。

【0305】

さらに、本発明の画像表示装置は、映像信号に基づき光を変調する画像表示手段と、上記画像表示手段を照明するK個 ($K \geq 2$ 、Kは整数)の光源体とを備えているものであって、上記K個の光源体は、フレーム周波数を上回る頻度で発せられるパルス成分hからなる発光波形によって、上記映像表示手段をのものであって、上記パルス成分hの発光時刻は、上記N個の系統毎に、互いに点灯時刻が分散するように制御される構成であってもよい。

20

【0306】

さらに、本発明の画像表示装置は、上記パルス成分hの発生回路と、光源体の発光を制御するスイッチの間に保護回路を具備し、上記保護回路は、上記発生回路の出力信号のうち、同一の論理状態(点灯か消灯かを表す論理)にある信号の本数を数え、その本数を所定の許容値と比較し、許容範囲内になれば、一部またはすべての光源体を消灯する構成であってもよい。

【0307】

さらに、本発明の画像表示装置は、有効な映像が画像表示手段にて表示されている間、具備する光源体がすべて同時に点灯する時間がない構成であってもよい。

30

【0308】

さらに、本発明の画像表示装置は、有効な映像が画像表示手段にて表示されている間、具備する光源体がすべて同時に消灯する時間がない構成であってもよい。

【0309】

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせ得られる実施形態についても本発明の技術的範囲に含まれる。

【産業上の利用可能性】

40

【0310】

本発明によれば、液晶表示装置に代表されるホールド型電気-光変換特性を有する画像表示装置の表示品位を改善できる。さらに、動画の尾引きを改善できるとともに、フリッカ妨害を低減することができる。

【図面の簡単な説明】

【0311】

【図1】第1の発明に係る画像表示装置の一構成例を示すブロック図である。

【図2】第1の発明の実施例1の1に係る点灯信号発生回路の構成を示すブロック図である。

【図3】第1の発明の実施例1の1に係る点灯信号発生回路の動作波形を示す図である。

50

【図 4】第 1 の発明の実施例 1 の 1 に係るランプの発光波形および電力波形を示す図である。

【図 5】第 1 の発明により動画ボケが改善されることを定性的に説明するための図である。

【図 6】第 1 の発明に係る画像表示装置のフリッカの定量的な説明図である。

【図 7】第 1 の発明の実施例 1 の 2 に係る点灯信号発生回路の構成を示すブロック図である。

【図 8】第 1 の発明の実施例 1 の 3 に係る点灯信号発生回路の構成を示すブロック図である。

【図 9】第 1 の発明の実施例 1 の 3 に係る点灯信号発生回路の動作波形を示す図である。

10

【図 10】第 1 の発明の実施例 1 の 4 に係る点灯信号発生回路の構成を示す図である。

【図 11】第 1 の発明の実施例 1 の 5 に係る点灯信号発生回路の構成を示す図である。

【図 12】第 2 の発明の実施例 2 の 1 に係るランプの発光波形を示す図である。

【図 13】第 2 の発明の実施例 2 の 2 に係るランプの発光波形を示す図である。

【図 14】第 3 の発明に係る画像表示装置の構成を示すブロック図である。

【図 15】第 3 の発明の実施例 3 の 1 に係る点灯信号発生回路の構成を示すブロック図である。

【図 16】第 3 の発明の実施例 3 の 1 に係る点灯信号発生回路の動作波形を示す図である。

【図 17】第 3 の発明の実施例 3 の 1 に係るランプの発光波形および電力波形を示す図である。

20

【図 18】第 3 の発明の実施例 3 の 1 に係る効果を定量的に説明するための図である。

【図 19】第 1 の発明を適用して調光を絞った場合のランプの発光波形および電力波形を示す図である。

【図 20】第 3 の発明を適用して調光を絞った場合のランプの発光波形および電力波形を示す図である。

【図 21】第 3 の発明の実施例 3 の 2 に係る点灯信号発生回路の構成を示すブロック図である。

【図 22】第 4 の発明に係る画像表示装置の構成を示すブロック図である。

【図 23】第 4 の発明の実施例 4 の 1 に係る保護回路の構成を示すブロック図である。

30

【図 24】第 4 の発明の実施例 4 の 2 に係る保護回路の構成を示すブロック図である。

【図 25】第 4 の発明の実施例 4 の 3 に係る画像表示装置の構成を示すブロック図である。

【図 26】第 5 の発明の実施例 5 の 1 に係る画像表示装置の構成を示すブロック図である。

【図 27】第 5 の発明の実施例 5 の 2 に係る画像表示装置の構成を示すブロック図である。

【図 28】第 6 の発明の実施例 6 の 1 に係る画像表示装置の構成を示すブロック図である。

【図 29】第 6 の発明に係る点灯信号発生回路の構成を示すブロック図である。

40

【図 30】第 6 の発明の実施例 6 の 2 に係る画像表示装置のブロック図である。

【図 31】従来の PWM 調光によるランプの発光波形および電力波形を示す図である。

【図 32】第 6 の発明に係るランプの発光波形および電力波形を示す図である。

【図 33】従来のホールド型発光表示装置の構成を示すブロック図である。

【図 34】従来のホールド型発光表示装置の動画ボケを定性的に説明するための図である。

【図 35】従来のインパルス型発光表示装置の構成を示すブロック図である。

【図 36】従来のインパルス型発光表示装置の点灯信号発生回路の構成を示すブロック図である。

【図 37】従来のインパルス型発光表示装置の点灯信号発生回路の動作波形を示す図であ

50

る。

【図 3 8】従来のインパルス型発光表示装置のランプの発光波形を示す図である。

【図 3 9】従来のインパルス型発光表示装置の動画ボケを定性的に説明するための図である。

【図 4 0】特許文献 3 のインパルス型発光表示装置の動画ボケを定性的に説明するための図である。

【符号の説明】

【 0 3 1 2 】

5 液晶パネル（画像表示手段）

7 電源回路

1 0 ・ 1 0 a ・ 1 0 b ・ 1 0 c （パルス成分 i およびパルス成分 h の発生回路）

8 i ランプ（光源体）

1 1 スイッチ

1 2 保護回路

1 3 電流制限素子

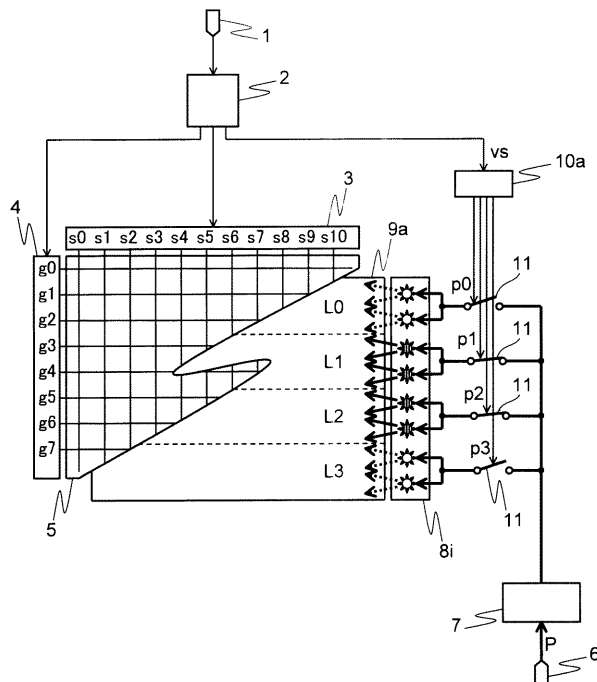
1 0 2 カウンタ（パルス成分 i を発生させる回路）

1 1 0 ORゲート（パルス成分 i を発生させる信号とパルス成分 h を発生させる信号とを合成する論理回路）

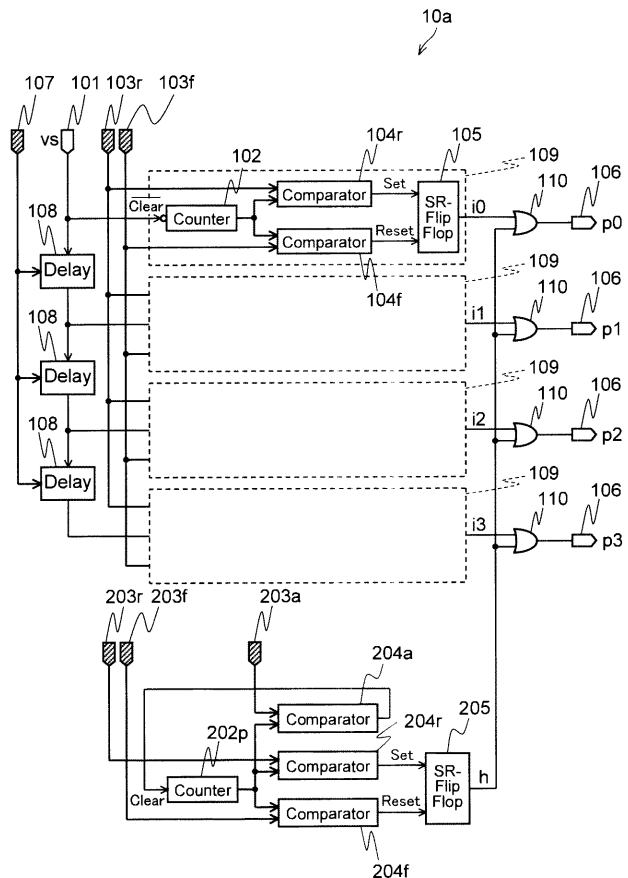
2 0 2 p カウンタ（パルス成分 h を発生させる回路）

10

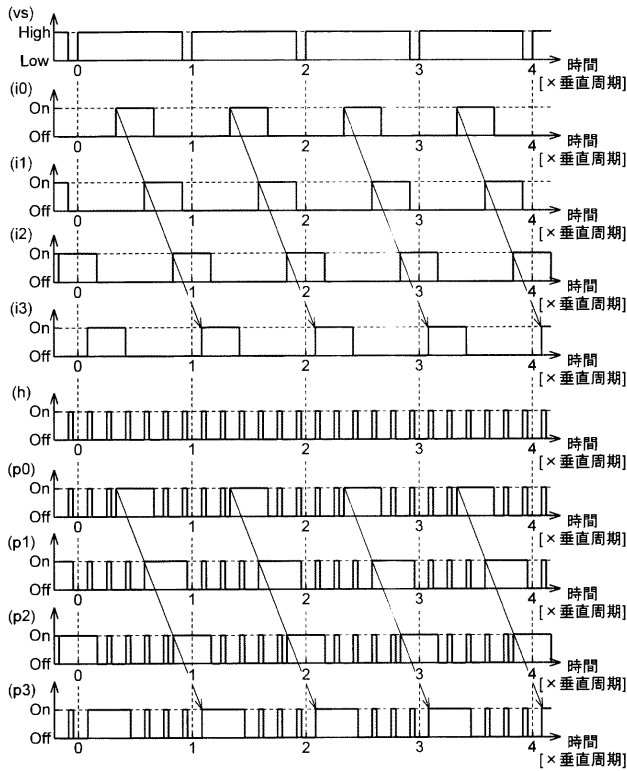
【図 1】



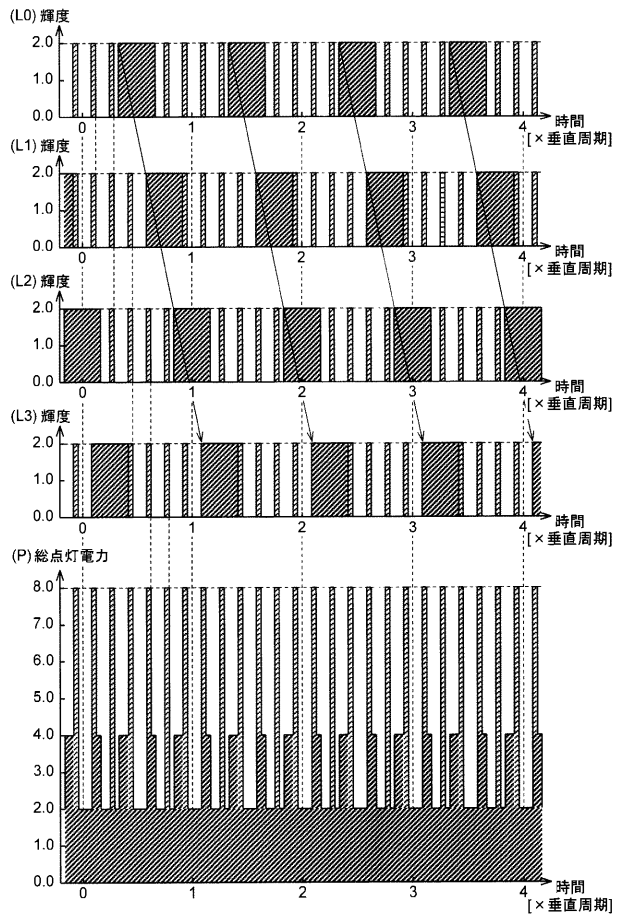
【図 2】



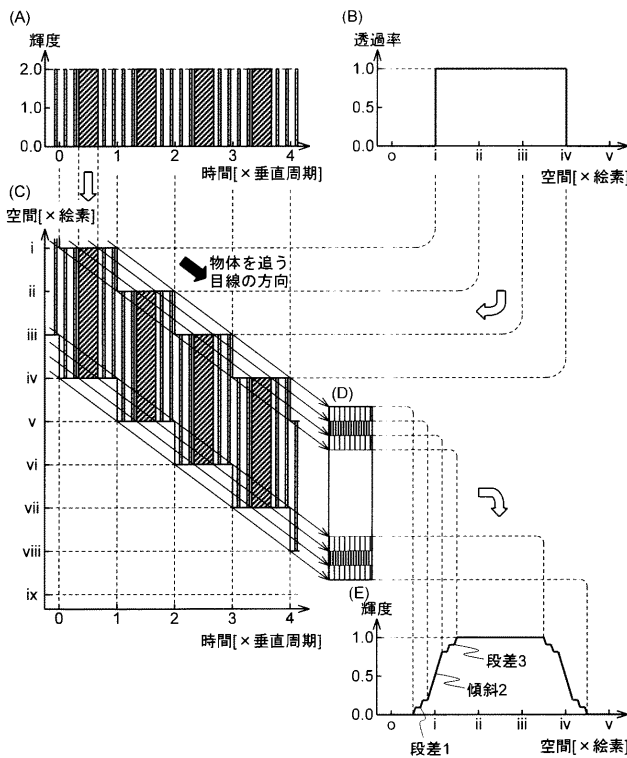
【図 3】



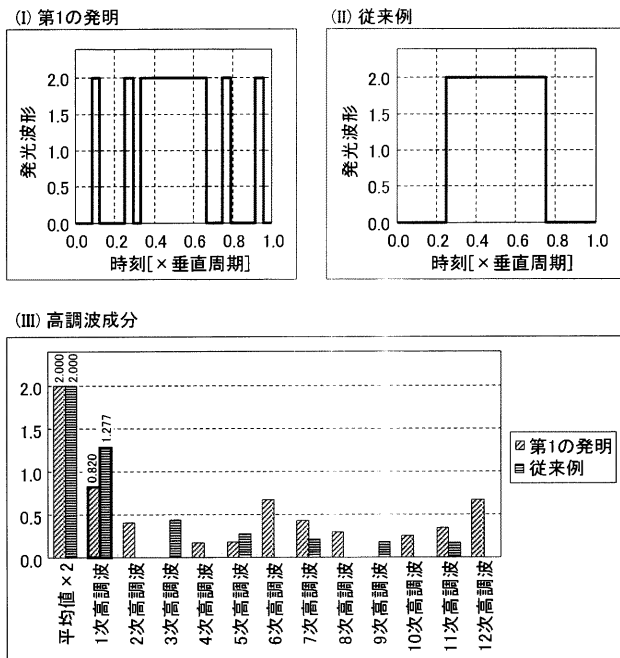
【図 4】



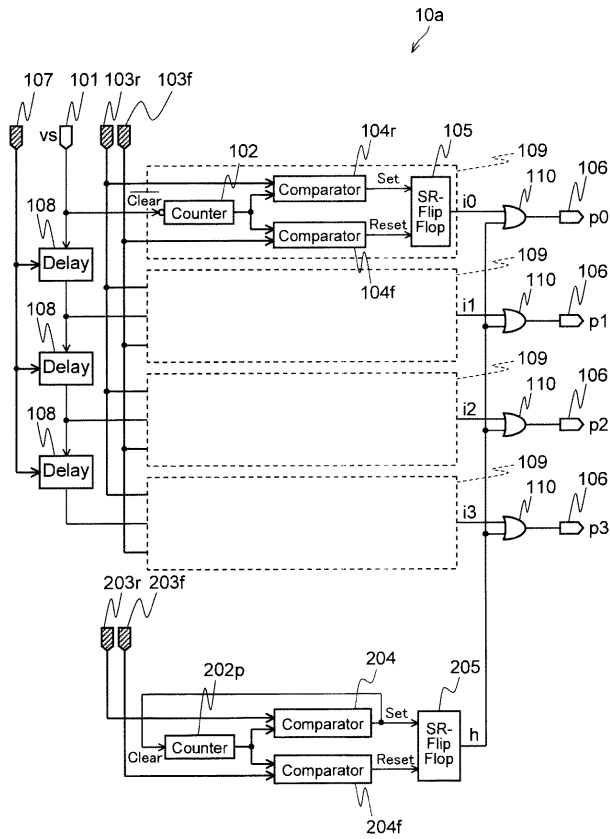
【図 5】



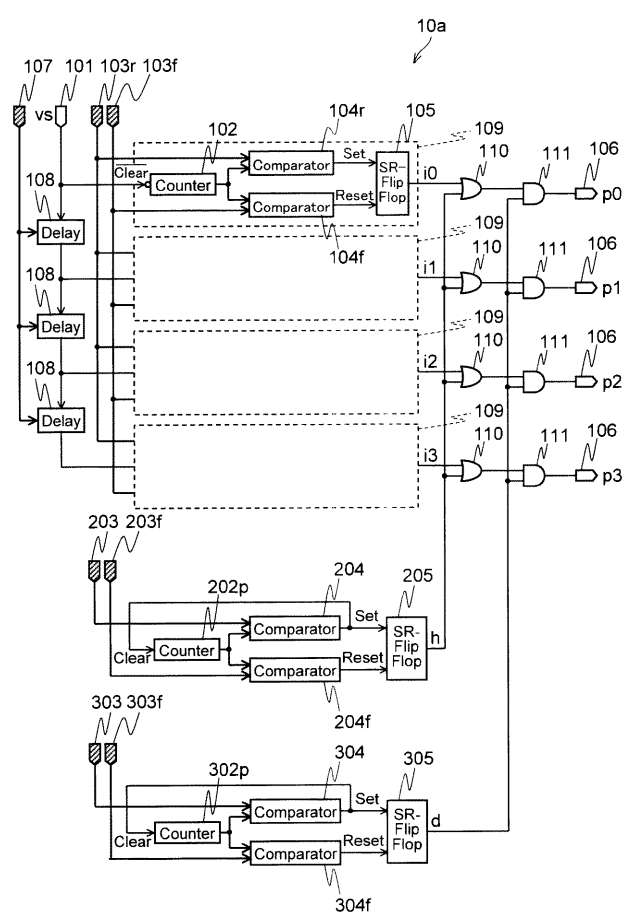
【図 6】



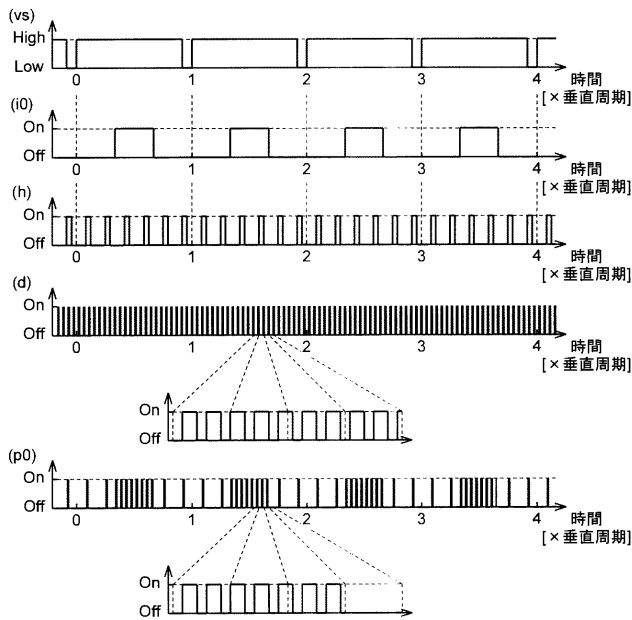
【図 7】



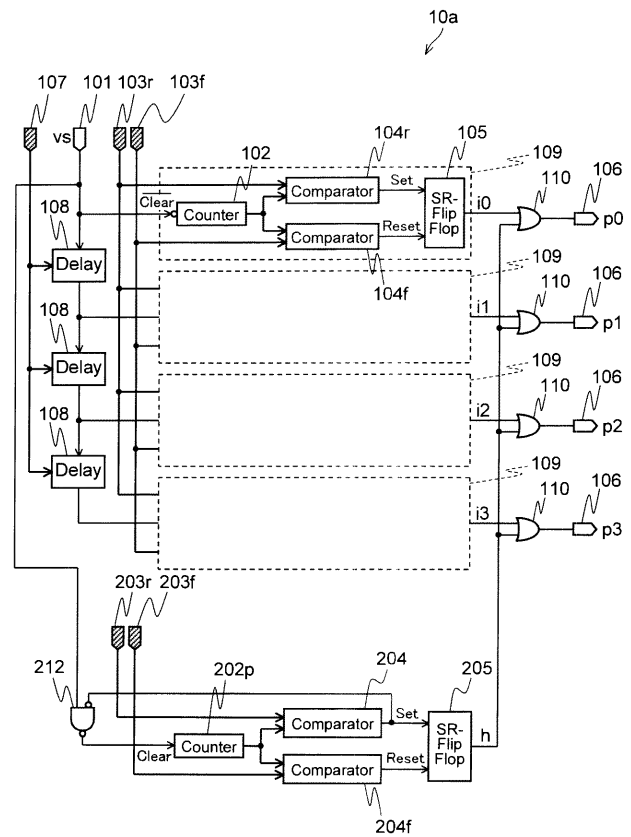
【図 8】



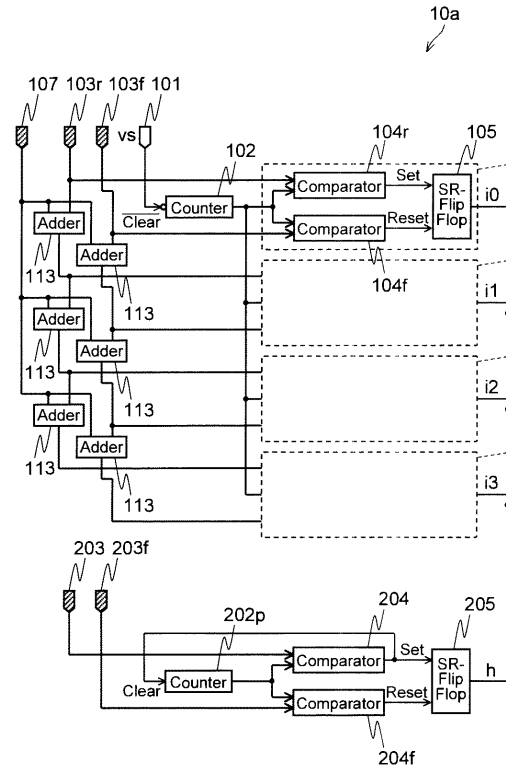
【図 9】



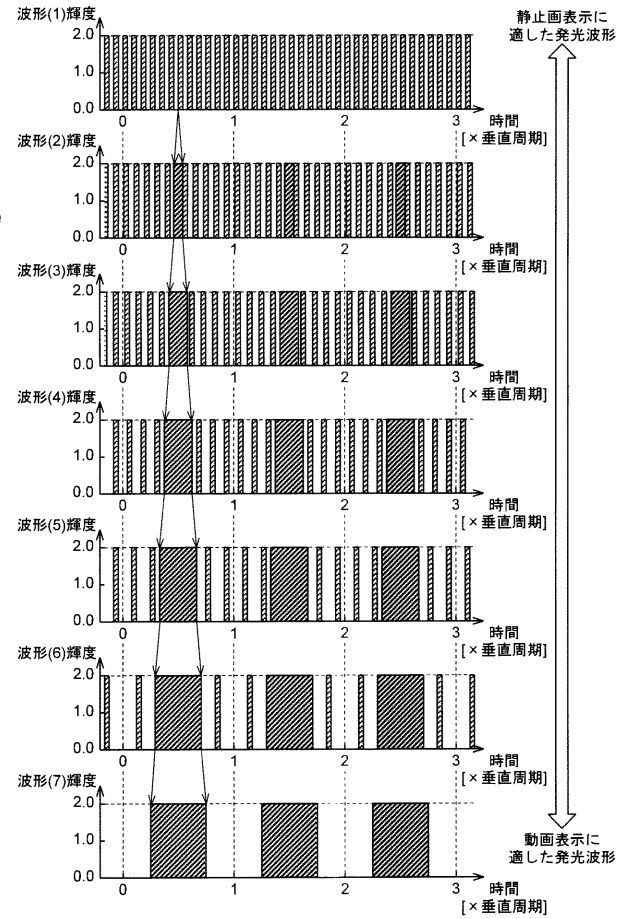
【図 10】



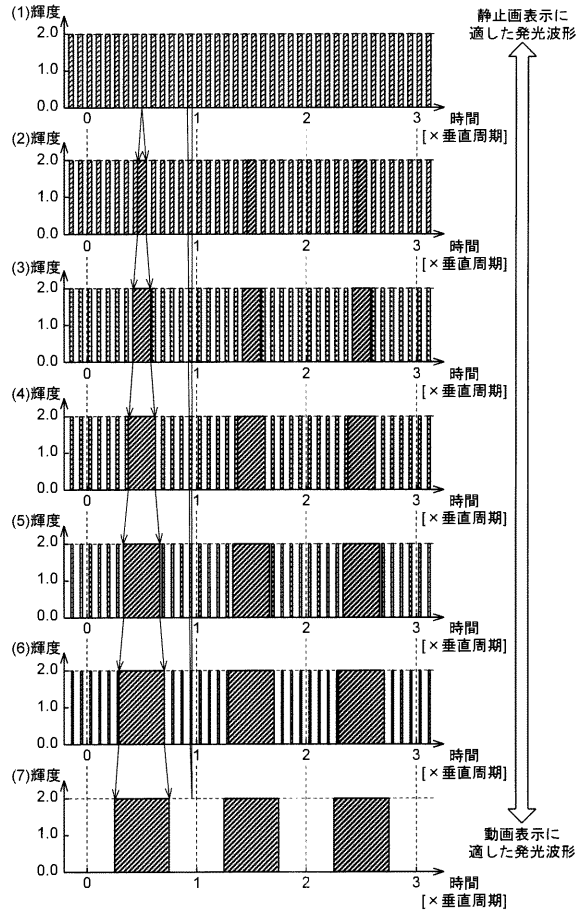
【図 1 1】



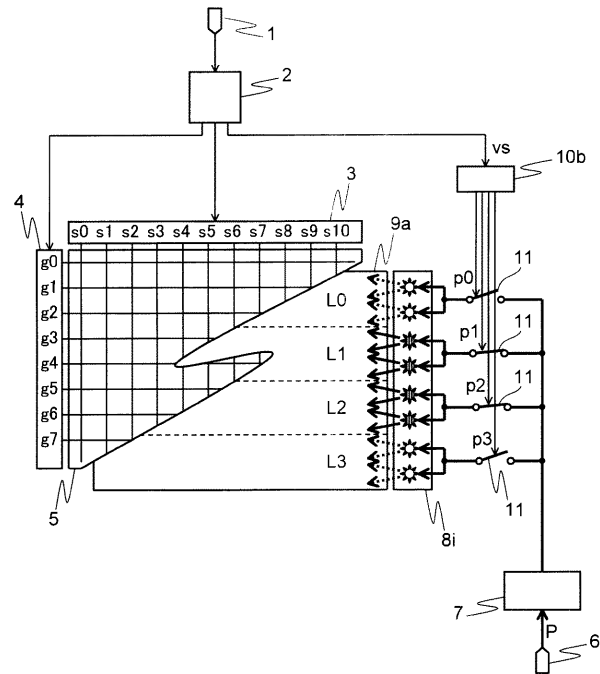
【図 1 2】



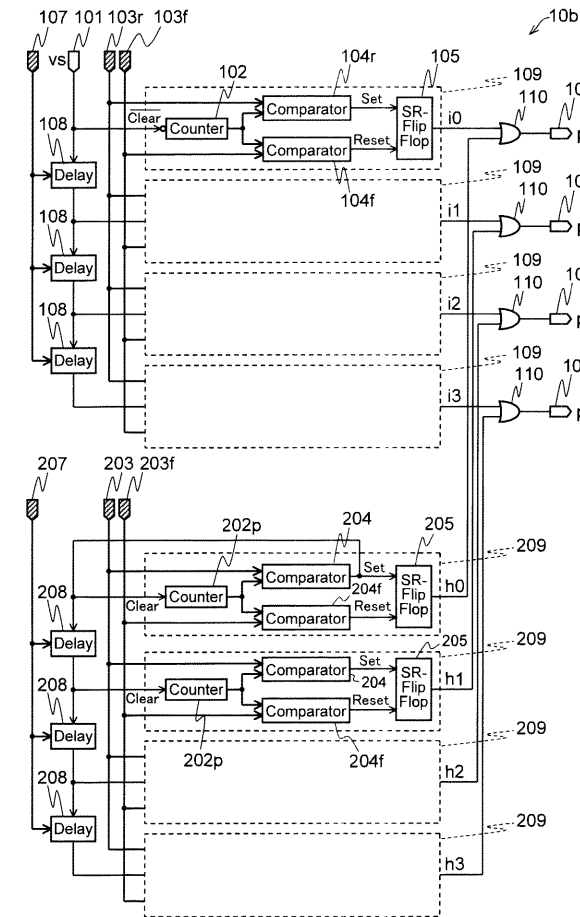
【図 1 3】



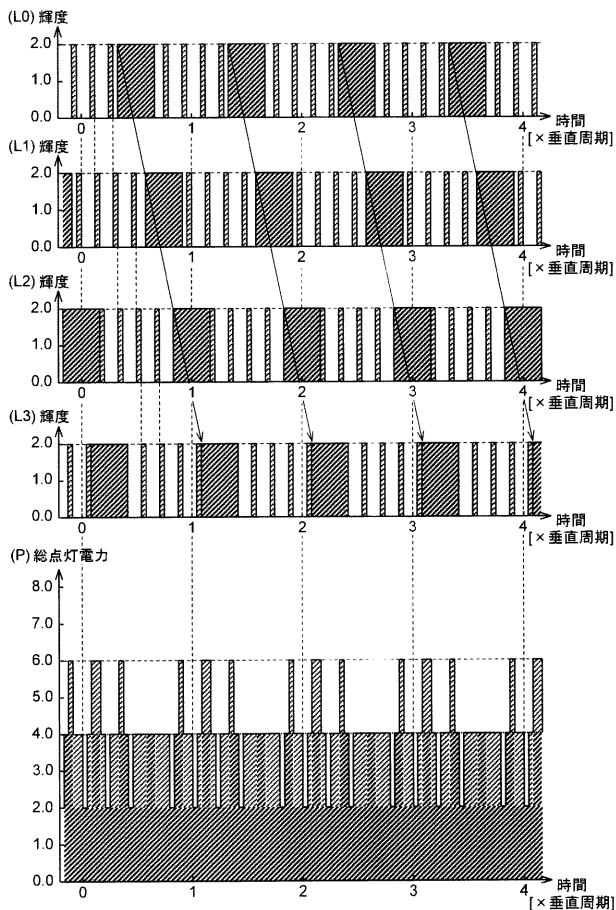
【図 1 4】



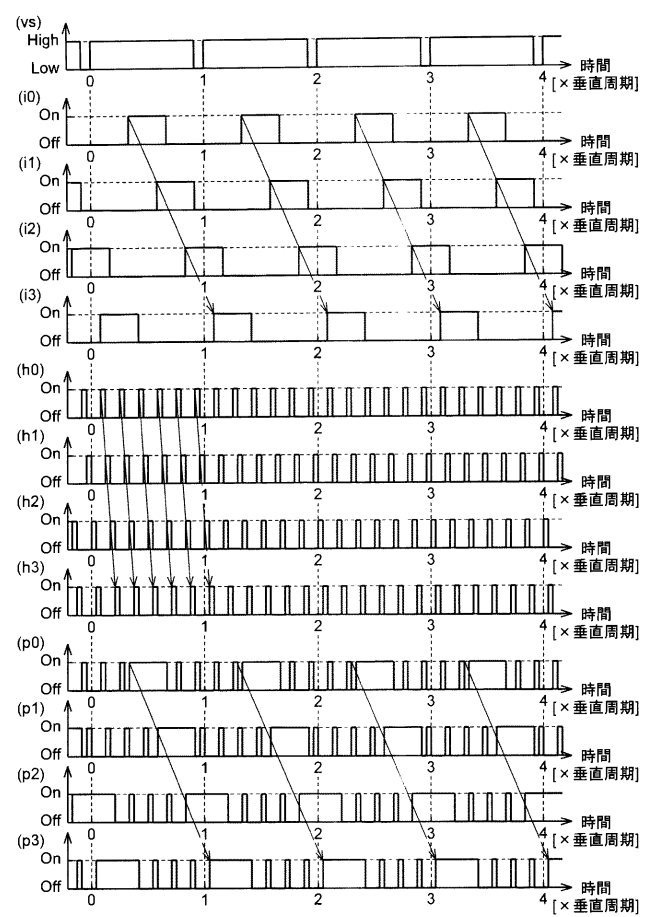
【図 15】



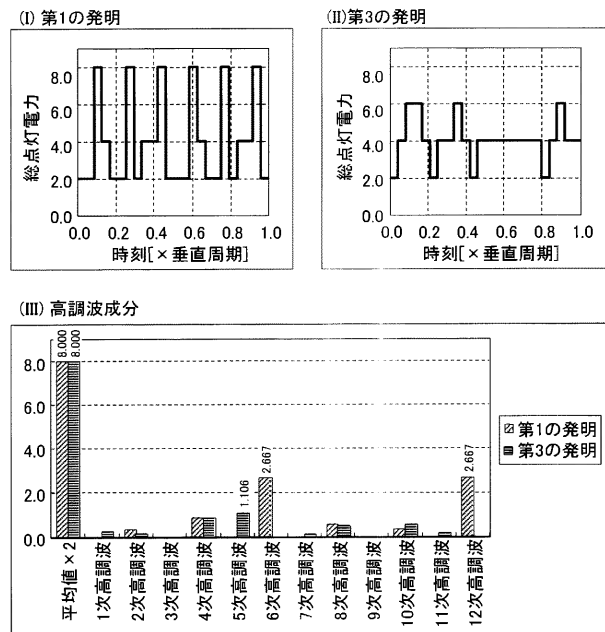
【図 17】



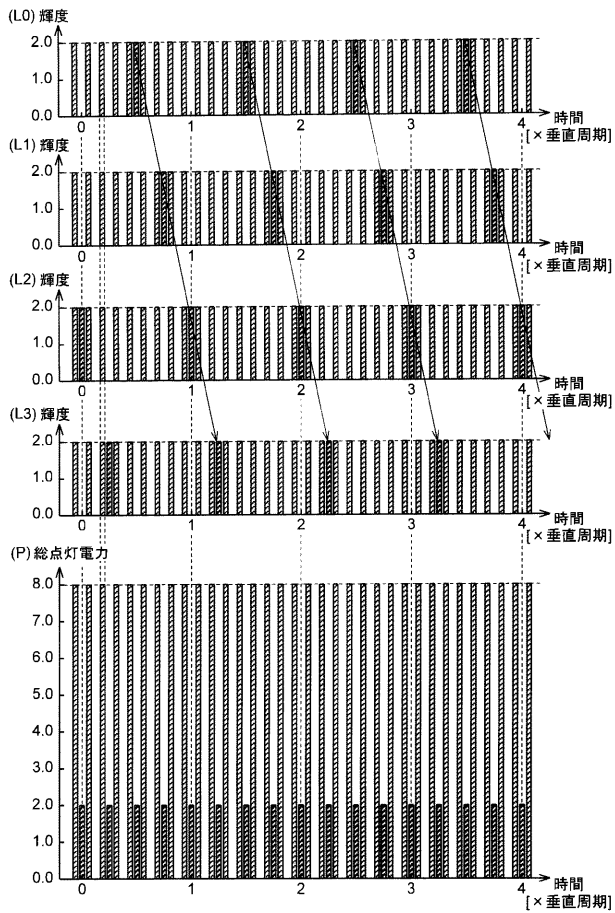
【図 16】



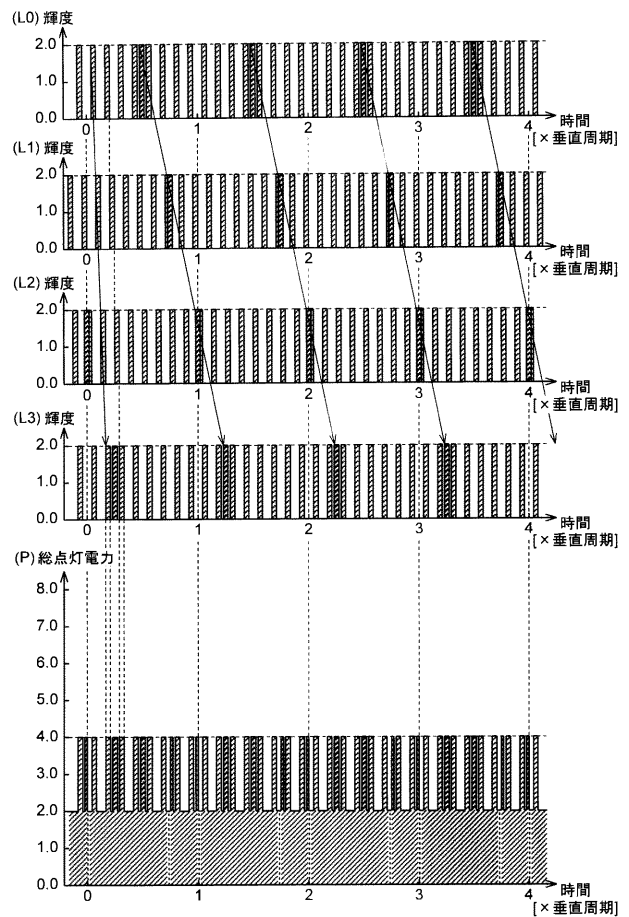
【図 18】



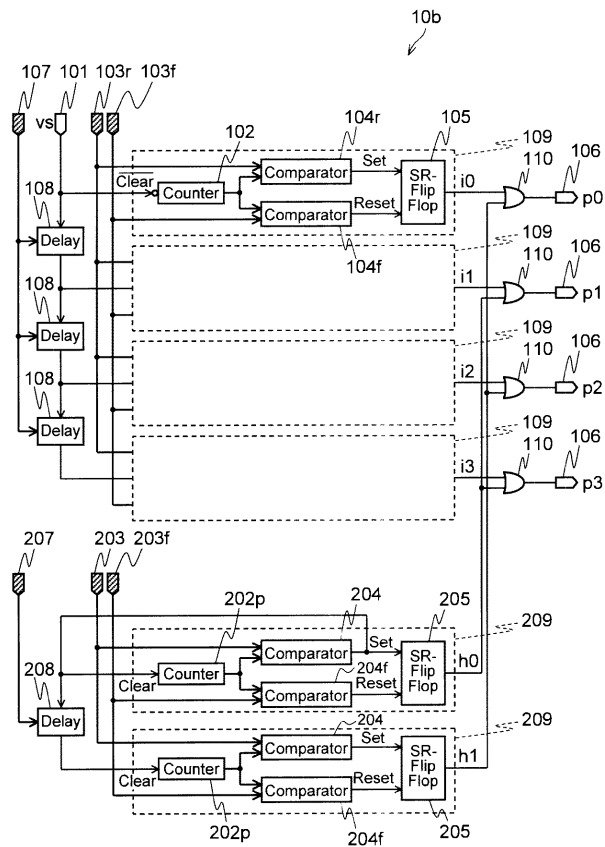
【図 19】



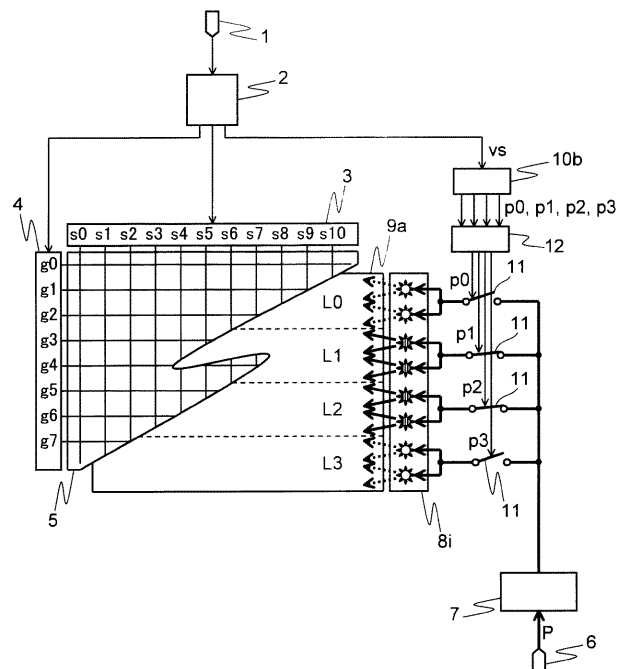
【図 20】



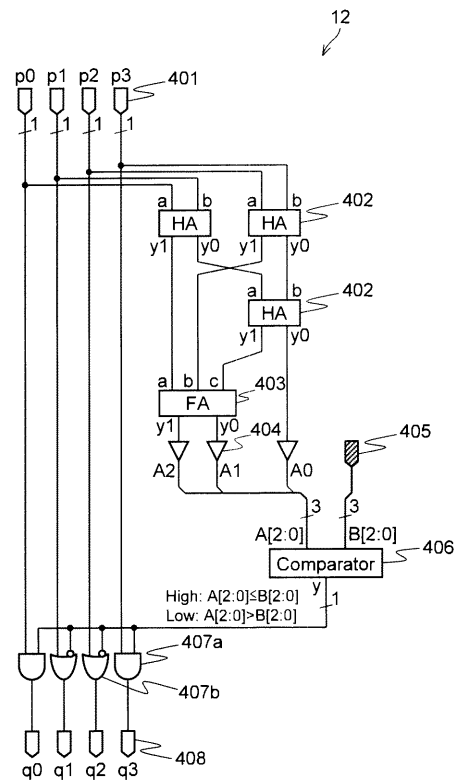
【図 21】



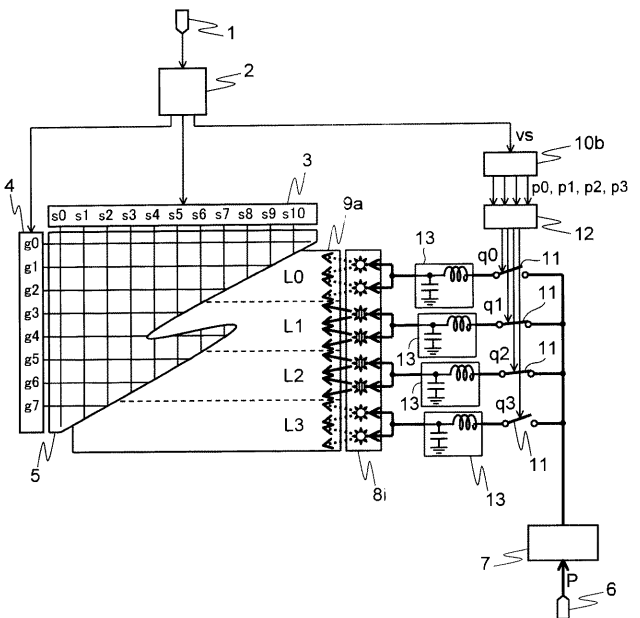
【図 22】



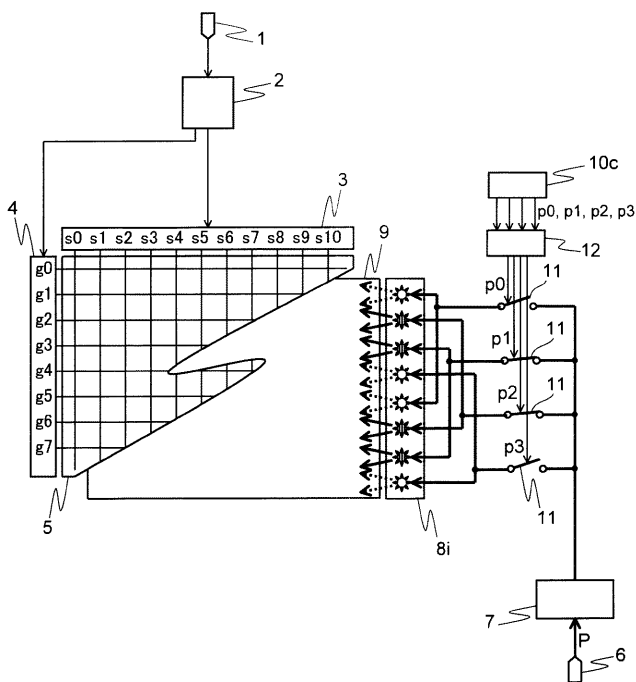
【図 24】



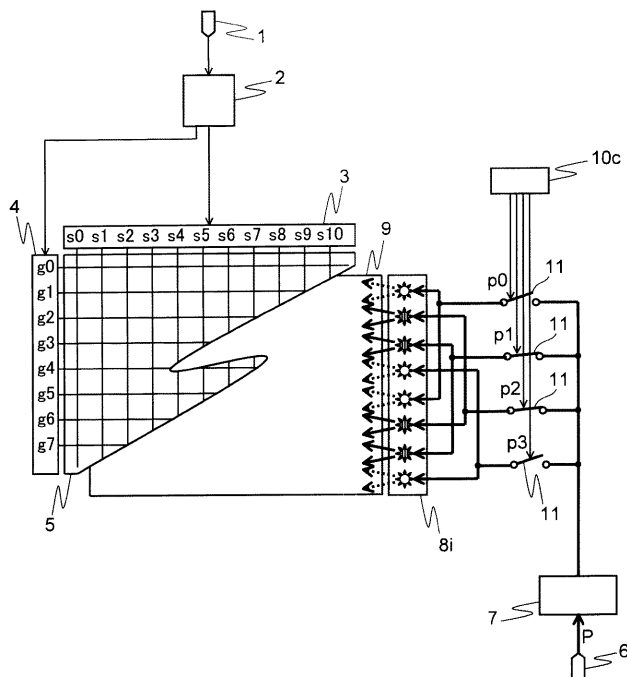
【図 2 6】



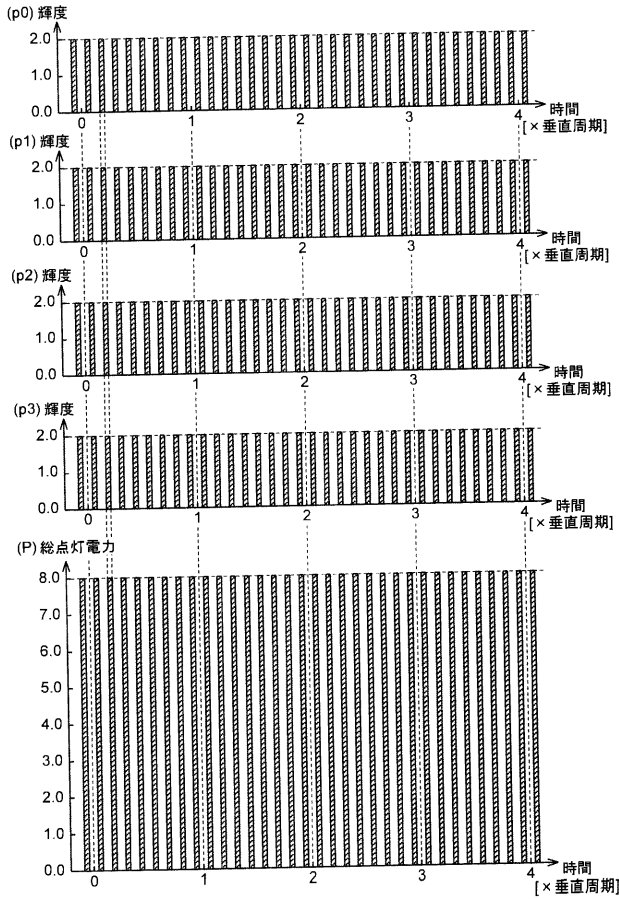
【图 28】



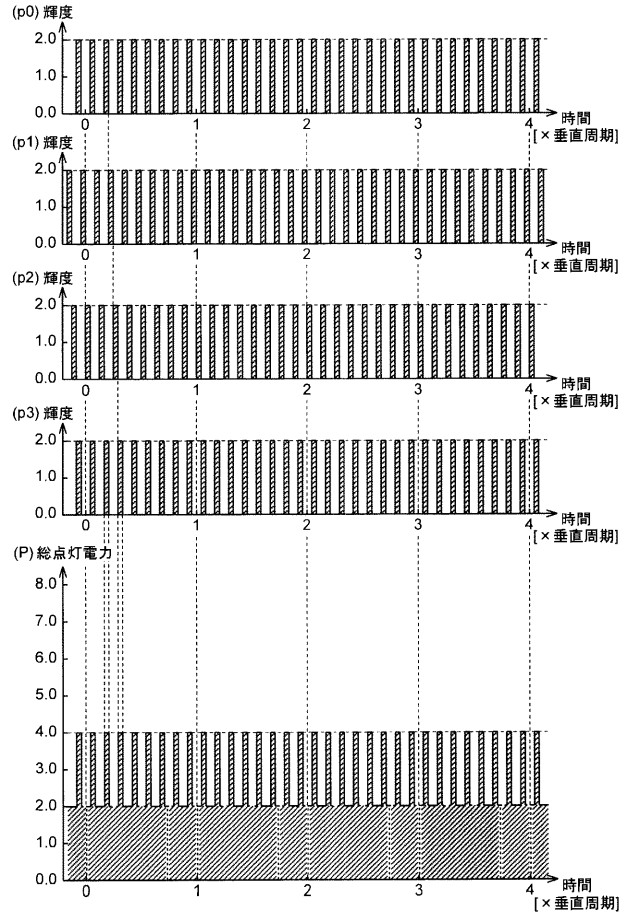
【図 30】



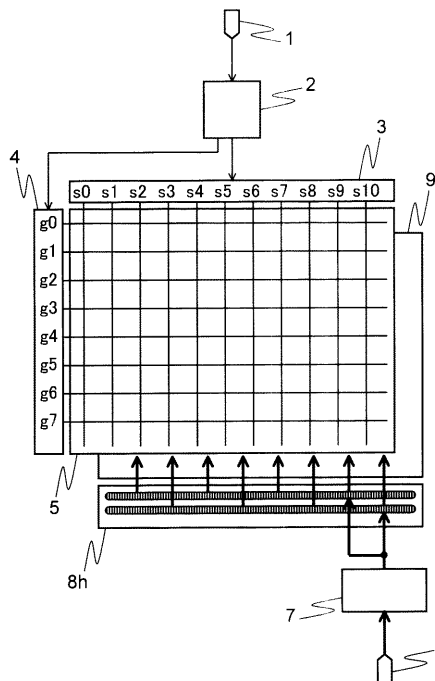
【図 3 1】



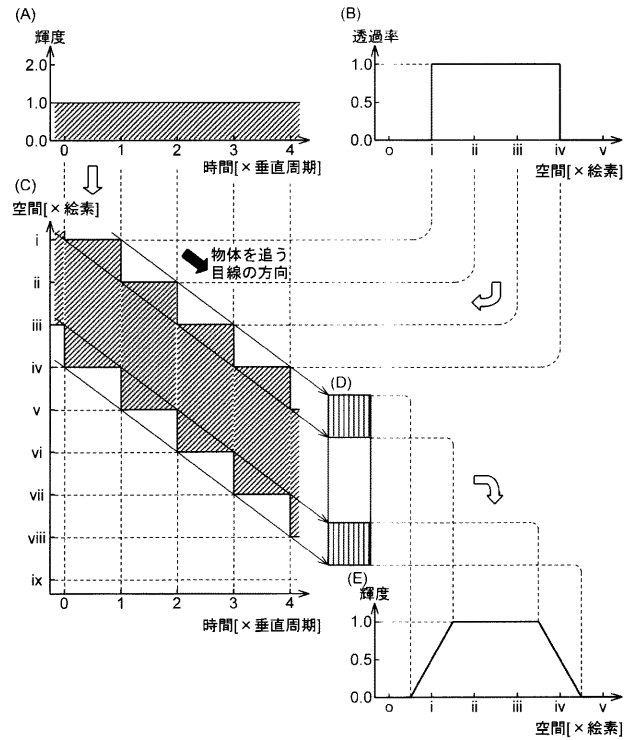
【図 3 2】



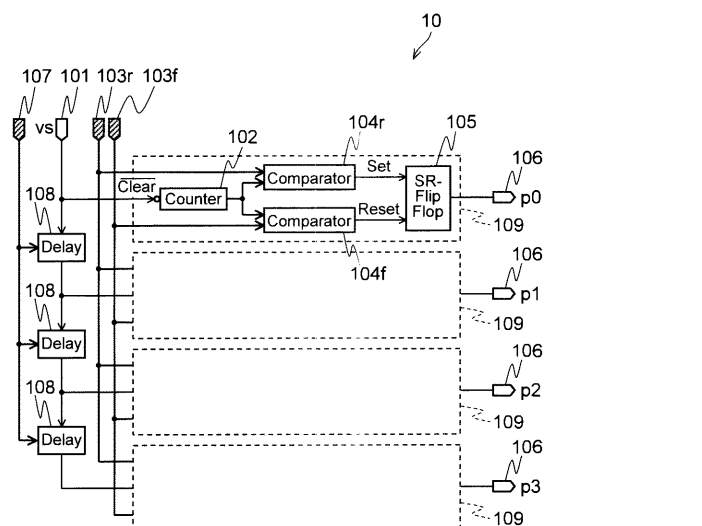
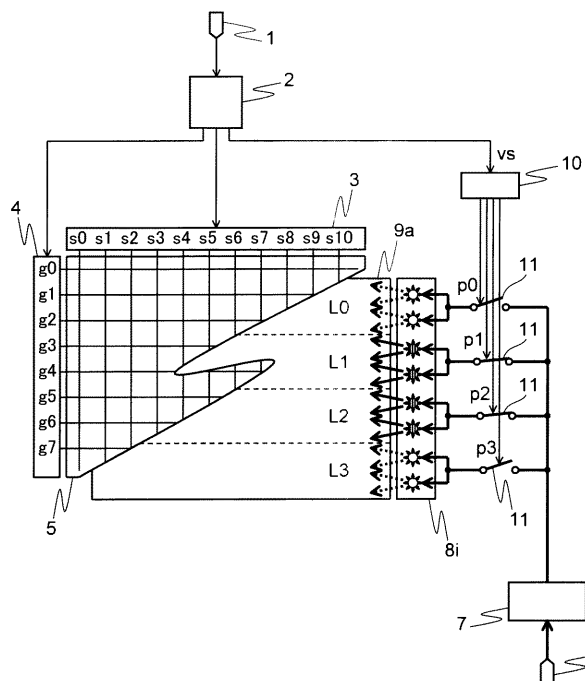
【図 3 3】



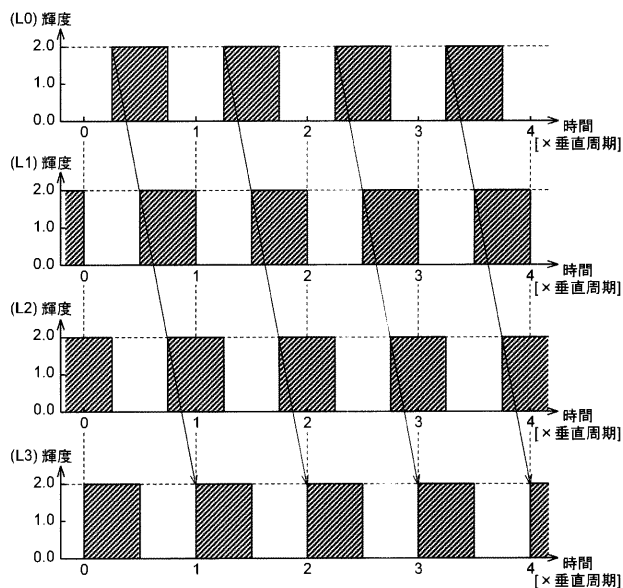
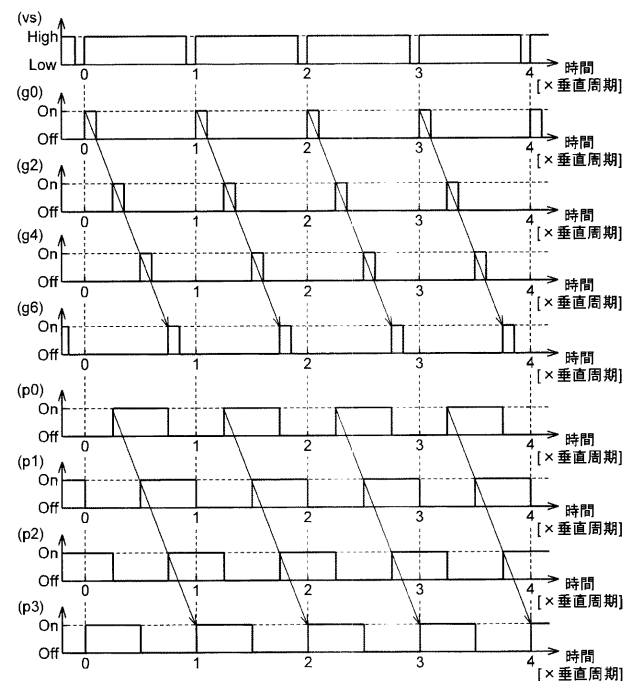
【図 3 4】



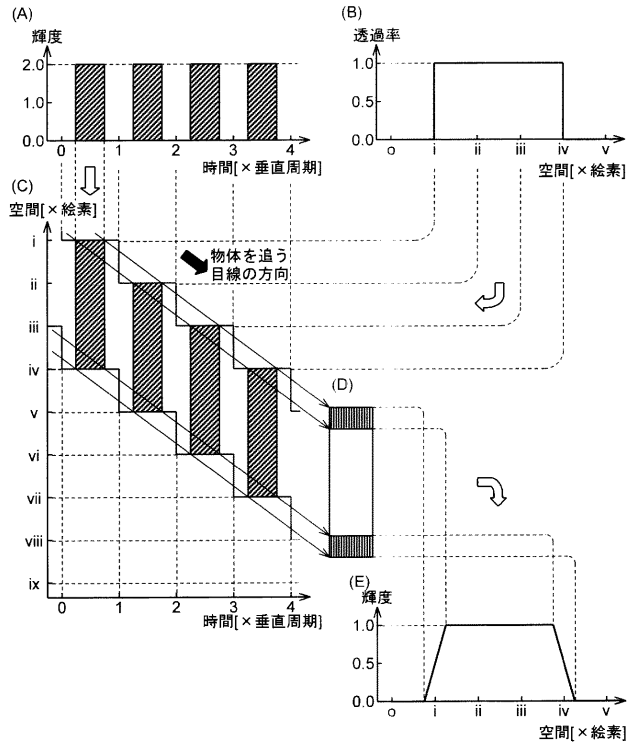
【図 3 6】



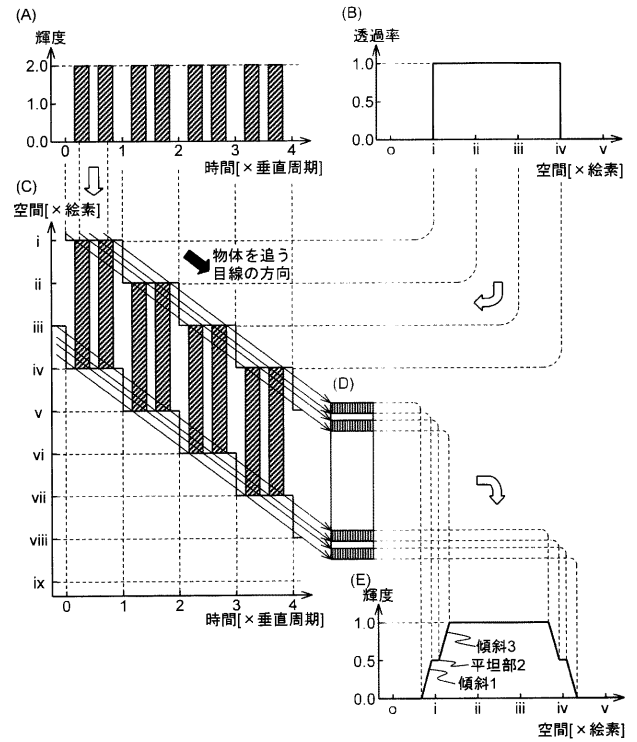
【図 3 8】



【図 39】



【図 40】



フロントページの続き

(51)Int.Cl. F I テーマコード (参考)

G 0 9 G 3/20 6 1 1 A
G 0 9 G 3/20 6 1 1 E
G 0 9 G 3/20 6 4 1 R

F ターム(参考) 2H091 FA45Z FD03 GA11 GA13 LA16
2H093 NA16 NA43 NC34 NC42 ND10 ND60 NE06
5C006 AA01 AF44 AF52 AF71 BB15 EA01 FA23 FA29 FA47
5C080 AA10 BB05 DD05 DD06 EE19 FF11 JJ02 JJ03 JJ04