

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-185654

(43) 公開日 平成11年(1999) 7月9日

(51) Int.Cl. ⁶	識別記号	F I
H 0 1 J 29/32		H 0 1 J 29/32
G 0 9 F 9/30	3 6 0	G 0 9 F 9/30 3 6 0
	9/313	9/313 C
H 0 1 J 31/12		H 0 1 J 31/12 C

審査請求 未請求 請求項の数 5 O L (全 14 頁)

(21) 出願番号	特願平9-358395	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成9年(1997)12月25日	(72) 発明者	増田 幸男 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72) 発明者	稲村 浩平 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72) 発明者	金井 泉 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74) 代理人	弁理士 大塚 康徳 (外2名)

(54) 【発明の名称】 表示盤及び該表示盤を有する画像表示装置

(57) 【要約】

【課題】 2行2列の基本配列の行の輝度差、列の輝度差が少なくなるので輝度差による横縞あるいは縦縞による視覚妨害が少なくし画質を向上させる。

【解決手段】 R G Bの3原色表示要素と画像表示に寄与しない1要素により2行2列のパターンを構成する際、潜在的な各表示要素の輝度に着目し、1行目の輝度合計と2行目の輝度合計、更には、1列目の輝度合計と2列目の輝度合計の差が最小にする配列を採用する。

B	G
R	x

【特許請求の範囲】

【請求項1】 原色表示要素を行列配置してカラー画像を表示するための表示盤であって、

3原色表示要素と画像表示に寄与しない1要素により2行2列の基本配列を形成し、

原色表示要素のうち輝度値が最大の原色表示要素と2番目に高い原色表示要素を基本配列の対角位置に配置することを特徴とする表示盤。

【請求項2】 原色表示要素のうち緑色(G)と赤色(R)を基本配列の対角位置に配置することを特徴とする請求項第1項に記載の表示盤。

【請求項3】 表示盤上の行列状に配置された各色成分の蛍光体に向けて電子源から放出した電子を飛翔させ、表示させる画像表示装置であって、前記表示盤における1画素について、3原色表示要素と画像表示に寄与しない1要素による合計4要素を2行2列で構成し、原色表示要素のうち輝度値が最大の原色表示要素と2番目に高い原色表示要素を基本配列の対角位置に配置することを特徴とする画像表示装置。

【請求項4】 原色表示要素のうち緑色(G)と赤色(R)を基本配列の対角位置に配置することを特徴とする請求項第3項に記載の画像表示装置。

【請求項5】 前記電子源は表面伝導型電子放出素子の配列を有することを特徴とする請求項第3項に記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は行列配置された原色表示要素を用いてカラー表示を行なう表示盤及び該表示盤を備えた画像表示装置に関するものである。

【0002】

【従来の技術】従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、たとえば表面伝導型放出素子や、電界放出型素子(以下FE型と記す)や、金属/絶縁層/金属型放出素子(以下MIM型と記す)、などが知られている。

【0003】表面伝導型放出素子としては、たとえば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965)や、後述する他の例が知られている。

【0004】表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等によるSnO₂薄膜を用いたものの他に、Au薄膜によるもの

[G. Dittmer: "Thin Solid Films", 9, 317 (1972)]や、In₂O₃/SnO₂薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE Tran

s. ED Conf.", 519 (1975)]や、カーボン薄膜によるもの[荒木久 他: 真空、第26巻、第1号、22 (1983)]等が報告されている。

【0005】これらの表面伝導型放出素子の素子構成の典型的な例として、図18に前述のM. Hartwellらによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5~1 [mm]、Wは、0.1 [mm]で設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0006】M. Hartwellらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。すなわち、通電フォーミングとは、通電により電子放出部を形成するものであり、例えば前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0007】また、FE型の例は、たとえば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956)や、あるいは、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976)などが知られている。

【0008】FE型の素子構成の典型的な例として、図19に前述のC. A. Spindtらによる素子の断面図を示す。同図において、3010は基板で、3011は導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッ

タコーン3012の先端部より電界放出を起こさせるものである。

【0009】また、FE型の他の素子構成として、図19のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【0010】また、MIM型の例としては、たとえば、C. A. Mead, "Operation of tunnel-emission Devices, J. Appl. Phys., 32, 646 (1961) などが知られている。MIM型の素子構成の典型的な例を図20に示す。同図は断面図であり、図において、3020は基板で、3021は金属よりなる下電極、3022は厚さ100オングストローム程度の薄い絶縁層、3023は厚さ80~300オングストローム程度の金属よりなる上電極である。MIM型においては、上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起こさせるものである。

【0011】上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶解などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するため応答速度が遅いのは異なり、冷陰極素子の場合には応答速度が速いという利点もある。

【0012】このため、冷陰極素子を応用するための研究が盛んに行われてきている。

【0013】たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0014】また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0015】特に、画像表示装置への応用としては、たとえば本出願人によるUSP5,066,883や特開平2-257551号公報や特開平4-28137号公報において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせ用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0016】また、FE型を多数個ならべて駆動する方法は、たとえば本出願人によるUSP4,904,895に開示されている。また、FE型を画像表示装置に応用した例として、たとえば、R. Meyerらにより報告された平板型表示装置が知られている。[R. Meyer: "Recent Development on Microtips Display at LETI", Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp. 6~9 (1991)] また、MIM型を多数個並べて画像表示装置に応用した例は、たとえば本出願人による特開平3-55738号公報に開示されている。

【0017】

【発明が解決しようとする課題】従来、このような画像表示装置の画素配列としては、水平方向に並んだR, G, B3つの蛍光体を1つの画素とするストライプ配列が多く用いられてきた。しかし、このストライプ配列において、図3(a)のように蛍光体が正方形に近い形状をしている場合、R, G, Bの組である画素が横長になるため、水平方向解像度が低くなる。また、垂直方向に同一色の蛍光体が並ぶため、画像を表示した際、縦縞が目立つといった欠点があった。

【0018】このような問題を解決するために、図3(b)に示すような市松配列が考えられる。この市松配列では、図に示すように1画素につき水平2要素、垂直2要素を基本配列とし、解像度を向上させるため、緑(G)に2要素が割り当てられ、赤(R)と青(B)は1要素ずつ割り当てる。

【0019】この市松配列を用いてカラー表示を行った場合、解像度は期待どおり向上するが、赤、青の表示要素が水平方向には2行に1行、垂直方向には2列に1列となるため、観察者には、赤水平線と青水平線が交互に現われている、あるいは、赤垂直線と青垂直線が交互に現われているように見えることがあり、画質低下の原因となっていた。

【0020】また、上記の市松配列では、2要素の緑の出力を、それぞれ1/2に制限することでカラーバランスをとるため、素子の性能を最大限に生かしているとは言えなかった。

【0021】

【課題を解決するための手段】本発明はかかる点に着目したものであり、2行2列の基本配列の行の輝度差、列の輝度差が少なくして、輝度差による横縞あるいは縦縞による視覚妨害が少なくし画質を向上させることを可能ならしめる表示盤及び該表示盤を有する画像表示装置を提供しようとするものである。

【0022】この課題を解決するため、例えば本発明の表示盤はいかに示す構成を備える。すなわち、原色表示要素を行列配置してカラー画像を表示するための表示盤

であって、3原色表示要素と画像表示に寄与しない1要素により2行2列の基本配列を形成し、原色表示要素のうち輝度値が最大の原色表示要素と2番目に高い原色表示要素を基本配列の対角位置に配置することを特徴とする。

【0023】

【発明の実施の形態】以下、添付図面に従って本発明に係る実施形態を詳細に説明する。

【0024】一般に、原色表示要素を2行2列に配置し面積的加法混色で所望の1色を再現するとき、その原色表示要素の配置には各要素の輝度値の配慮が必要である。

【0025】3原色表示要素RGBの色度をCIE-XYZ色度座標で表現したものを

$R(XR, YR, ZR)$, $G(XG, YG, ZG)$ $B(XB, YB, ZB)$

とすれば、3原色表示要素の輝度値は、 YR, YG, YB である。

【0026】具体的には、3原色表示要素RGBとしてNTSC方式の三原色、基礎刺激としてC光源を選んだ場合、

$YR=0.30$, $YG=0.59$, $YB=0.11$

となる。

【0027】このような3原色表示要素と1非表示要素を2行2列の行列Mに配置する場合、行列Mの各要素 m_{11} , m_{12} , m_{21} , m_{22} に配する要素により、行ごと、列ごとの輝度差を計算でき、また、行間の輝度差、列間の輝度差の大きい方をもって行間・列間の最大輝度差とすれば、最大輝度差が小さいほど輝度縮差が小さく、観察者に縞状妨害感を与えない表示装置と言えよう。

【0028】図21は、上記3原色表示要素と1非表示要素を2行2列に配置した場合の行・列ごとの輝度差と、行間・列間の輝度差の大なる方を計算したものである。NTSC方式の三原色を用いた場合、行間・列間の最大輝度差の中で最小のものは0.40であり、これは、赤色(R)と緑色(G)を対角位置に配置した場合である。

【0029】これに従う配列させたのが図1である。図示で、Bは青色表示要素、Rは赤色表示要素、Gは緑色表示要素、xは非表示要素を表す。図2は、本発明の第2の実施形態における配列を示しており、図1の実施形態の緑表示要素と非表示要素を交換したものである。

【0030】以上、図1または図2の配列を2次元的に繰り返すことで生成した表示盤で実際に画像を表示させたところ、先の従来技術の項で説明した問題点が改善されたことが確かめられた。

【0031】＜表示パネルの構成と製造法＞次に、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【0032】図4は、実施形態に用いた表示パネルの斜

視図であり、内部構造を示すためにパネルの1部を切り欠いて示している。

【0033】図中、1005はリアプレート、1006は側壁、1007はフェースプレートであり、1005～1007により表示パネルの内部を真空に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空に排気する方法については後述する。

【0034】リアプレート1005には、基板1001が固定されているが、該基板には冷陰極素子1002が $N \times M$ 個形成されている。(N, Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、 $N=3000$, $M=1000$ 以上の数を設定することが望ましい。本実施形態においては、 $N=3072$, $M=1024$ とした。)前記 $N \times M$ 個の冷陰極素子は、M本の行方向配線1003とN本の列方向配線1004により単純マトリクス配線されている。前記1001～1004によって構成される部分をマルチ電子ビーム源と呼ぶ。なお、マルチ電子ビーム源の製造方法や構造については、後で詳しく述べる。

【0035】本実施形態においては、気密容器のリアプレート1005にマルチ電子ビーム源の基板1001を固定する構成としたが、マルチ電子ビーム源の基板1001が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板1001自体を用いてもよい。

【0036】また、フェースプレート1007の下面には、蛍光膜1008が形成されている。本実施形態はカラー表示装置であるため、蛍光膜1008の部分にはCRTの分野で用いられる赤、緑、青、の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図1の配列に従うのであれば図5に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けてある。黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0037】また、蛍光膜1008のリアプレート側の面には、CRTの分野では公知のメタルバック1009を設けてある。メタルバック1009を設けた目的は、蛍光膜1008が発する光の一部を鏡面反射して光利用

率を向上させる事や、負イオンの衝突から蛍光膜1008を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜1008を励起した電子の導電路として作用させる事などである。メタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光膜表面を平滑化处理し、その上にA1を真空蒸着する方法により形成した。なお、蛍光膜1008に低電圧用の蛍光体材料を用いた場合には、メタルバック1009は用いない。

【0038】また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1007と蛍光膜1008との間に、たとえばITOを材料とする透明電極を設けてもよい。

【0039】また、 $Dx1 \sim Dx_m$ および $Dy1 \sim Dy_n$ および Hv は、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。 $Dx1 \sim Dx_m$ はマルチ電子ビーム源の行方向配線1003と、 $Dy1 \sim Dy_n$ はマルチ電子ビーム源の列方向配線1004と、 Hv はフェースプレートのメタルバック1009と電気的に接続している。

【0040】また、気密容器内部を真空中に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[Torr]程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、たとえばBaを主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は 1×10 マイナス5乗ないしは 1×10 マイナス7乗[Torr]の真空度に維持される。

【0041】以上、本発明実施形態の表示パネルの基本構成と製法を説明した。

【0042】次に、前記実施形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

【0043】ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、FE型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術が必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くしてしか

も均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0044】＜表面伝導型放出素子の好適な素子構成と製法＞電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0045】＜平面型の表面伝導型放出素子＞まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図6に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0046】基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上にたとえば SiO_2 を材料とする絶縁層を積層した基板、などを用いることができる。

【0047】また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいは $In_2O_3-SnO_2$ をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターニング技術を組み合わせると用いれば容易に形成できるが、それ以外の方法(たとえば印刷技術)を用いて形成してもさしつかえない。

【0048】素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常は数百オングストロームから数百マイクロメートルの範囲から適当な数値を選んで設計されるが、なかでも表示装置に应用するために好ましいのは数マイクロメートルより数十マイクロメータ

一の範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメートルの範囲から適当な数値が選ばれる。

【0049】また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0050】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。

【0051】具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0052】また、微粒子膜を形成するのに用いられる材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb, などをはじめとする金属や、PdO, SnO₂, In₂O₃, PbO, Sb₂O₃, などをはじめとする酸化物や、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, Gd₂B₄, などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WC, などをはじめとする炭化物や、TiN, ZrN, HfN, などをはじめとする窒化物や、Si, Ge, などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0053】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/□]の範囲に含まれるよう設定した。

【0054】なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図6の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0055】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有してい

る。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図6においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0056】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0057】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのがさらに好ましい。

【0058】以上、好ましい素子の基本構成を述べたが、実施形態においては以下のような素子を用いた。

【0059】すなわち、基板1101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[オングストローム]、電極間隔Lは2[マイクロメートル]とした。

【0060】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[オングストローム]、幅Wは100[マイクロメートル]とした。

【0061】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図7(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は図6と同一である。

【0062】1) まず、図7(a)に示すように、基板1101上に素子電極1102および1103を形成する。

【0063】形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。(堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。)その後、堆積した電極材料を、フォトリソグラフィー・エッチング技術を用いてパターニングし、同図(a)に示した一対の素子電極(1102と1103)を形成する。

【0064】2) 次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0065】形成するにあたっては、まず同図(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。(具体的

には、本実施形態では主要元素としてPdを用いた。また、実施形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピンナー法やスプレー法を用いてもよい。）

また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0066】3) 次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

【0067】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分（すなわち電子放出部1105）においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0068】通電方法をより詳しく説明するために、図8に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値V_{pf}を、順次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスP_mを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0069】実施形態においては、たとえば10のマイナス5乗[torr]程度の真空雰囲気下において、たとえばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値V_{pf}を1パルスごとに0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスP_mを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧V_{pm}は0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が1×10の6乗[オーム]になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が1×10のマイナス7乗[A]以下になった段階で、フォーミング処理にかかわる通電を終了した。

【0070】なお、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔Lなど表面伝導型放出素子の設計を変更した場合には、それに応じ

て通電の条件を適宜変更するのが望ましい。

【0071】4) 次に、図7(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0072】通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。（図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。）なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0073】具体的には、10のマイナス4乗ないし10のマイナス5乗[torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0074】通電方法をより詳しく説明するために、図9(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧V_{ac}は14[V]、パルス幅T3は1[ミリ秒]、パルス間隔T4は10[ミリ秒]とした。なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0075】図7(d)に示す1114は該表面伝導型放出素子から放出される放出電流I_eを捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。（なお、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。）活性化用電源1112から電圧を印加する間、電流計1116で放出電流I_eを計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流I_eの一例を図9(b)に示すが、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流I_eは増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流I_eがほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0076】なお、上述の通電条件は、本実施形態の表

面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0077】以上のようにして、図7(e)に示す平面型の表面伝導型放出素子を製造した。

【0078】＜垂直型の表面伝導型放出素子＞次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0079】図10は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

【0080】垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、図6の平面型における素子電極間隔Lは、垂直型においては段差形成部材1206の段差高Lsとして設定される。なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえばSiO₂のような電気的に絶縁性の材料を用いる。

【0081】次に、垂直型の表面伝導型放出素子の製法について説明する。図11(a)～(f)は、製造工程を説明するための断面図で、各部材の表記は図10と同一である。

【0082】1) まず、図11(a)に示すように、基板1201上に素子電極1203を形成する。

【0083】2) 次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえばSiO₂をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0084】3) 次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0085】4) 次に、同図(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

【0086】5) 次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【0087】6) 次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。

(図7(c)を用いて説明した平面型の通電フォーミン

グ処理と同様の処理を行えばよい。)

7) 次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる。(図7(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)

以上のようにして、図11(f)に示す垂直型の表面伝導型放出素子を製造した。

【0088】＜表示装置に用いた表面伝導型放出素子の特性＞以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0089】図12に、表示装置に用いた素子の、(放出電流I_e)対(素子印加電圧V_f)特性、および(素子電流I_f)対(素子印加電圧V_f)特性の典型的な例を示す。なお、放出電流I_eは素子電流I_fに比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意単位で図示した。

【0090】表示装置に用いた素子は、放出電流I_eに関して以下に述べる3つの特性を有している。

【0091】第一に、ある電圧(これを閾値電圧V_{th}と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流I_eが増加するが、一方、閾値電圧V_{th}未満の電圧では放出電流I_eはほとんど検出されない。

【0092】すなわち、放出電流I_eに関して、明確な閾値電圧V_{th}を持った非線形素子である。

【0093】第二に、放出電流I_eは素子に印加する電圧V_fに依存して変化するため、電圧V_fで放出電流I_eの大きさを制御できる。

【0094】第三に、素子に印加する電圧V_fに対して素子から放出される電流I_eの応答速度が速いため、電圧V_fを印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0095】以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧V_{th}以上の電圧を適宜印加し、非選択状態の素子には閾値電圧V_{th}未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0096】また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

【0097】＜多数素子を単純マトリクス配線したマルチ電子ビーム源の構造＞次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電

子ビーム源の構造について述べる。

【0098】図13に示すのは、図4の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、図6で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004により単純マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0099】図13のA-A'に沿った断面を図14に示す。

【0100】なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1003、列方向配線電極1004、電極間絶縁層（不図示）、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1003および列方向配線電極1004を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0101】＜表示装置の構成＞図15は、実施形態における表示装置の主要部分のブロック構成図である。同図において、101は上記の様に製造された表面伝導型放出素子を用いた画像表示パネルで、端子Dx1からDxmおよびDy1からDynを介して外部の電気回路と接続されている。また画像表示パネル101上の高圧端子Daは外部の高圧電源Vaに接続され放出電子を加速するようになっている。このうち端子Dx1からDxmには前述のパネル内に設けられているマルチ電子ビーム源すなわちM行N列の行列状にマトリクス配線された表面伝導型放出素子群を1行ずつ順次駆動してゆくための走査信号が印加される。一方、端子Dy1からDynには前記走査信号により選択された一行の表面伝導型放出素子の各素子の出力電子ビームを制御する為の変調信号が印加される。本実施例では、走査信号は負極性とし、変調信号を正極性とした。走査信号と変調信号が同時に印加された素子が、その時間だけ点灯する。

【0102】画像信号の流れに従い各構成を説明する。

【0103】入力されたコンポジット画像信号をデコーダ103で3原色（RGB）の輝度信号及び水平、垂直同期信号（H_SYNC、V_SYNC）に分離する。タイミング信号発生回路104ではH_SYNC、V_SYNC信号に同期した各種タイミング信号を発生させる。RGB輝度信号はS/H回路105において適当なタイミングでサンプリングされ保持され、それをデジタル信号（A/D変換回路も内蔵されているものとする）に変換する（例えば各色成分8ビット）。こうして得られた1ライン分のRGBのデジタルデータは、S/P変換回路でもってパラレルに画像信号処理回路107に出力される。

【0104】詳細は後述するが、この画像信号処理回路107は、入力した1ライン分のRGBのデータから画

像表示パネル101の該当するラインに対応した各色成分のデータを生成し、それをパルス幅変調回路108に出力する。

【0105】パルス幅変調回路108は、アナログ電圧信号に変換するD/Aコンバータ及び三角波発生回路及びそれらを比較するコンパレータで構成され、パラレルに入力したそれぞれのデジタルデータに対応するパルス幅変調信号を生成し、それを表示パネルの端子Dy1ないしDynを通じて表示パネル101内の各表面伝導型放出素子に印加し、1ライン単位に駆動する。ここで駆動されるラインは、走査回路102により選択されたものとなる。走査回路102はタイミング信号発生回路104より供給されるタイミング信号に応じたラインを選択するのである。

【0106】次に、実施形態における画像信号処理回路107について説明する。ここで、実施形態における表示パネルの蛍光膜1008は、図1のようなパターンで各色成分の蛍光体が配列されているものとする。

【0107】基本的に、表示パネル上の2ラインが、入力した映像信号の1ラインに対応する。つまり、図1の配列を採用した場合には、1走査ラインの画像信号を入力する度に2ライン駆動することになる。

【0108】図16は、第1の実施形態の蛍光膜パターンに適用した場合の画像信号処理回路107のブロック構成図を示している。

【0109】図示で、201a、201bは、表示パネル101の1ライン分の画像データを蓄積するだけの容量を持ったレジスタである。

【0110】先に説明したように、1入力ラインに対して2ライン駆動することになるわけであるから、入力された水平同期信号の周波数を2倍に通倍するため、図示の如く通倍回路204を設け、その2倍に通倍された信号をカウントするカウンタ205を設けた。このカウンタはレジスタ201a、201bのいずれか一方を選択するために用いるものであり、基本的に表示パネル上の奇数ラインと偶数ラインとを判別できれば良いから、そのカウント値は1ビットである。すなわち、セレクト202は、カウンタ205からの出力信号に従いレジスタ201a、201bの何れか一方を順番に選択し、その出力データをパルス幅変調回路108に出力する。

【0111】レジスタ201a、201bは、図1の配列を採用するのであれば、図17のように、S/P変換回路106に格納されたRGBRGB…形式のデータにつき、各レジスタの入力が図1に示す色成分を格納するよう配線されている。尚、図示では最初の1画素のRGBデータに対するレジスタ201a、201bについてのみ示した。

【0112】映像信号の1走査ライン分の入力に対し、2個のレジスタにデータが供給され、記憶される。そして、レジスタ201a、201bを順に駆動すること

で、図1に示すパターンで映像を表示させることが可能になる。

【0113】尚、レジスタ201bであるが、図示の場合には非表示要素を格納するメモリを確保して示しているが、実際には非表示要素部分のメモリを確保する必要はなく、レジスタ201aの半分の容量を備えれば良い。また、これまでの説明から明らかなように、図1のパターンで映像を表示するのであれば、表示パネルの偶数ラインに対応する表面伝導型電子放出素子の数は、奇数行のその半分で構わない。

【0114】更に、図21に従えば、行間・列間の最大輝度差が0.40のパターンは、図1、図2以外にも存在する。しかしながら、同値のパターンは、基本的に図1、図2の回転させたパターンであるので、実質的に違いはない。

【0115】更にまた、仮に図1のパターンをM、図2のパターンをNとした場合に、1行1列及び2行2列目をM、1行2列及び2行1列目をNで構成した4×4のパターンを用いても良い。

【0116】以上説明したように、本実施形態に従えば、水平垂直の色縞の出現を低減するので画質を向上させる効果がある。

【0117】

【発明の効果】以上説明したように、本発明によれば、2行2列の基本配列の行の輝度差、列の輝度差が少なくして、輝度差による横縞あるいは縦縞による視覚妨害が少なくし画質を向上させることが可能になる。

【0118】

【図面の簡単な説明】

【図1】第1の実施形態における色成分の配列パターンを示す図である。

【図2】第2の実施形態における色成分の配列パターンを示す図である。

【図3】一般的なストライプ配列及び、発明者等が考案

した配列を示す図である。

【図4】実施形態における画像表示装置の、表示パネルの一部を切り欠いて示した斜視図である。

【図5】実施形態における表示パネルのフェースプレートの蛍光体配列を例示した平面図である。

【図6】実施形態で用いた平面型の表面伝導型放出素子の平面及び断面図である。

【図7】実施形態における平面型の表面伝導型放出素子の製造工程を示す図である。

【図8】実施例における通電フォーミング処理の際の印加電圧波形を示す図である。

【図9】実施形態における通電活性化処理の際の印加電圧波形及び放電電流 I_e の変化を示す図である。

【図10】実施形態における垂直型の表面伝導型放出素子の断面図である。

【図11】実施形態における垂直型の表面伝導型放出素子の製造工程を示す図である。

【図12】実施形態で用いた表面伝導型放出素子の典型的な特性を示す図である。

【図13】実施形態で用いたマルチ電子ビーム源の基板の平面図である。

【図14】実施形態で用いたマルチ電子ビーム源の基板の一部断面図である。

【図15】実施形態における表示装置の駆動部分のブロック構成図である。

【図16】図15における画像信号処理回路のブロック構成図である。

【図17】図16におけるレジスタ群の画像データの格納状態を示す図である。

【図18】表面伝導型放出素子の一例を示す図である。

【図19】FE型素子の一例を示す図である。

【図20】MIM型素子の一例を示す図である。

【図21】各色成分の組み合わせによる行間輝度差を示す図である。

【図1】 【図2】

B	G
R	x

B	R
G	x

【図3】

R	G	B	R
R	G	B	R
R	G	B	R
R	G	B	R

(a)

G	H	G	H
B	G	B	G
G	R	G	H
B	G	B	G

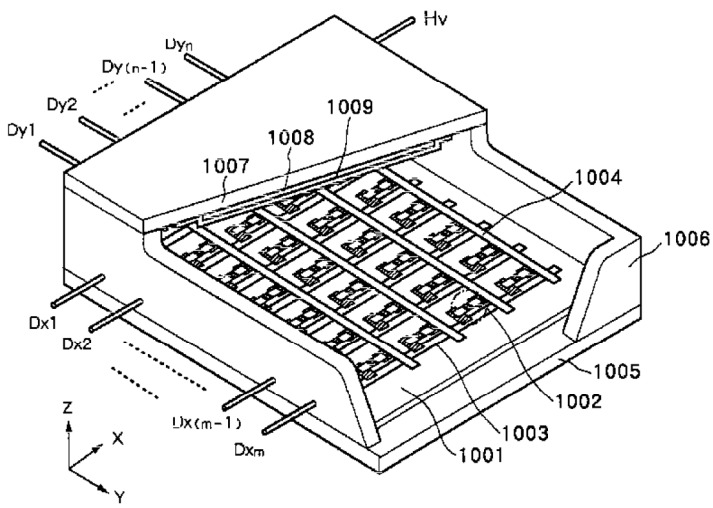
(b)

【図5】

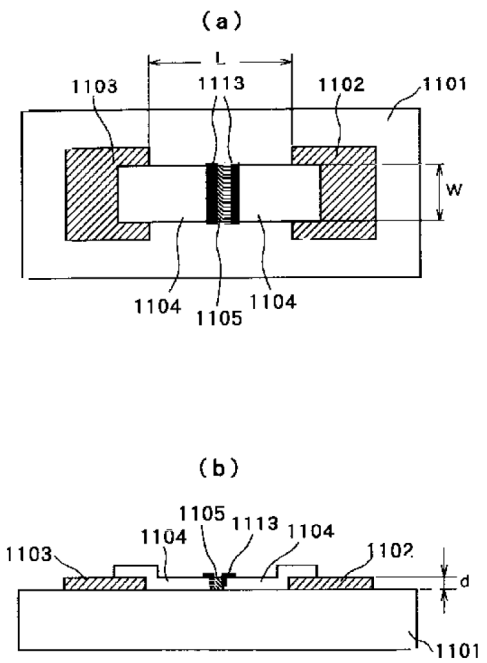
1010 黒色導電材			
B	G	B	G
R	x	R	x
B	G	B	G
R	x	R	x

R: 赤色蛍光体
G: 緑色蛍光体
B: 青色蛍光体
X: 非表示要素

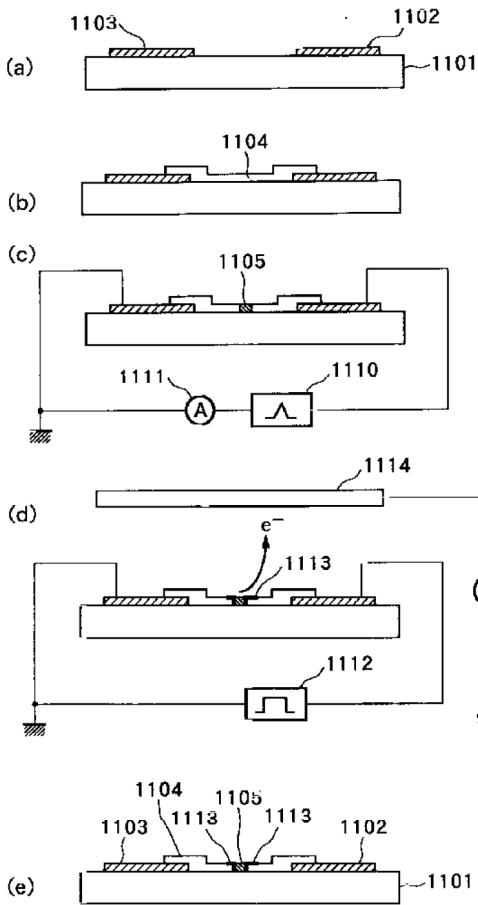
【図4】



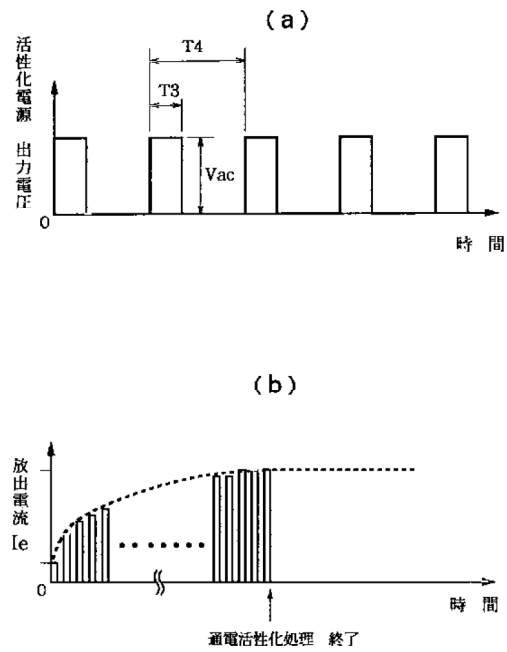
【図6】



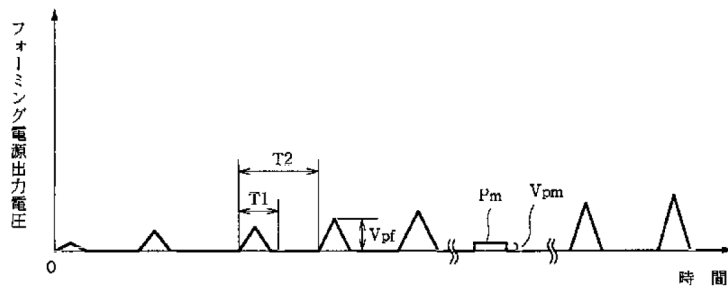
【図7】



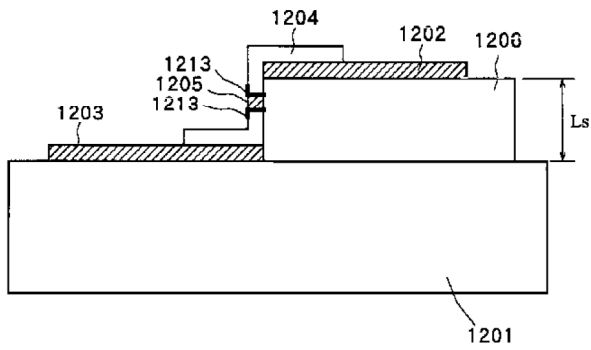
【図9】



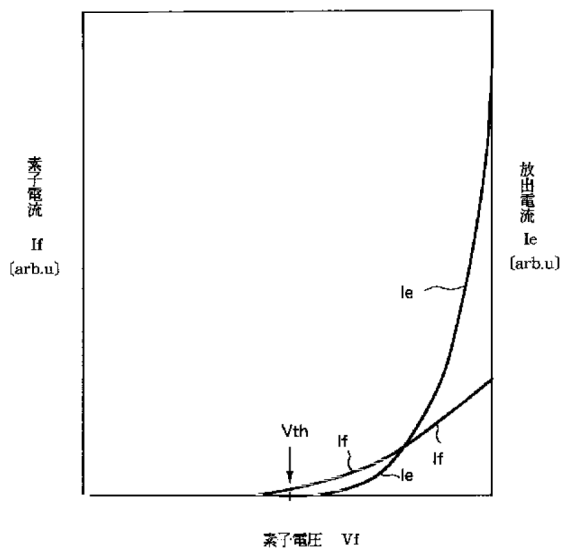
【図8】



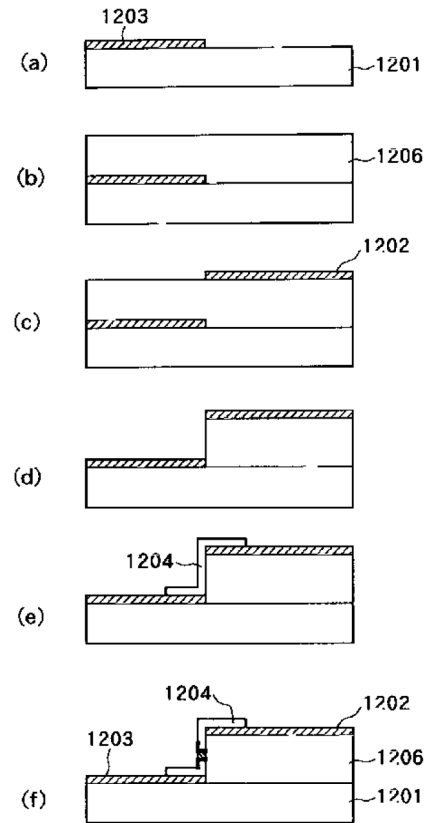
【図10】



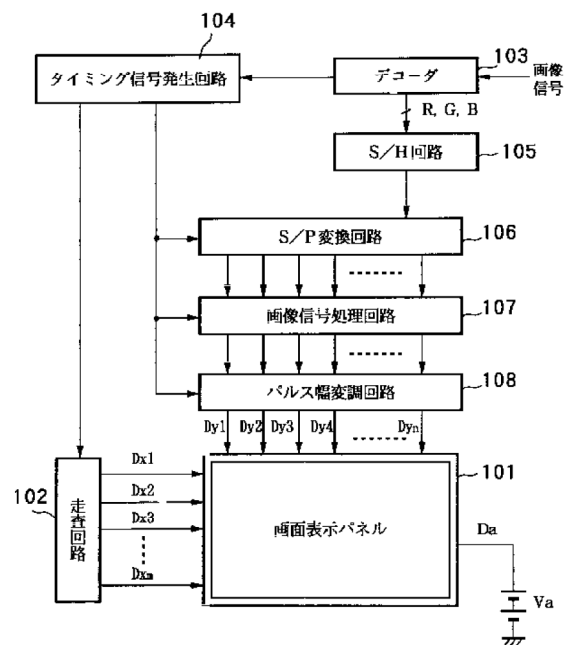
【図12】



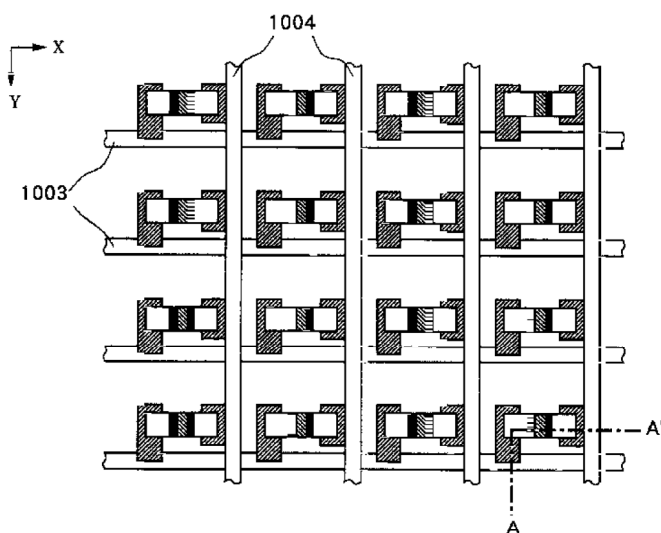
【図11】



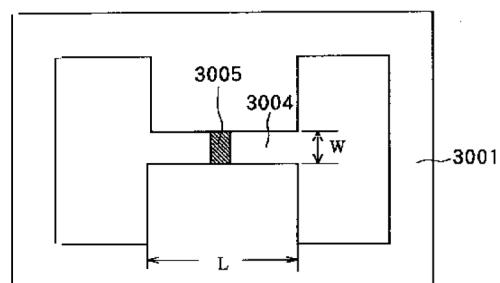
【図15】



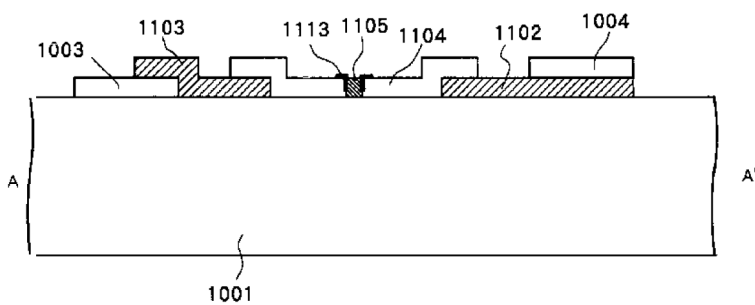
【図13】



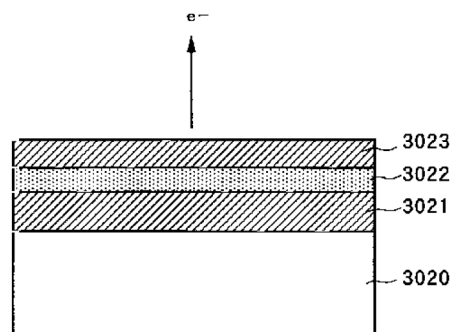
【図18】



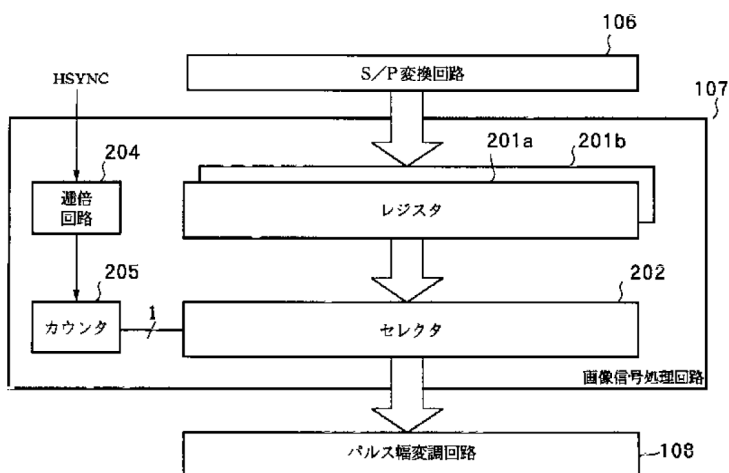
【図14】



【図20】



【図16】



【図19】

