国 家 知 识 产 权 局

100140

发文日：

2019年11月14日

申请号或专利号：201880000655.5　　发文序号：2019111101704580

申请人或专利权人：长江存储科技有限责任公司

发明创造名称：用于三维存储器件的贯穿阵列触点(TAC)

第 三 次 审 查 意 见 通 知 书

1. ☒审查员已经收到申请人于2019年08月07日提交的意见陈述书，在此基础上审查员对上述专利申请继续进行实质审查。

☐根据国家知识产权局于_____年_____月_____日作出的复审决定，审查员对上述专利申请继续进行实质审查。

☐_____

2. ☐经审查，申请人于_____提交的修改文件，不符合专利法实施细则第51条第3款的规定，不予接受。

3. 继续审查是针对下列申请文件进行的：

☐上述意见陈述书中所附的经修改的申请文件。

☒前次审查意见通知书所针对的申请文件以及上述意见陈述书中所附的经修改的申请文件替换文件。

☐前次审查意见通知书所针对的申请文件。

☐上述复审决定所确定的申请文件。

☐_____

4. ☐本通知书未引用新的对比文件。

☒本通知书引用下列对比文件(其编号续前，并在今后的审查过程中继续沿用)：

编号	文 件 号 或 名 称	公开日期（或抵触申请的申请日）
2	US 2017179026A1	20170622

5. 审查的结论性意见：

关于说明书：

☐申请的内容属于专利法第5条规定的不授予专利权的范围。

☐说明书不符合专利法第26条第3款的规定。

☐说明书的修改不符合专利法第33条的规定。

☐说明书的撰写不符合专利法实施细则第17条的规定。

☐_____

关于权利要求书：

Micron Ex. 1011, p. 1
Micron v. YMTC
IPR2024-00909

☐权利要求_____不符合专利法第 2 条第 2 款的规定。
☐权利要求_____不符合专利法第 9 条第 1 款的规定。
☐权利要求_____不具备专利法第 22 条第 2 款规定的新颖性。
☒权利要求 1-32 不具备专利法第 22 条第 3 款规定的创造性。
☐权利要求_____不具备专利法第 22 条第 4 款规定的实用性。
☐权利要求_____属于专利法第 25 条规定的不授予专利权的范围。
☐权利要求_____不符合专利法第 26 条第 4 款的规定。
☐权利要求_____不符合专利法第 31 条第 1 款的规定。
☐权利要求_____的修改不符合专利法第 33 条的规定。
☐权利要求_____不符合专利法实施细则第 19 条的规定。
☐权利要求_____不符合专利法实施细则第 20 条的规定。
☐权利要求_____不符合专利法实施细则第 21 条的规定。
☐权利要求_____不符合专利法实施细则第 22 条的规定。
☐_____

☐申请不符合专利法第 26 条第 5 款或者实施细则第 26 条的规定。
☐申请不符合专利法第 20 条第 1 款的规定。
☐分案申请不符合专利法实施细则第 43 条第 1 款的规定。
上述结论性意见的具体分析见本通知书的正文部分。

6.基于上述结论性意见，审查员认为：
☐申请人应当按照通知书正文部分提出的要求，对申请文件进行修改。
☐申请人应当在意见陈述书中论述其专利申请可以被授予专利权的理由，并对通知书正文部分中指出的不符合规定之处进行修改，否则将不能授予专利权。
☒专利申请中没有可以被授予专利权的实质性内容，如果申请人没有陈述理由或者陈述理由不充分，其申请将被驳回。
☐_____

7. 申请人应注意下列事项：

（1）根据《专利优先审查管理办法》第 11 条、第 12 条的规定：申请人答复发明专利审查意见通知书的期限为通知书发文日起 2 个月，如果申请人逾期不答复，国家知识产权局可以停止优先审查程序，按普通程序处理，即根据专利法第 37 条的规定，申请人应当在收到本通知书之日起的 2 个月内陈述意见，如果申请人无正当理由逾期不答复，其申请将被视为撤回。

（2）申请人对其申请的修改应当符合专利法第 33 条的规定，不得超出原说明书和权利要求书记载的范围，同时申请人对专利申请文件进行的修改应当符合专利法实施细则第 51 条第 3 款的规定，按照本通知书的要求进行修改。

（3）申请人的意见陈述书和/或修改文本应当邮寄或递交国家知识产权局专利局受理处，凡未邮寄或递交给受理处的文件不具备法律效力。

（4）未经预约，申请人和/或代理人不得前来国家知识产权局与审查员举行会晤。

8．本通知书正文部分共有 6 页，并附有下列附件：
☐引用的对比文件的复印件共_____份_____页。
☐_____

审查员：王晓峰　　联系电话：010-62089918　　审查部门：电学发明审查部

Micron Ex. 1011, p. 2
Micron v. YMTC
IPR2024-00909

第 三 次 审 查 意 见 通 知 书

申请号:2018800006555

审查员仔细审阅了申请人针对前次审查意见通知书提交的意见陈述以及经过修改的申请文件，针对性地引入了对比文件2，具体作出如下审查意见：

1、权利要求1不具备专利法第22条第3款规定的创造性。

对比文件 2（US2017/0179026A1）公开了一种 3D 存储器件，并具体公开了（说明书第 0005-0389 段，附图 1A-76）：

半导体衬底 9；交替堆叠层，其设置于半导体衬底 9 上；电介质结构 430，垂直延伸通过所述交替堆叠层，其中所述交替堆叠层邻接电介质结构 430 的侧壁表面，并且电介质结构 430 由电介质材料形成（说明书第 0216-0217 段，附图 12A-12B）；至少两个贯穿阵列触点 488，均垂直延伸通过电介质结构 430；以及一个或多个沟道结构，其垂直延伸通过所述交替堆叠层。

由此可见，该权利要求相对于对比文件 2 的区别特征是：电介质结构，其在所述半导体衬底的隔离区域上，至少两个贯穿阵列触点垂直延伸通过多个隔离区域中的一个隔离区域。基于此，该权利要求实际要解决的技术问题是如何设置贯穿阵列触点区域的位置。

然而，隔离区域是半导体器件中必需的部件，对比文件 2 也公开了半导体衬底上的浅沟槽隔离区域 720 以及下层级电介质层 760，其中，贯穿阵列触点 488 穿过至少部分下层级电介质层 760 与下层级金属互连结构 780 连接。将贯穿叠层的通孔区域设置在衬底的隔离区域之上，这是本领域的技术人员容易做到的常规设置，属于公知常识；在此基础上，为了与下层级金属互连结构电连接、实现存储器功能，本领域技术人员容易做到将贯穿阵列触点延伸通过覆盖了下层级金属互连结构的隔离区域。因此，在对比文件 2 的基础上结合公知常识从而获得该权利要求请求保护的技术方案，这对于本领域技术人员来说是显而易见的，不需要付出创造性劳动，该权利要求不具备突出的实质性特点和显著的进步，不具备专利法第 22 条第 3 款规定的创造性。

2、权利要求 2-11 不具备专利法第 22 条第 3 款规定的创造性。

对于权利要求 2，对比文件 2 公开了外延层 11，其形成在所述一个或多个沟道结构中的每一个与半导体衬底 9 之间； 阶梯结构，其设置于所述交替堆叠层中；一个或多个接触层，其设置于所述至少两个贯穿阵列触点 488、所述一个或多个沟道结构以及一个或多个缝隙结构上；同时，在沟道结构上设置刻蚀停止插塞以防止沟道被刻蚀损伤，这是本领域的公知常识。

对于权利要求 3，对比文件 2 公开了所述电介质结构邻接所述至少两个贯穿阵列触点 488 的侧壁表面。

对于权利要求 4，对比文件 2 公开了 3D NAND 存储器件。

对于权利要求 5，对比文件 2 公开了所述交替堆叠层包括电介质层和导体层的交替对。

纸件申请，回函请寄：100088 北京市海淀区蓟门桥西土城路 6 号 国家知识产权局专利局受理处收
电子申请，应当通过电子专利申请系统以电子文件形式提交相关文件。除另有规定外，以纸件等其他形式提交的文件视为未提交。

对于权利要求 6，对比文件 2 公开了所述电介质层包括氧化硅，同时，导体层包括金属属于公知常识。

对于权利要求 7，对比文件 2 公开了所述导体层包括字线。

对于权利要求 8-9，对比文件 2 公开了所述电介质材料是氧化硅。

对于权利要求 10，对比文件 2 公开了所述电介质结构 430 在所述 3D 存储器件内界定了贯穿阵列接触区域（附图 11A-12B）。

对于权利要求 11，设置所述电介质结构具有等于或小于所述隔离区域的覆盖区是本领域的常用技术手段，本领域技术人员容易做到根据器件实际情况进行设置。

综上所述，在其引用的权利要求不具备创造性的基础上，权利要求 2-11 不具备专利法第 22 条第 3 款规定的创造性。

3、权利要求12不具备专利法第22条第3款规定的创造性。

对比文件 2（US2017/0179026A1）公开了一种 3D 存储器件的制造方法，并具体公开了（说明书第 0005-0389 段，附图 1A-76）：

在半导体衬底 9 形成浅沟槽隔离区域 720；在半导体衬底 9 上设置交替电介质堆叠层，其包括第一电介质层和第二电介质层对，所述第二电介质层与所述第一电介质层不同，具体地，基于交替电介质堆叠层来形成交替的导体/电介质堆叠层；形成在所述交替电介质堆叠层中垂直延伸的沟道结构；在所述交替电介质堆叠层中形成开口 769，其中，利用电介质层填充所述开口 769，以形成电介质结构 430 作为所述 3D 存储器件的贯穿阵列接触区域；去除所述电介质结构 430 部分，形成垂直延伸通过所述电介质结构 430 的贯穿阵列接触开口；利用导体填充贯穿阵列接触开口，以在所述贯穿阵列接触区域中形成贯穿阵列接触结构 488。

由此可见，该权利要求相对于对比文件 2 的区别特征是： 所述开口暴露所述隔离结构，去除所述隔离结构的部分，直到暴露所述衬底，以形成垂直延伸通过所述电介质结构和所述隔离结构的贯穿阵列接触开口，所述贯穿阵列接触结构接触所述衬底。基于此，该权利要求实际要解决的技术问题是如何设置贯穿阵列触点区域的位置。

然而，隔离区域是半导体器件中必需的部件，对比文件 2 也公开了半导体衬底上的浅沟槽隔离区域 720 以及下层级电介质层 760，其中，贯穿阵列触点 488 穿过至少部分下层级电介质层 760 与下层级金属互连结构 780 连接。将贯穿叠层的通孔区域设置在衬底的隔离区域之上，这是本领域的技术人员容易做到的常规设置，属于公知常识；在此基础上，为了与衬底中的互连结构电连接、实现存储器功能，本领域技术人员容易做到通过去除部分隔离结构以将贯穿阵列触点延伸通过隔离区域并接触衬底。因此，在对比文件 2 的基础上结合公知常识从而获得该权利

Micron Ex. 1011, p. 4
Micron v. YMTC
IPR2024-00909

要求请求保护的技术方案，这对于本领域技术人员来说是显而易见的，不需要付出创造性劳动，该权利要求不具备突出的实质性特点和显著的进步，不具备专利法第 22 条第 3 款规定的创造性。

4、权利要求 13-20 不具备专利法第 22 条第 3 款规定的创造性。

对于权利要求 13，对比文件 2 公开了：在形成所述贯穿阵列接触开口之前，所述方法还包括： 形成在所述交替电介质堆叠层中垂直延伸的缝隙开口，其中，所述缝隙开口暴露所述衬底的掺杂区域；利用导体层通过一个或多个缝隙开口替换所述第二电介质层，以将所述交替电介质堆叠层转换成交替的电介质/导体层堆叠层（对比文件 2 公开了牺牲层工艺）；以及利用导体填充所述一个或多个缝隙开口，以形成在所述交替的电介质/导体层堆叠层中垂直延伸的一个或多个缝隙结构 76、79。

对于权利要求 14-15，采用修剪刻蚀工艺以及干法刻蚀工艺以在交替电介质堆叠层中形成阶梯结构是本领域的常用技术手段。

对于权利要求 16，所述电介质层填充的具体工艺是本领域的公知常识。

对于权利要求 17-18，对比文件 2 公开了利用所述电介质层填充所述开口包括形成氧化硅。

对于权利要求 19-20，对比文件 2 公开了所述第一电介质层包括氧化硅，并且所述第二电介质层包括氮化硅。

综上所述，在其引用的权利要求不具备创造性的基础上，权利要求 13-20 不具备专利法第 22 条第 3 款规定的创造性。

5、权利要求21不具备专利法第22条第3款规定的创造性。

对比文件 2（US2017/0179026A1）公开了一种 3D 存储器件的制造方法，并具体公开了（说明书第 0005-0389 段，附图 1A-76）：

在半导体衬底 9 上设置交替电介质堆叠层，其包括第一电介质层和第二电介质层对，所述第二电介质层与所述第一电介质层不同，具体地，基于交替电介质堆叠层来形成交替的导体/电介质堆叠层；形成在所述交替电介质堆叠层中垂直延伸的沟道结构；在所述交替电介质堆叠层中形成开口 769，其中，利用电介质层填充所述开口 769，以形成电介质结构 430 作为所述 3D 存储器件的贯穿阵列接触区域；去除所述电介质结构 430 部分，形成垂直延伸通过所述电介质结构 430 的贯穿阵列接触开口；利用导体填充贯穿阵列接触开口，以在所述贯穿阵列接触区域中形成贯穿阵列接触结构 488。

由此可见，该权利要求相对于对比文件 2 的区别特征是：所述开口暴露所述隔离结构，所述贯穿阵列接触区域等于或小于所述隔离区域，刻蚀通过所述隔离区域以形成暴露所述衬底的贯穿阵列接触开口。基于此，该权利要求实际要解决的技术问题是如何设置贯穿阵列触点区域

Micron Ex. 1011, p. 5
Micron v. YMTC
IPR2024-00909

的位置。

然而，隔离区域是半导体器件中必需的部件，对比文件 2 也公开了半导体衬底上的浅沟槽隔离区域 720 以及下层级电介质层 760，其中，贯穿阵列触点 488 穿过至少部分下层级电介质层 760 与下层级金属互连结构 780 连接。将贯穿叠层的通孔区域设置在衬底的隔离区域之上并且使其小于隔离区域，这是本领域的技术人员容易做到的常规设置，属于公知常识；在此基础上，为了与衬底中的互连结构电连接、实现存储器功能，本领域技术人员容易做到通过刻蚀隔离结构以形成暴露衬底的贯穿阵列触点开口。因此，在对比文件 2 的基础上结合公知常识从而获得该权利要求请求保护的技术方案，这对于本领域技术人员来说是显而易见的，不需要付出创造性劳动，该权利要求不具备突出的实质性特点和显著的进步，不具备专利法第 22 条第 3 款规定的创造性。

6、权利要求 22-27 不具备专利法第 22 条第 3 款规定的创造性。

对于权利要求 22，对比文件 2 公开了：形成垂直延伸通过所述交替电介质层的缝隙开口，其中，所述缝隙开口暴露所述衬底的掺杂区域（参见图 14C）；利用导体层通过所述缝隙开口替换所述第二电介质层，以将所述交替电介质堆叠层转换成交替的电介质/导体层堆叠层；利用导体填充所述缝隙开口以形成缝隙结构 76、79；在所述交替电介质堆叠层中形成阶梯结构，其中，所述阶梯结构包括层级；在所述阶梯结构的所述层级中的每个层级上形成字线触点；在所述沟道结构和所述缝隙结构之上形成本地触点；以及在所述本地触点、每条字线以及每个贯穿阵列接触结构之上形成一个或多个接触层（参见附图 17A-17C）。

对于权利要求 23，对比文件 2 公开了所述第一电介质层包括氧化硅，并且所述第二电介质层包括氮化硅。

对于权利要求 24，对比文件 2 公开了开口采用干法刻蚀形成。

对于权利要求 25，对比文件 2 公开了利用所述电介质层填充所述开口包括形成氧化硅。

对于权利要求 26，对比文件 2 公开了所述交替的电介质/导体层堆叠层邻接所述电介质结构 430 的侧壁。

对于权利要求 27，对比文件 2 公开了所述电介质结构 430 邻接每个贯穿阵列接触结构的侧壁表面。

综上所述，在其引用的权利要求不具备创造性的基础上，权利要求 22-27 不具备专利法第 22 条第 3 款规定的创造性。

7、权利要求28不具备专利法第22条第3款规定的创造性。

对比文件 2（US2017/0179026A1）公开了一种 3D 存储器件，并具体公开了（说明书第

Micron Ex. 1011, p. 6
Micron v. YMTC
IPR2024-00909

0005-0389 段，附图 1A-76）：

具有浅沟槽隔离区域 720 的半导体衬底 9；交替堆叠层，具体为导体/电介质层对，其设置于半导体衬底 9 上；电介质结构 430，垂直延伸通过所述交替堆叠层，其中所述交替堆叠层邻接电介质结构 430 的侧壁表面，并且电介质结构 430 由电介质材料形成（说明书第 0216-0217 段，附图 12A-12B）；至少两个贯穿阵列触点 488，均垂直延伸通过电介质结构 430；以及一个或多个沟道结构，其垂直延伸通过所述交替堆叠层。

由此可见，该权利要求相对于对比文件 2 的区别特征是： 电介质结构，其在所述半导体衬底的隔离区域上，至少两个贯穿阵列触点垂直延伸通过多个隔离区域中的一个隔离区域。基于此，该权利要求实际要解决的技术问题是如何设置贯穿阵列触点区域的位置。

然而，隔离区域是半导体器件中必需的部件，对比文件 2 也公开了半导体衬底上的浅沟槽隔离区域 720 以及下层级电介质层 760，其中，贯穿阵列触点 488 穿过至少部分下层级电介质层 760 与下层级金属互连结构 780 连接。将贯穿叠层的通孔区域设置在衬底的隔离区域之上，这是本领域的技术人员容易做到的常规设置，属于公知常识；在此基础上，为了与下层级金属互连结构电连接、实现存储器功能，本领域技术人员容易做到将贯穿阵列触点延伸通过覆盖了下层级金属互连结构的隔离区域。因此，在对比文件 2 的基础上结合公知常识从而获得该权利要求请求保护的技术方案，这对于本领域技术人员来说是显而易见的，不需要付出创造性劳动，该权利要求不具备突出的实质性特点和显著的进步，不具备专利法第 22 条第 3 款规定的创造性。

8、权利要求 29-32 不具备专利法第 22 条第 3 款规定的创造性。

对于权利要求 29，对比文件 2 公开了：阶梯结构，其设置于交替的导体/电介质堆叠层中，其中，所述阶梯结构包括层级，在每个层级上具有导体层；字线触点，其设置于所述阶梯结构的每个导体层上；本地触点，其设置于每个沟道结构和缝隙结构上。

对于权利要求 30，对比文件 2 公开了所述电介质结构邻接每个贯穿阵列触点 488 的侧壁表面。

对于权利要求 31，对比文件 2 公开了所述电介质结构包括所述 3D 存储器件的贯穿阵列接触区域。

对于权利要求 32，对比文件 2 公开了外延层 11，其形成在所述一个或多个沟道结构中的每一个与半导体衬底 9 之间；同时，在沟道结构上设置刻蚀停止插塞以防止沟道被刻蚀损伤，这是本领域的公知常识。

综上所述，在其引用的权利要求不具备创造性的基础上，权利要求 29-32 不具备专利法第 22 条第 3 款规定的创造性。

Micron Ex. 1011, p. 7
Micron v. YMTC
IPR2024-00909

基于上述理由，本申请的独立权利要求以及从属权利要求都不具备创造性，同时说明书中也没有记载其他任何可以授予专利权的实质性内容，因而即使申请人对权利要求进行重新组合和/或根据说明书记载的内容作进一步的限定，本申请也不具备被授予专利权的前景。如果申请人不能在本通知书规定的答复期限内提出表明本申请具有创造性的充分理由，本申请将被驳回。

审查员姓名:王晓峰　　审查员代码:160262

Micron Ex. 1011, p. 8
Micron v. YMTC
IPR2024-00909