



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년07월05일
(11) 등록번호 10-0967847
(24) 등록일자 2010년06월28일

(51) Int. Cl.

H04B 1/40 (2006.01) H03K 17/00 (2006.01)

(21) 출원번호 10-2008-0029443

(22) 출원일자 2008년03월31일

심사청구일자 2008년03월31일

(65) 공개번호 10-2009-0104157

(43) 공개일자 2009년10월06일

(56) 선행기술조사문헌

JP2006157423 A

JP2006157264 A

JP2006173754 A

KR1020030080528 A

전체 청구항 수 : 총 6 항

(73) 특허권자

재단법인서울대학교산학협력재단

서울특별시 관악구 봉천7동 산4의 2번지

(72) 발명자

서광석

서울 강남구 개포동 652 우성3차아파트 3-702

장정철

서울 관악구 신림9동 서울대학교 반도체공동연구소 104동 205호

(74) 대리인

특허법인세하

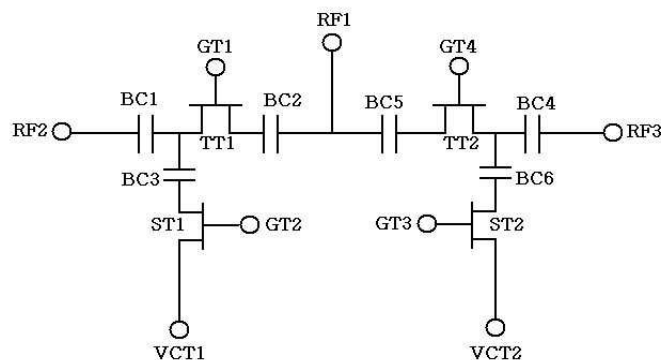
심사관 : 유선중

(54) 증식형 소자를 이용한 고주파 스위치 회로

(57) 요약

본 발명에 의한 고주파 스위치 회로는 DC 블럭킹 커패시터(DC blocking capacitor)를 이용하여 각 트랜지스터를 DC 적으로 분리하여 오프 상태 트랜지스터를 더 deep pinch off시키고, 온 상태 트랜지스터에 최대 전류가 흐르는 바이어스를 제공한다. 또한 증식형(Enhancement mode) 트랜지스터를 사용하여 공핍형(depletion mode) 트랜지스터에 비해 같은 게이트 전압으로 더 deep pinch off시킬 수 있고 고주파 스위치가 큰 Pmax를 갖도록 한다.

대표도 - 도2



특허청구의 범위

청구항 1

복수의 고주파 신호경로 중 하나 이상을 도통시키고 나머지를 차단시키는 고주파 스위치 회로로서 상기 복수의 고주파 신호경로 각각은

상기 고주파 신호경로의 일단에 결합된 제 1 커패시터;

상기 제 1 커패시터와 상기 고주파 신호경로의 타단 사이에 결합된 용량성 스루 스위치 요소; 및

상기 제 1 커패시터와 상기 용량성 스루 스위치 요소 사이에 일단이 접속하고 타단은 전압제어단자 사이에 결합된 용량성 셉트 스위치 요소

를 포함하는 고주파 스위치 회로.

청구항 2

제 1 항에 있어서,

상기 용량성 스루 스위치 요소는 단일의 제 2 커패시터 및 단일 스루 트랜지스터이고, 상기 용량성 셉트 스위치 요소는 단일의 제 3 커패시터 및 단일 셉트 트랜지스터인 고주파 스위치 회로.

청구항 3

제 1 항에 있어서,

상기 용량성 스루 스위치 요소는 복수의 제 2 커패시터 및 복수의 트랜지스터이고, 상기 용량성 셉트 스위치 요소는 복수의 제 3 커패시터 및 복수의 트랜지스터인 고주파 스위치 회로.

청구항 4

제 1 항에 있어서,

상기 복수의 고주파 신호경로 각각에서의 상기 전압제어단자와 상기 용량성 스루 스위치 요소에 대한 전압제어수단은 동시에 같은 전압을 인가하고, 상기 용량성 셉트 스위치 요소에 대한 전압제어수단은 동시에 반대의 전압을 인가하여 상기 복수의 고주파 신호경로 각각을 도통 또는 차단시키는 고주파 스위치 회로.

청구항 5

제 2 항 또는 제 3 항에 있어서,

상기 제 1 커패시터, 상기 제 2 커패시터 그리고 상기 제 3 커패시터는 MIM 커패시터인 고주파 스위치 회로.

청구항 6

제 3 항에 있어서,

상기 용량성 스루 스위치 요소의 복수의 트랜지스터 및 상기 용량성 셉트 스위치 요소의 복수의 트랜지스터는 증식형(Enhancement mode) 트랜지스터인 고주파 스위치 회로.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0005] 본 발명은 안테나 스위치 회로에 대한 것으로서, 특히 휴대폰 등의 휴대용 무선통신 시스템에 사용되는 고주파 스위치에 관한 것이다.
- [0006] 휴대 전화 등의 이동체용 통신기기에서는, GHz대의 마이크로파를 사용하고 있는 경우가 많고, 안테나의 절환 회로나 송수신의 절환 회로 등에 이들의 고주파 신호를 절환하기 위한 스위치 소자가 이용되는 경우가 많다. 이러한 스위칭 소자에는 고주파용 트랜지스터인 HEMT나 MESFET 등이 사용되고, SPDT(single pole single throw), SPNT(single pole N throw) 또는 NPNT(N pole N throw)의 형태를 갖고 있다. 도 1은 휴대전화기의 안테나 스위치 회로의 일례를 나타낸 것이다. 이 안테나 스위치 회로는 SPDT(Single Pole Dual Throw)구성을 갖고, 안테나(ANT)와 고주파 신호 입출력 단자(T1)사이의 신호경로와 안테나(ANT)와 고주파 신호 입출력 단자(T2)사이의 신호경로와의 신호경로를 전환하는 것이다. 그 때문에 이 안테나 스위치 회로는, 스루측 전계효과 트랜지스터(Field Effect Transistor)(QT1, QT2), 섀트측 전계효과 트랜지스터(QS1, QS2) 및 섀트 콘덴서(CS1, CS2)로 구성되어 있다. 스루측 전계효과 트랜지스터(QT1, QT2)와 섀트측 전계효과 트랜지스터(QS1, QS2)는 제어단자(CT1, CT3, CT2, CT4)에 주어지는 제어신호에 따라 온오프가 제어된다.
- [0007] 고주파 스위치에 사용되는 전계효과 트랜지스터를 오프 상태로 유지하려면 문턱전압(threshold voltage, V_{TH})보다 낮은 전압을 게이트에 인가하여야 하며, 큰 전력의 고주파 신호가 스위치에 들어왔을 때에 오프 상태가 해제되는 것을 방지하기 위해 문턱전압 보다 충분히 낮은 전압을 게이트에 인가하여 deep pinch off 시켜야 한다. 실제로는 음의 전압을 만들어 사용하지는 않고 드레인과 소스의 전압을 플러스로 증압(V_B)시켜 그라운드 상태의 게이트 전압이 음의 전압인 것처럼 사용한다. 휴대폰이 사용중인 상태에서 스위치 내부에는 온 상태인 트랜지스터와 오프 상태인 트랜지스터가 함께 존재하게 되는데, 스위치 내 모든 트랜지스터의 드레인과 소스에 동일한 전압(V_B)이 인가되게 되므로, 오프 상태 게이트 전압은 $-V_B$ 가 되고, 온 상태 게이트 전압은 V_{DD} (배터리 최대 전압)- V_B 가 된다.
- [0008] 근래 휴대용 무선통신 장비의 큰 경향 중 하나는 배터리의 전압이 지속적으로 내려가고 있다는 점이다. 이는 배터리의 전압이 내려가면 소비전력이 감소해서 휴대폰을 오래 쓸 수 있는 장점 때문이다. 배터리 전압이 낮아지게 되면 오프 상태의 트랜지스터는 큰 전력의 고주파 신호가 스위치에 들어오는 경우 오프 상태를 유지하지 못하게 된다. 또한, 배터리 전압이 낮아지게 되면 온 상태의 트랜지스터는 충분히 온 상태가 되지 못하여 저항이 최소인 상태가 아닌 저항이 다소 증가한 상태에서 동작을 시키게 된다. 즉 도 1과 같은 종래의 스위치 회로에서는 배터리 전압이 낮아지면 고주파 스위치의 성능이 저해된다.
- [0009] 또한, 종래에는 공핍형 HEMT(Depletion mode HEMT) 혹은 공핍형 MESFET(depletion mode MESFET)를 이용한 고주파 스위치가 많이 사용되었다. 공핍형(Depletion mode) 트랜지스터는 음의 문턱 전압 (V_{TH})을 갖는다. 따라서 이를 고주파 트랜지스터로 이용하려면 음의 문턱전압 보다 더 낮은 전압을 게이트에 걸어야 한다. 그러나 배터리의 전압이 낮아짐에 따라 게이트에 걸 수 있는 음의 전압이 작아 지고 있다. 즉 실제로 충분한 소스 및 드레인의 공통 전압(V_B)을 인가할 수 없다는 것이다. 따라서 공핍형 트랜지스터는 큰 전력의 고주파신호가 스위치에 입력될 경우 오프 상태를 유지하지 못하게 된다. 이때 스위치가 오프 상태를 유지하는 고주파 신호의 최대 전력량을 P_{max} 라 부른다. 스택(Stacked) FET나 다중 게이트 (multiple gates)를 사용하면 P_{max} 가 늘어난다. 하지만 배터리전압이 작아지면 필요한 FET나 게이트의 숫자가 늘어나 스위치 회로의 면적이 커지는 단점이 있다.

발명이 이루고자 하는 기술적 과제

- [0010] 본 발명의 목적은 낮은 전압에서도 양호한 온오프 성능을 가지는 무선통신장치용 고주파 스위치 회로를 제공하는데 있다.
- [0011] 본 발명의 다른 목적은 낮은 전압에서도 큰 P_{max} 를 가지는 무선통신장치용 고주파 스위치 회로를 제공하는데 있다.

발명의 구성 및 작용

- [0012] 본 발명에 의한 고주파 스위치 회로는 복수의 고주파 신호경로 중 하나 이상을 도통시키고 나머지를 차단시키는 고주파 스위치 회로로서 상기 복수의 고주파 신호경로 각각은 상기 고주파 신호경로의 일단에 결합된 제 1 커패시터, 상기 제 1 커패시터와 상기 고주파 신호경로의 타단 사이에 결합된 용량성 스루 스위치 요소 및 상기 제 1 커패시터와 상기 용량성 스루 스위치 요소 사이에 일단이 접속하고 타단은 전압제어단자 사이에 결합된 용량성 셉트 스위치 요소를 포함한다.
- [0013] 본 발명에 의한 고주파 스위치 회로에서 상기 용량성 스루 스위치 요소는 단일의 제 2 커패시터 및 단일 스루 트랜지스터이고, 상기 용량성 셉트 스위치 요소는 단일의 제 3 커패시터 및 단일 셉트 트랜지스터인 것이 바람직하다.
- [0014] 본 발명에 의한 고주파 스위치 회로에서 상기 스루 스위치 요소는 복수의 제 2 커패시터 및 복수의 트랜지스터이고, 상기 셉트 스위치 요소는 복수의 제 3 커패시터 및 복수의 트랜지스터인 것이 바람직하다.
- [0015] 본 발명에 의한 고주파 스위치 회로에서 상기 복수의 고주파 신호경로 각각에서의 상기 전압제어단자와 상기 스루 스위치 요소에 대한 전압제어수단은 동시에 같은 전압을 인가하고, 상기 셉트 스위치 요소에 대한 전압제어수단은 동시에 반대의 전압을 인가하여 상기 복수의 고주파 신호경로 각각을 도통 또는 차단시키는 것이 바람직하다.
- [0016] 본 발명에 의한 고주파 스위치 회로에서 상기 제 1 커패시터, 상기 제 2 커패시터 그리고 상기 제 3 커패시터는 MIM 커패시터인 것이 바람직하다.
- [0017] 본 발명에 의한 고주파 스위치 회로에서 상기 복수의 스루 전계효과 트랜지스터 및 상기 복수의 셉트 전계효과 트랜지스터는 증식형 전계효과 트랜지스터인 것이 바람직하다.
- [0018] 앞서, 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정해서 해석되어서는 아니되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.
- [0019] 따라서, 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 가장 바람직한 일 실시예에 불과할 뿐이고 본 발명의 기술적 사상을 모두 대변하는 것은 아니므로, 본 출원시점에 있어서 이들을 대체할 수 있는 다양한 균등물과 변형예들이 있을 수 있음을 이해하여야 한다.
- [0020] 이하 첨부된 도면을 참조하여 본 발명의 일 실시예를 더욱 상세히 설명하면 다음과 같다.
- [0021] 도 2는 본 발명의 일 실시예에 의한 고주파 스위치 회로를 나타낸 것이다. 본 발명에 의한 고주파 스위치 회로의 핵심은 DC 블럭킹 커패시터(DC blocking capacitor)(BC1, BC2, BC3, BC4, BC5, BC6)를 이용하여 각 트랜지스터를 DC 적으로 분리하는 데 있다. 여기서는 SPDT (Single pole double throw)를 예로 하여 설명한다. 회로에는 0 V와 양의 전압만이 존재하며 음의 전압은 없는 경우이다. 여기서는 종래기술과는 달리 DC 블럭킹 커패시터로 각 트랜지스터들을 DC 적으로 모두 분리한다. RF1과 RF2 사이 또는 RF1과 RF3 사이의 각 신호경로에는 스루 전계효과 트랜지스터(TT1, TT2)와 셉트 전계효과 트랜지스터(ST1, ST2)가 커패시터와 함께 결합한다. 각 커패시터(BC1, BC2, BC3, BC4, BC5, BC6)는 DC 블럭킹 커패시터가 되며, 이들 커패시터(BC1, BC2, BC3 또는 BC4, BC5, BC6)와 스루 전계효과 트랜지스터(TT1 또는 TT2), 셉트 전계효과 트랜지스터(ST1 또는 ST2)는 하나의 신호경로에 대한 스위치 요소가 된다. 또한, 종래와 달리 셉트 커패시터의 타단은 접지되어 있지 않고, 전압제어 단자(VCT1, VCT2)와 연결되어 스위칭 동작시 전압이 인가된다.
- [0022] 또한, 본 발명의 다른 실시예에 의하면 각 스루 전계효과 트랜지스터(TT1, TT2) 및 셉트 전계효과 트랜지스터(ST1, ST2)들은 각각이 하나의 단일 트랜지스터가 아닌 전계효과 트랜지스터 여러개를 각각 커패시터를 사이에 두고 결합한 형태가 될 수도 있다.
- [0023] 오프 상태인 트랜지스터의 게이트 전압은 $V_{GS,OFF} = -V_{DD}$ 이고, 온 상태인 트랜지스터의 게이트 전압은 $V_{GS,ON} = V_{DD}$ 가 된다. 따라서 모든 트랜지스터는 배터리의 최대 전압인 V_{DD} 로 온 되거나 오프 된다. 따라서, 종래의 기술에서 온 상태 게이트 전압과 오프 상태 게이트 전압 중 어느 하나가 $0.5V_{DD}$ 이하로 되어야 한 것과 비교하면 본 발명에 의한 회로는 월등하게 제어전압이 증가된 것이다. 즉, 본 발명에 의한 스위치 회로는 기존의 회로보다 오프 상태 트랜지스터를 더 deep pinch off시킬 수 있고 온 상태 트랜지스터에도 최대 전류가 흐르는 바이어스를 제공한다.
- [0024] 도 2에 도시된 스위치 회로의 신호경로 도통 또는 차단 동작을 설명하면 다음과 같다. 각 신호경로(예: RF1과

RF2 사이)에서 스루 전계효과 트랜지스터(TT1)의 게이트 단자(GT1)와 전압제어 단자(VCT1)는 동일한 전압으로 제어되고, 섀트 전계효과 트랜지스터(ST1)의 게이트 단자(GT2)는 반대의 전압으로 제어된다. 도통되는 신호경로(예: RF1과 RF2 사이)에서 스루 전계효과 트랜지스터(TT1)의 게이트 단자(GT1)와 전압제어 단자(VCT1)에는 V_{DD} 를 인가하고, 섀트 전계효과 트랜지스터(ST1)의 게이트 단자(GT2)는 그라운드(GND)에 접속한다. 이와 반대로 차단되는 신호경로(예: RF1과 RF3 사이)에서 스루 전계효과 트랜지스터(TT2)의 게이트 단자(GT3)와 전압제어 단자(VCT2)는 그라운드에 접속하고, 섀트 전계효과 트랜지스터(ST2)의 게이트 단자(GT4)에는 V_{DD} 를 인가한다. 이러한 각 전계효과 트랜지스터의 게이트 단자(GT1, GT2, GT3, GT4) 및 전압제어 단자(VCT1, VCT2)에 전압을 인가하는 전압제어수단은 본 기술의 활용목적에 따라 적절히 조정될 수 있다.

[0025] 또한, 이렇게 DC 블럭킹 커패시터(DC blocking capacitor)를 사용한 고주파 스위치 회로에 증식형(Enhancement mode) 트랜지스터를 사용하면 공핍형(depletion mode) 트랜지스터를 사용하는 스위치보다 P_{max} 가 더 크게 되는 이점이 있다. 도 3a 및 도 3b는 각각 공핍형 트랜지스터와 증식형 트랜지스터의 $V_{GS}-I_{DS}$ 곡선이다. $V_{GS,OFF}$ 는 트랜지스터를 오프 시키기 위하여 게이트에 가해진 전압이고 RF_{IN} 은 스위치에 가해진 고주파신호이다. 증식형 트랜지스터의 $V_{TH} - V_{GS,OFF}$ 가 공핍형 트랜지스터보다 더 큰 것을 알 수 있다. 따라서 가할 수 있는 RF_{IN} 의 크기가 더 크고 P_{max} 도 더 크다고 할 수 있다.

[0026] 위 실시예에서 보인 SPDT 타입 회로에 앞에서 설명한 스위치 요소를 가지는 신호경로를 더 추가하면 본 발명에 따른 SPNT(single pole N throw) 또는 NPNT (N pole N throw)타입의 스위치 회로가 되며, 그 특징 및 동작은 SPDT에서의 설명과 유사하다.

[0027] DC 블럭킹 커패시터는 외부 커패시터를 본딩하여 사용하지 않고 On chip MIM (metal insulator metal) 커패시터를 사용하는 것이 바람직하다. 외부의 커패시터를 사용하는 것도 가능하나 여러 개의 커패시터가 필요한 만큼 외부 커패시터 자체의 비용과 이를 스위치에 연결하는 비용이 크게 증가하며 스위치 IC에는 커패시터 본딩을 위한 패드의 면적이 매우 커져 문제가 될 수 있다. On chip MIM 커패시터는 반도체 공정으로 쉽게 만들 수 있고 외부 사용자에게 커패시터 본딩과 같은 추가작업을 요구하지 않는다.

[0028] 커패시터의 크기는 사용 주파수등의 스펙에 따라 다르지만 일단 큰 것이 좋다. MIM capacitor으로 큰 커패시터를 얻어내려면 커패시터 면적을 늘리거나 인슐레이터의 막을 얇게 해야한다. MIM 커패시터의 면적을 늘리는 것은 칩의 면적증가로 이어져 스위치의 가격을 비싸게 한다. 통상의 커패시터에서 인슐레이터의 두께를 줄이는 것은 절연파괴의 염려가 있으나, 고주파 스위치에 사용되는 DC 블럭킹 커패시터는 절연파괴의 가능성이 적다. 절연파괴를 위해서는 DC나 저주파수의 고전압이 커패시터에 걸려야 하는데, 스위치에 사용되는 각 트랜지스터는 수 킬로에서 수 메가 옴의 저항을 통해 GND나 VDD로 연결되어 있어 VDD 이상의 고전압이 DC나 저주파수로 커패시터에 걸릴 가능성이 매우 적기 때문이다. 따라서, 인슐레이터의 두께를 줄여 충분한 커패시턴스를 얻어내는 것이 바람직하다.

[0029] 도 4는 본 발명에 따라 제작된 스위치 IC이다.

[0030] $V_{TH} = +0.3V$ 인 Enhancement mode HEMT를 사용하였고 SPDT 타입이다. $V_{DD} = 2.4V$, 900 MHz에서 0.5dB 이하의 입력손실과 25dBm의 isolation 특성을 보였다. 시뮬레이션 결과 P_{max} 는 34dBm 이상으로 예상된다.

발명의 효과

[0031] 본 발명에 의한 스위치 회로는 오프 상태 트랜지스터를 배터리의 최대 전압인 V_{DD} 로 채널을 공핍(depletion)시킬 수 있어서 deep pinch off 상태가 되어 큰 P_{max} 를 갖는다.

[0032] 본 발명에 의한 스위치 회로는 ON 상태 트랜지스터를 배터리의 최대 전압인 VDD로 채널을 온 시켜 트랜지스터의 저항이 최소인 상태로 동작시킨다.

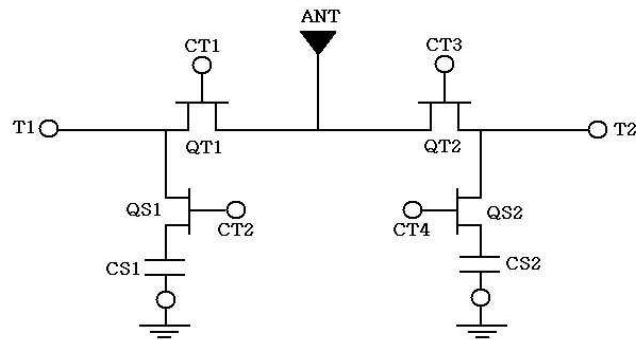
[0033] 본 발명에 의한 스위치 회로는 증식형(Enhancement mode) 트랜지스터를 사용하여 공핍형(depletion mode) 트랜지스터에 비해 같은 게이트 전압으로 더 deep pinch off시킬 수 있고 고주파 스위치가 큰 P_{max} 를 갖는다.

도면의 간단한 설명

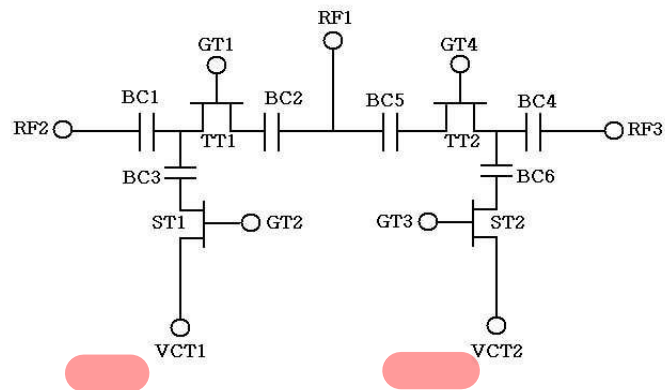
- [0001] 도 1은 종래의 고주파 스위치 회로를 나타내는 회로도,
 [0002] 도 2는 본 발명의 일 실시예에 의한 스위치 회로는 나타내는 회로도,
 [0003] 도 3은 공핍형 트랜지스터와 증식형 트랜지스터의 $V_{GS}-I_{DS}$ 곡선을 나타내는 그래프,
 [0004] 도 4는 본 발명에 의한 스위치 회로의 실제 설계 도면이다.

도면

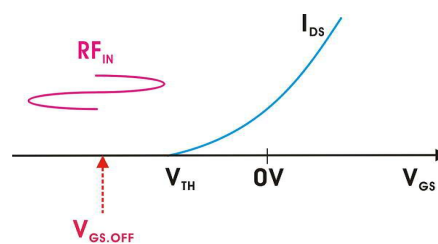
도면1



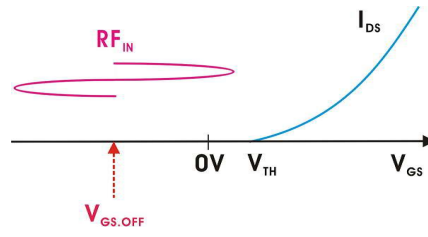
도면2



도면3a



도면3b



도면4

