I, Harumi Morota, hereby declare:

That I possess advanced knowledge of the Japanese and English languages. The attached Japanese into English translation has been translated by me and to the best of my knowledge and belief, it is a true and accurate translation of the Japanese patent JP5120680B2.

I declare that all statements made above of my own knowledge are true and that all statements made on information and belief are believed to be true. I have been warned and understand that willful false statements and the like are punishable by fine or imprisonment, or both, under § 1001 of Title 18 of the United States Code.

I declare (or certify, verify, or state) under penalty of perjury that the foregoing is true and correct.

Executed on July 10, 2025 in Camas, Washington.

Harumi Morota

Harumi Morota

NOTARY PUBLIC
STATE OF WASHINGTON
RAYNETTE KAM
MY COMMISSION EXPIRES
AUGUST 01, 2025
COMMISSION # 21022231

Raynette Kam

Notary Public

Notary Commission Expiry Aug 1, 2025

(19) Japanese Patent Office (JP) (12) Patent Gazette (B2) (11) Patent Number
Patent No. 5120680
(
(P5120680)
45) [Date of Publication] January 16, 2013 (1.16.2013) (24) Date of Registration: November 2, 2012 (11.2.2012)

(51)Int. Cl.	F1	
HO1L 43/08 (2006.01)	HO1L 43/08	M
HO1L 43/10 (2006.01)	HO1L 43/10	
HO1L 21/8246 (2006.01)	HO1L 27/10	447
HO1L 27/105 (2006.01)		

Number of Claims: 2 (Total 13 pages)

(21) Application Number: Patent Application No. 2012-67089 (P2012-67089)
(22) Date of Application Filing: March 23, 2012 (Heisei 24 / 3 / 23)
(62) Division Indication: Divided from Patent Application No. 2011-226907 (P2011-226907)
Date of Original Application: March 10, 2005 (3.10.2005)
(65) Publication Number: Japanese Unexamined Patent Application Publication Official Gazette No. 2012-151494 (P2012-151494A)
(43) Date of Publication: August 9, 2012 (8.9.2012)
Date of Request for Examination: April 20, 2012 (4.20.2012)
(31) Priority Claim Number: Patent Application No. 2004-71186 (P2004-71186)
(32) Priority Date: March 12, 2004 (3.12.2004)
(33) Priority Claim Country: Japan (JP)
(31) Priority Claim Number: Japan Patent Application No. 2004-313350 (P2004-313350)
(32) Priority Date: October 28, 2004 (10.28.2004)
(33) Priority Claim Country: Japan (JP)

Application for Early Examination

(73) Patent Holder: 503360115
Independent Administrative Institution Japan Science and Technology Agency (JST)
4-1-8 Honcho, Kawaguchi City, Saitama Prefecture, Japan
(73) Patent Holder: 301021533
Independent Administrative Institution National Institute of Advanced Industrial Science and Technology
1-3-1 Kasumigaseki, Chiyoda City, Tokyo, Japan
(74) Agent: 100084412
Patent Attorney Fuyuki Nagai
(74) Agent: 100078189
Patent Attorney Takao Watanabe
(72) Inventor: Shinji Yuasa
1-1-1 Higashi, Tsukuba City, Ibaraki Prefecture, Japan
Inside Tsukuba Center, Independent Administrative Institution National Institute of Advanced Industrial Science and Technology

Examiner: Tomoya Hatori

To be continued on the last page.

(54) [Title of the Invention] Magnetic Resistance Element and Method for Manufacturing Magnetic Resistance Element

(57) [Scope of Patent Claims]
[Claim 1]
A magnetic resistance element comprising a substrate, a ferromagnetic layer made of a magnetic alloy containing Co, Fe, and B formed on the aforesaid substrate, and a polycrystalline magnesium oxide layer with (001) crystalline planes oriented as a tunnel barrier layer formed on the aforesaid ferromagnetic layer.
[Claim 2]
The magnetic resistance element according to Claim 1, wherein the aforesaid magnetic alloy is one of FeCoB, FeCoBSi, and FeCoBP.

[Detailed Explanation of the Invention]
[Technical Field]
[0001]
This invention relates to a magnetic resistance element and its manufacturing method.
[Background Technology]
[0002]
MRAM (Magnetoresistive Random Access Memory) is a memory element that serves as an alternative to DRAM, which is widely used today for high-capacity memory applications, and extensive research and development are being conducted on it as a high-speed non-volatile memory. For example, there has been an achievement in the sample shipment of 4Mbit MRAM.
[0003]

Fig. 8 shows the structure and operational principle of a tunnel magnetic resistance element (hereinafter referred to as “TMR device”), which is the core of MRAM. As shown in Figure 8(A), the TMR device has a tunnel structure in which a tunnelling barrier made of an oxide (hereinafter also referred to as “barrier layer”) is sandwiched between two electrodes made of ferromagnetic metals, namely the first and second electrodes. An amorphous Al-O layer is used as the tunnel barrier layer (see Non-Patent Document 1). As shown in Fig. 8(A), when the magnetization directions of the first and second ferromagnetic electrodes are parallel (parallel magnetization), the electric resistance of the element in the normal direction at the interface of the tunnel structure decreases. On the other hand, as shown in Fig. 8(B), when the magnetization directions of the first and second ferromagnetic electrodes are anti-parallel (anti-parallel magnetization), the electric resistance of the element in the normal direction at the interface of the tunnel structure increases. This resistance value does not change under normal conditions and is stored as information “1” or “0” based on whether the resistance value is high or low. Since parallel magnetization and anti-parallel magnetization can be stored non-volatilely, they can be used as fundamental elements of non-volatile memory.

[0004]

Fig. 9 shows an example of the basic structure of MRAM, where Fig. 9(A) is a perspective view of MRAM, Fig. 9(B) is a schematic circuit diagram, and Fig. 9(C) is a cross-sectional view showing a structural example. As shown in Fig. 9(A), in MRAM, word lines WL and bit lines BL are arranged to intersect, with MRAM cells positioned at the intersection points. As shown in Fig. 9(B), the MRAM cell located at the intersection of the word line and bit line includes a TMR device and a MOSFET connected in series with this TMR device, allowing the resistance value of the TMR device, which functions as a load resistor, to be read by the MOSFET, thereby enabling the reading of stored information. Information rewriting can be performed, for example, by applying a magnetic field to the TMR device. As shown in Fig. 9(C), the MRAM memory cell includes a MOSFET 100 with a source area 105 and a drain area 103 formed in a p-type Si substrate 101, as well as a gate electrode 111 formed over the channel region defined between them, and a TMR device 117. The source area 105 is grounded (GND), and the drain is connected to the bit line BL via the TMR device. The word line WL is connected to an area (not shown in the figure) relative to the gate electrode 111.

[0005]

As described above, since the non-volatile memory MRAM can form a single memory cell using one MOSFET 100 and one TMR device 117, it can be considered a memory element suitable for high integration.

[Existing Technology References]

[Non-Patent Document]

[0006]

[Non-Patent Document 1] D. Wang, et al.: Science 294 (2001) 1488.

[Summary of the Invention]

[Problems to be Solved by the Invention]

[0007]

While it is expected that MRAMs of approximately 64Mbit can be realized using current technology, improving the characteristics of the TMR device, which is the core of MRAM, is necessary for further high integration. Specifically, to enhance the output voltage of the TMR device, both an increase in magnetoresistance and improvement in voltage characteristics are required. Fig. 10 shows the change in magnetoresistance of a conventional TMR device with amorphous Al-O as the tunnel barrier under bias voltage (L1). As shown in Fig. 10, in conventional TMR devices, the magnetoresistance is low, and there is a tendency for the magnetoresistance to decrease sharply when a voltage is applied. With such characteristics, the output voltage considering the operating margin is too low, making it difficult to use in actual memory elements. More specifically, the current TMR device’s magnetoresistance is about 70%, and the output voltage is also low, falling below 200 mV, which is effectively half compared to the output voltage of DRAM. As integration density increases, there is a problem that the signal becomes buried in noise, leading to difficulties in reading.

[0008]

This invention aims to significantly increase the output voltage in the TMR device. Furthermore, it aims to provide a memory device that operates stably due to high magnetoresistance.

[Means for Solving the Problems]

[0009]

According to one aspect of this invention, a magnetic resistance element is provided, which includes a tunnel barrier layer, a first ferromagnetic layer with a BCC structure formed on one side of the aforementioned tunnel barrier layer, and a second ferromagnetic layer with a BCC structure formed on the other side of the aforementioned tunnel barrier layer, wherein the aforementioned tunnel barrier layer is formed by a single crystal MgO_x (001) or a polycrystalline MgO_x ($0 < x < 1$) layer with (001) crystal planes preferentially oriented.

[0010]

In addition, a magnetic tunnel junction structure is provided that has a tunnel barrier layer made of MgO (001), a first ferromagnetic layer made of Fe (001) formed on the first side of the aforementioned tunnel barrier layer, and a second ferromagnetic layer made of Fe (001) formed on the second side of the aforementioned tunnel barrier layer, characterized in that the aforementioned MgO layer is formed by a single crystal MgO_x (001) or a polycrystalline MgO_x ($0 < x < 1$) layer with (001) crystal planes preferentially oriented. It is distinguished by having a discontinuity value (tunnel barrier height) between the lower edge of the conduction band of the aforementioned MgO (001) layer and the Fermi energy of the aforementioned Fe (001) layer that is lower than the ideal value in a perfect single crystal without defects. By utilizing the aforementioned configuration, it is possible to increase the magnetoresistance and significantly boost the output voltage of the TMR device. Using the aforementioned magnetic resistance element as a load for a single transistor, a non-volatile memory element can be formed.

[0011]

According to another aspect of this invention, a manufacturing method for a magnetic resistance element is provided, which includes the steps of preparing a substrate, depositing a first Fe (001) layer on the aforementioned substrate, depositing a tunnel barrier layer composed of single crystal MgO_x (001) or polycrystalline MgO_x ($0 < x < 1$) with (001) crystal planes preferentially oriented by electron beam vapor deposition under high vacuum on the aforementioned first Fe (001) layer, and forming a second Fe (001) layer on the aforementioned tunnel barrier layer.

[0012]

In addition, a manufacturing method for a magnetic resistance element is provided that comprises a first step of preparing a substrate made of single crystal MgO_x (001) or polycrystalline MgO_x ($0 < x < 1$) with (001) crystal planes preferentially oriented; a second step of depositing a first Fe (001) layer on the aforementioned substrate, followed by performing an annealing process to flatten the surface; a third step of depositing a tunnel barrier layer made of single crystal MgO_x (001) or polycrystalline MgO_x ($0 < x < 1$) with (001) crystal planes preferentially oriented by electron beam vapor deposition under high vacuum on the aforementioned first Fe (001) layer; and a fourth step of forming a second Fe (001) layer on the aforementioned tunnel barrier layer. It may also include a step of growing a seed layer made of single crystal MgO_x (001) or polycrystalline MgO_x ($0 < x < 1$) between the aforementioned first and second steps. Furthermore, the aforementioned MgO layer may be deposited using a target with an adjusted x value of MgO_x. In this case, the x value of MgO_x may be adjusted during the process of forming the aforementioned MgO.

[0013]

According to yet another aspect of this invention, a magnetic resistance element is provided, which includes a tunnel barrier layer made of MgO (001), a first ferromagnetic layer made of an amorphous magnetic alloy formed on one side of the aforementioned tunnel barrier layer, and a second ferromagnetic layer made of an amorphous magnetic alloy formed on the other side of the aforementioned tunnel barrier layer, wherein the discontinuity value (tunnel barrier height) between the lower edge of the conduction band of the aforementioned MgO (001) layer and the Fermi level of the first or second ferromagnetic layer made of the amorphous magnetic alloy is lower than the ideal value in a perfect single crystal without defects.

[Effects of the Invention]

[0014]
According to this invention, it is possible to obtain a larger magnetoresistance compared to conventional TMR devices, which can significantly increase the output voltage of the TMR device and reduce the resistance value of the TMR device to an optimal low resistance for MRAM. Therefore, there is an advantage that the high integration of MRAM using TMR devices becomes easier.
[Brief Description of Drawings]
[0015]
[Fig. 1] This figure shows the structure of a TMR device according to the first embodiment of this invention (Fig. 1(B)) and illustrates the energy band structure of Fe (001), which is a ferromagnetic metal, along with a diagram showing the relationship between E - E_F in the [001] direction of k-space (Fig. 1(A)).
[Fig. 2] Fig. 2(A) to Fig. 2(D) schematically depict the manufacturing process of a magnetic resistance element with a Fe (001)/MgO (001)/Fe (001) structure according to the embodiment of the invention (hereinafter referred to as "Fe (001)/MgO (001)/Fe (001) TMR device").
[Fig. 3] Fig. 3(A) shows the RHEED image of the Fe (001) bottom electrode (first electrode), while Fig. 3(B) presents the RHEED image of the MgO (001) barrier layer at that time.
[Fig. 4] This figure shows the observed results of the quadrupole mass spectrum in the film deposition chamber during MgO deposition.
[Fig. 5] This figure indicates the dependence of the oxygen partial pressure on the film deposition rate during MgO deposition.
[Fig. 6] This figure presents the typical magnetoresistance curve of the Fe (001)/MgO (001)/Fe (001) TMR device.
[Fig. 7] Fig. 7(A) demonstrates the bias voltage dependence of the MR ratio at room temperature. Fig. 7(B) illustrates that the output voltage V_{out} of the TMR device is given by (= bias voltage × (Rap - Rp) / Rap).
[Fig. 8] This figure shows the structure of the TMR device and its operating principle.
[Fig. 9] This figure illustrates a basic structural example of MRAM: Fig. 9(A) is a perspective view of MRAM, Fig. 9(B) is a schematic circuit configuration diagram, and Fig. 9(C) is a cross-sectional view showing a structural example.
[Fig. 10] This figure shows the changes in magnetoresistance due to bias voltage in a conventional TMR device with amorphous Al-O as the tunnel barrier.
[Fig. 11] This figure represents the device structure of the TMR device according to a modified example of the embodiment of the invention, corresponding to Fig. 1(B).
[Embodiments for the Invention]
[0016]
In this Detailed Explanation, MgO is cubic (NaCl-type structure), and thus the (001), (100), and (010) planes are all equivalent. Here, by designating the direction perpendicular to the film plane as the z-axis, the film plane is uniformly described as (001). In addition, in this Detailed Explanation, the term "BCC structure" referring to the crystal structure of the electrode layer denotes body-centered cubic crystals. More specifically, it means BCC structures that are chemically disordered, so-called A2-type structures, and BCC structures that are chemically ordered, such as B2-type structures or $L2_1$ structures, which also include slightly distorted crystal lattices of these BCC structures.
[0017]
The term "ideal value" used in this Detailed Explanation regarding a defect-free perfect single crystal refers to values inferred from ultraviolet photoelectron spectroscopy experiments (Reference: W. Wulfhekel, et al.: Appl. Phys. Lett. 78 (2001) 509.). In such a state, it can be said to represent the upper limit of the tunnel barrier height for ideal single crystal MgO with almost no oxygen deficiency or lattice defects, hence the term "ideal value" is used.
[0018]
Before explaining the Embodiment of the Invention, an explanation of the considerations made by the Inventor will be provided. The magnetoresistance (MR) ratio of the TMR device is expressed by the following formula.

[0019]
$\Delta R/Rp = (Rap - Rp) / Rp$
Here, Rp and Rap are the tunnel junction resistances when the magnetizations of the two electrodes are parallel and antiparallel, respectively. According to Jullire's formula, the MR ratio at low bias voltages can be expressed as follows:
MR ratio $= (Rap - Rp) / Rp = 2P_1P_2 / (1 - P_1P_2)$
where
$P\alpha = (D\alpha\uparrow(E_F) - D\alpha\downarrow(E_F)) / (D\alpha\uparrow(E_F) + D\alpha\downarrow(E_F)$[sic: missing parenthesis], $\alpha = 1, 2$ (1)
[0020]
Here, $P\alpha$ represents the spin polarization rate of the electrodes, and $D\alpha\uparrow(E_F)$ and $D\alpha\downarrow(E_F)$ are the density of states (DOS) at the Fermi energy (E_F) for majority and minority spin bands, respectively. Since the spin polarization of ferromagnetic transition metals and alloys is approximately 0.5 or less, Jullire's formula predicts an estimated maximum MR ratio of about 70%.
[0021]
When a TMR device is fabricated using an amorphous Al-O tunnel barrier and polycrystalline electrodes, an MR ratio of about 70% has been obtained at room temperature. However, achieving an output voltage of 200mV, comparable to that of DRAM, is challenging, posing difficulties for the realization of MRAM as mentioned above.
[0022]
The Inventor has attempted an approach to grow TMR devices using single crystal (001) or polycrystalline MgO with a preferred orientation of (001) as the tunnel barrier. Unlike conventional amorphous Al-O barriers, magnesium oxide is a crystal (a material with atoms arranged in a regular pattern), which is expected to prevent electron scattering and preserve the coherent state of electrons during the tunneling process. Fig. 1 illustrates the structure of the TMR device according to this embodiment (Fig. 1(B)) and shows the energy band structure of ferromagnetic metal Fe(001), along with a diagram (Fig. 1(A)) illustrating the relationship between $E - E_F$ in the [001] direction of k-space. As shown in Fig. 1(B), the TMR device structure according to this embodiment consists of a first Fe(001) layer 1, a second Fe(001) layer 5, and a single crystal MgO_x (001) layer or a polycrystalline MgO_x ($0 < x < 1$) layer 3 with a preferred (001) orientation sandwiched between them. According to the aforementioned Jullire model, if the momentum of conducting electrons is preserved during the tunneling process, the tunneling current that passes through the MgO will be dominated by electrons with a wave vector k_Z in the direction perpendicular to the tunnel barrier (normal to the junction interface). According to the energy band diagram of Fe in the [001] (Γ-H) direction shown in Fig. 1(A), the density of states (DOS) at the Fermi level E_F does not exhibit a very high polarization rate because both majority and minority spin sub-bands have states at the Fermi level E_F. However, when the coherent state of electrons is preserved during the tunneling process, only conducting electrons with completely symmetric wave functions with respect to the axis perpendicular to the barrier will connect to the states in the barrier area, allowing for a finite tunneling probability. The Δ_1 band of the Fe(001) electrode has such a fully symmetric wave function as stated above. As shown in Fig. 1(A), the majority spin Δ_1 band (solid line) has states at the Fermi level E_F, while the minority spin Δ_1 band (dashed line) does not have states at the Fermi level E_F. This half-metallic characteristic of the Fe Δ_1 band suggests that a very high MR ratio may be achieved in coherent spin-polarized tunneling. Epitaxial (single crystal or (001)-oriented polycrystalline) TMR devices are considered ideal for realizing coherent tunneling, as they suppress electron scattering during the tunneling process, as mentioned above.
[0023]
The following explains the magnetic resistance element according to the first embodiment of this invention and its manufacturing method while referring to the drawings. Figures 2(A) to 2(D) schematically illustrate the manufacturing

process of the magnetic resistance element (hereinafter referred to as the "Fe(001)/MgO(001)/Fe(001) TMR device") having a Fe(001)/MgO(001)/Fe(001) structure according to this embodiment of the invention. Fe(001) is a ferromagnet with a BCC structure. First, a single crystal MgO(001) substrate 11 is prepared, and an MgO(001) seed layer 15 is grown on the surface of the single crystal MgO(001) substrate 11 by MBE (molecular beam epitaxy) to improve its morphology. Subsequently, as shown in Fig. 1(B), a 50 nm thick epitaxial Fe(001) bottom electrode (first electrode) 17 is grown at room temperature on the MgO(001) seed layer 15, followed by annealing at 350°C under ultra-high vacuum (2×10^{-8} Pa). The conditions for electron beam deposition are set to an acceleration voltage of 8 kV, a growth rate of 0.02 nm/s, a growth temperature at room temperature (approximately 293 K), and using stoichiometric MgO (with a Mg to O ratio of 1:1) as the source material for electron beam deposition, with a distance between the source and substrate of 40 cm. The highest achieved vacuum level is 1×10^{-8} Pa, and the O_2 partial pressure is 1×10^{-6} Pa. It is also possible to use a source with oxygen deficiency instead of stoichiometric MgO (with a Mg to O ratio of 1:1).

[0024]

Fig. 3(A) shows the RHEED image of the Fe(001) bottom electrode (first electrode) 17 at this time. As shown in Fig. 3(A), the Fe(001) bottom electrode (first electrode) 17 exhibits good crystallinity and flatness. Next, as shown in Fig. 2(C), a 2 nm thick MgO(001) barrier layer 21 is epitaxially grown at room temperature on the Fe(001) bottom electrode (first electrode) 17. Electron beam deposition was used again for MgO during this step. Fig. 3(B) shows the RHEED image of the MgO(001) barrier layer 21 at this time. As shown in Fig. 3(B), the MgO(001) barrier layer 21 also demonstrates good crystallinity and flatness.

[0025]

As shown in Fig. 2(D), a 10 nm thick Fe(001) upper electrode (second electrode) 23 is formed on the MgO(001) barrier layer 21 at room temperature. Subsequently, a 10 nm thick Co layer 25 is deposited on the Fe(001) upper electrode (second electrode) 23. The Co layer 25 serves to enhance the holding force of the upper electrode 23 and to achieve an antiferromagnetic configuration. Then, the aforementioned created sample is processed to form the Fe(001)/MgO(001)/Fe(001) TMR device.

[0026]

The aforementioned MgO deposition by electron beam was carried out under ultra-high vacuum conditions of 10^{-9} Torr. In this method, even when a 300 nm film is deposited on a glass substrate, it can be observed that a colorless and transparent layer with good crystallinity is formed. Fig. 4 shows the observed results of the quadrupole mass spectrum inside the deposition chamber during MgO growth. As shown in Fig. 4, it can be seen that the partial pressures concerning the O spectrum P_1 and the O_2 spectrum P_2 are high. Fig. 5 illustrates the dependence of oxygen partial pressure on the film deposition rate during MgO deposition. As indicated in Fig. 5, the oxygen partial pressure itself is quite high, and it increases with the deposition rate. This suggests that there is a release of oxygen from the MgO during the deposition process, and since the released oxygen is exhausted outside the deposition apparatus by the vacuum pump, it is possible that oxygen deficiency occurs, leading to compounds like MgO_x ($0.9 < x < 1$). When oxygen deficiency occurs, it is believed that the height of the MgO tunnel barrier decreases (for example, in the range of 0.10 to 0.85 eV, more specifically within the range of 0.2 to 0.5 eV), which is thought to result in an increase in tunnel current. In contrast, for typical Al-O tunnel barriers, the height of the tunnel barrier with Fe(001) is considered to be between 0.7 and 2.5 eV. On the other hand, the ideal tunnel barrier height for MgO crystals is 3.6 eV, while experimental values have been obtained in the range of 0.9 to 3.7 eV. Using the method described in this embodiment, a tunnel barrier height of approximately 0.3 eV is estimated, indicating that low resistance of the tunnel barrier is achievable. However, other factors, such as the aforementioned influence of coherent tunneling, may also be related. Regarding the value of x based on oxygen deficiency in MgO_x, it ranges as follows: $0.98 < x < 1$, and preferably around $0.99 < x < 1$, ensuring that substances like elemental Mg are not included, thereby fundamentally

maintaining the properties of MgO.

[0027]

Moreover, the height φ of the tunnel barrier was determined by fitting the electrical conductivity characteristics (the relationship between tunnel current density J and bias voltage V) of the TMR device to Simmons' formula (non-Patent Document J. G. Simmons: J. Appl. Phys. 34, pp.1793-1803 (1963), Equation (20)), using the least squares method. In this fitting, the effective mass of electrons was taken as the mass of free electrons ($m = 9.11 \times 10^{-31}$ kg). By applying a bias voltage V up to the point where nonlinearity appears in the J-V characteristics (typically around 500 mV to 1000 mV), it is possible to simultaneously determine the tunnel barrier height φ and the effective thickness Δs of the tunnel barrier by fitting the J-V characteristics using Simmons' equation.

[0028]

Here, the effective thickness Δs of the tunnel barrier was found to be approximately 0.5 nm thinner than the actual thickness of the MgO (001) tunnel barrier layer (t_{MgO}) obtained from cross-sectional transmission electron microscopy (TEM) images of the TMR device. This is due to the effect of the image potential that arises at the interface between the MgO (001) layer and the alloy layer primarily composed of Fe or Co, resulting in an effective thickness Δs of the tunnel barrier being thinner than the actual thickness of the MgO (001) layer.

[0029]

Moreover, if t_{MgO} can be accurately determined using cross-sectional TEM images, a more straightforward method can be used to estimate the height φ of the tunnel barrier as described below. That is, when the bias voltage V applied to the TMR device is low (typically below 100 mV), the tunnel current density J is proportional to the bias voltage V, and the J-V characteristics exhibit a linear relationship. In this low-bias voltage area, Simmons' equation (2) can be expressed as follows:

[0030]

$$J = [(2m\varphi)^{1/2} / \Delta s](e / h)^2 \times \exp\ [-(4\pi\Delta s / h)\times(2m\varphi)^{1/2}]\ \times V$$

(2)

Here, m is the mass of free electrons (9.11×10^{-31} kg), e is the elementary charge (1.60×10^{-19} C), and h is Planck's constant (6.63×10^{-34} J·s). In addition, the effective thickness of the tunnel barrier Δs is approximately $\Delta s \fallingdotseq t_{MgO} - 0.5$ nm. By fitting the J-V characteristics of the TMR device in the low-bias voltage area to equation (2), the height φ of the tunnel barrier can be estimated simply and accurately.

[0031]

Fig. 6 shows a typical magnetic resistance curve of the Fe (001)/MgO (001)/Fe (001) TMR device manufactured by the aforementioned method. At a measurement temperature of 20 K, the MR ratio was 146%, and at a measurement temperature of 293 K, the MR ratio was 88%. This value represents the highest MR ratio achieved to date at room temperature. Such a high MR ratio cannot be explained solely by the spin polarization of the Fe (001) electrode; rather, it is believed to be related to coherent spin-polarized tunneling. After fabricating 160 TMR devices, the variation in MR ratio and tunnel resistance values was within 20%. The yield of the TMR devices was over 90% at the laboratory stage. Such high values suggest the effectiveness of this approach. The resistance-area product (RA) of the TMR device is several kΩμm², which is suitable for MRAM applications.

[0032]

Fig. 7(a) shows the bias voltage dependence of the MR ratio at room temperature. As indicated in Fig. 7(a), the bias voltage dependence of the MR ratio is quite low. Although it exhibits asymmetric characteristics, a very high value of 1250 mV was obtained for the voltage V_{half} at which the MR ratio is halved. In contrast, the voltage V_{half} at which the MR ratio halves in conventional Al-O systems ranges from 300 to 600 mV. Fig. 7(b) shows the output voltage V_{out} of the TMR device, given by V_{out} (= bias voltage × (Rap-Rp)/Rap). The maximum output voltage V_{out} obtained under forward bias was 380 mV, which is

about twice the value (just below 200 mV) for the Al-O barrier. Thus, the high values obtained for both the MR ratio and the output voltage demonstrate the effectiveness of the technology described in this embodiment.

[0033]

Moreover, in the aforementioned embodiment, BCC Fe (001) was used; however, BCC Fe-based alloys, such as Fe-Co alloys, Fe-Ni alloys, or Fe-Pt alloys, could also be employed instead. Alternatively, a layer of Co, Ni, or similar materials, with a thickness of one or a few atomic layers, may be inserted between the electrode layer and the MgO (001) layer.

[0034]

Next, a description will be given of the magnetic resistance element and its manufacturing method according to the second embodiment of this invention. In the manufacturing method of the Fe (001)/MgO (001)/Fe (001) TMR device according to this embodiment, MgO (001) is first deposited in a polycrystalline or amorphous state by methods such as sputtering, followed by an annealing process that serves to orient the (001) crystal plane into a polycrystalline or single-crystal form. The sputtering conditions include, for example, a temperature of room temperature (293 K), using a 2-inch φ MgO target, and performing sputtering in an Ar atmosphere. The acceleration power is 200 W, and the growth rate is 0.008 nm/s. Since the MgO deposited under these conditions is in an amorphous state, heating to temperatures ranging from room temperature to 300 °C and maintaining at 300 °C for a certain period allows for the crystallization of MgO.

[0035]

Moreover, as for the method of introducing oxygen deficiency, any of the following methods could be employed: growing under conditions that induce O deficiency during growth, introducing O deficiency later, or adjusting the number of O defects from a state with O deficiency through processes such as oxygen plasma treatment or natural oxidation.

[0036]

Thus, the magnetic resistance element technology according to this embodiment has the advantage of not requiring particularly large equipment because MgO is deposited in an amorphous state using sputtering and then crystallized through an annealing process.

[0037]

Next, a description of the magnetic resistance element according to the modified example of this embodiment will be provided with reference to the drawings. Fig. 11 shows the structure of a TMR device based on the modified example of this embodiment, corresponding to Fig. 1(B). As shown in Fig. 11, the magnetic resistance element according to this embodiment features amorphous ferromagnetic alloy layers, such as CoFeB layers 501 and 505, provided on both sides of a single crystal MgOx (001) or an oxygen-deficient polycrystalline MgOx ($0 < x < 1$) layer 503 with a preferred orientation of the (001) crystal plane, similar to the magnetic resistance element in the aforementioned embodiment. The amorphous ferromagnetic alloy can be formed using methods such as vapor deposition or sputtering. The obtained characteristics are nearly the same as those of the first embodiment.

[0038]

Moreover, about the amorphous ferromagnetic alloys, materials such as FeCoB, FeCoBSi, FeCoBP, FeZr, and CoZr can also be used. In addition, in cases where an annealing process is applied after the formation of the element, the amorphous ferromagnetic alloy in the electrode layer may partially or fully crystallize; however, this does not significantly degrade the MR ratio. Therefore, it is acceptable to use such crystallized amorphous ferromagnetic alloys in the electrode layer.

[0039]

While the magnetic resistance element according to this embodiment has been described above, this invention is not limited to these specific examples. Various modifications, improvements, and combinations are obvious to those skilled in the art. For example, instead of introducing oxygen defects into the MgO layer, methods such as doping with calcium (Ca) or strontium (Sr) could be used to adjust the height of the tunneling barrier. In addition, while the deposition methods for the MgO layer have been explained using electron beam evaporation or sputtering as examples, other deposition methods can certainly be applied. Furthermore, the term “high vacuum” generally refers to pressures below approximately 10^{-6} Pa when

no oxygen is introduced, whereas, even when oxygen is actively introduced, it typically refers to values around 10^{-4} Pa.

[Industrial Applicability]

[0040]

The output voltage value of MRAM has improved to about twice that of conventional values, making it suitable for gigabit-level ultra-highly integrated MRAM.

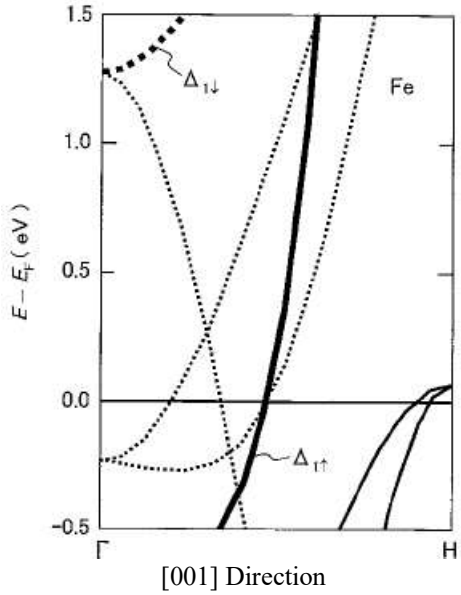
[Explanation of Reference Numerals]

[0041]

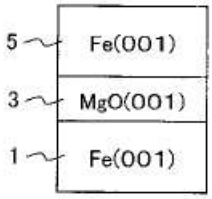
1… First Fe (001) layer, 5… Second Fe (001) layer, 3… Single crystal MgO_x (001) layer or polycrystalline MgO_x ($0 < x < 1$) layer with a preferred orientation of (001) crystal plane.

[Fig. 1]

Fig. 1 (A)

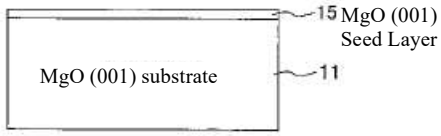


(B)

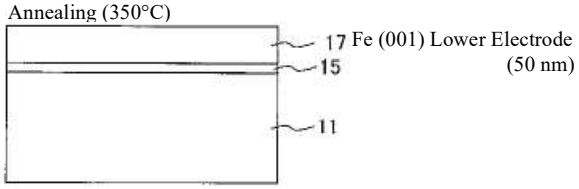


[Fig. 2]

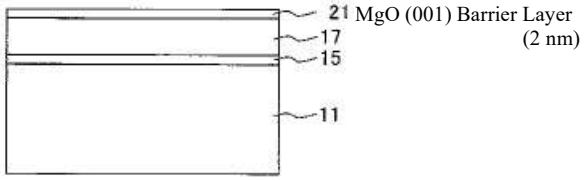
Fig. 2 (A)



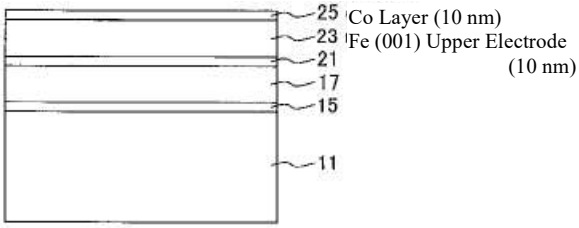
(B)



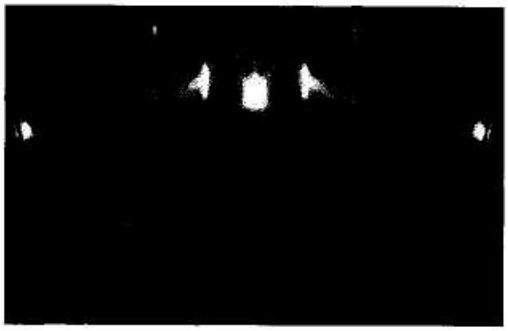
(C)



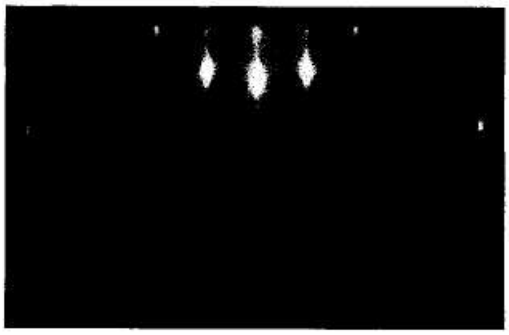
(D)



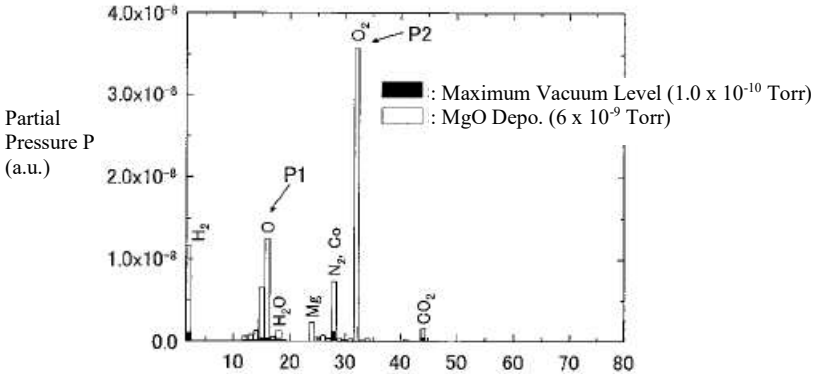
[Fig. 3]
Fig. 3 (A)



(B)

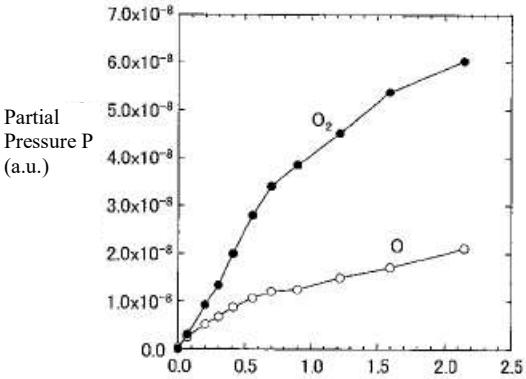


[Fig. 4]
Fig. 4



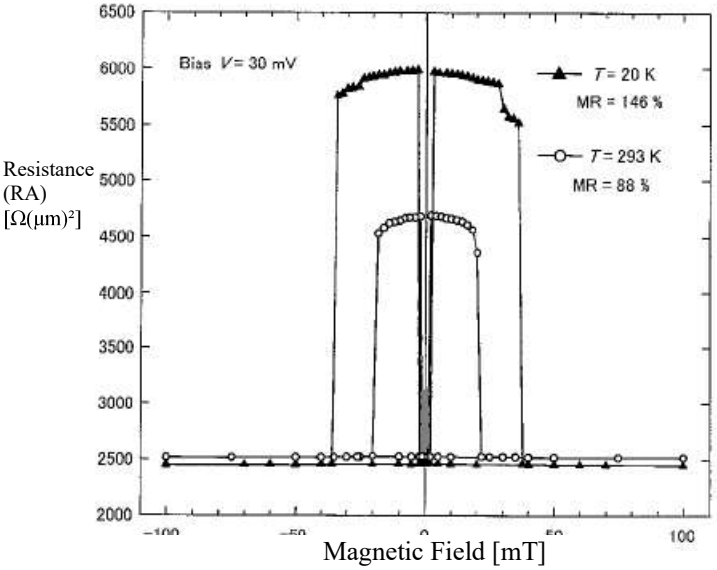
Mass Number
Mass Spectrum

[Fig. 5]
Fig. 5



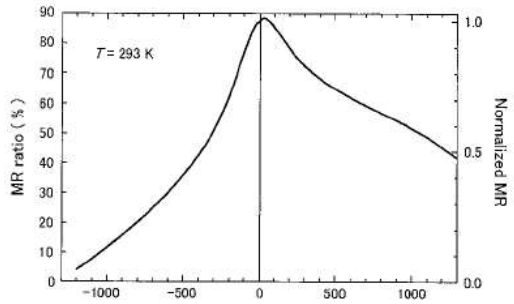
Deposition Rate (A/s)
Oxygen Partial Pressure During MgO Deposition

[Fig. 6]
Fig. 6

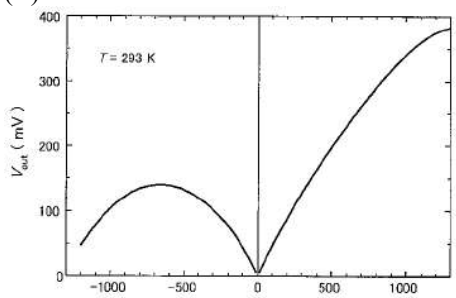


Magnetic Field [mT]

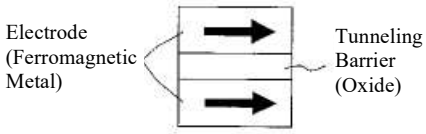
[Fig. 7]
Fig. 7 (A)



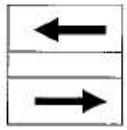
(B)



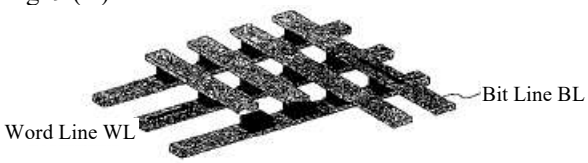
[Fig. 8]
Fig. 8 (A)



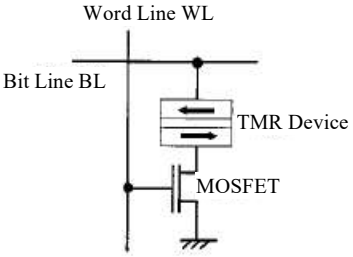
(B)



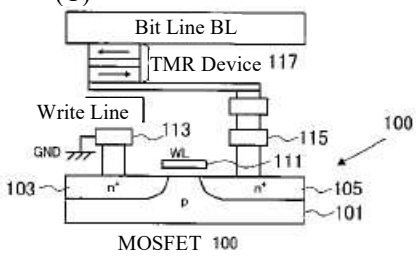
[Fig. 9]
Fig. 9 (A)



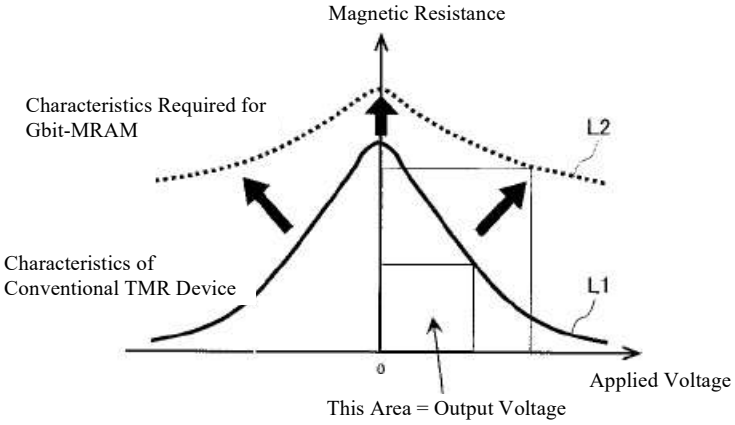
(B)



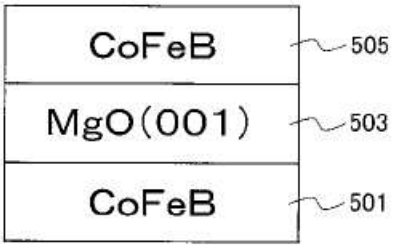
(C)



[Fig. 10]
Fig. 10



[Fig. 11]
Fig. 11



Continuation of the Front Page

(56) References: Japanese Unexamined Patent Application Publication Official Gazette No. 2006-080116
Shinji Yuasa et al., High Tunnel Magnetoresistance at Room Temperature in Fully Epitaxial Fe/MgO/Fe Tunnel Junctions due to Coherent Spin-Polarized Tunneling, Japanese Journal of Applied Physics, Japan, The Japan Society of Applied Physics, February 2004, Vol. 43, No. 4B, 2004, p. L588-L590
X.-G. Zhang et al., Large magnetoresistance in bcc Co/MgO/Co and FeCo/MgO/FeCo tunnel junctions, PHYSICAL REVIEW B, USA, The American Physical Society, November 2004, Vol. 70, p. 172407

(58) Investigated Areas (Int. Cl., DB Name)

H01L	43/08
H01L	43/10
H01L	21/8246
H01L	27/105

(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第5120680号
(P5120680)
(45)発行日　平成25年1月16日(2013.1.16)　(24)登録日　平成24年11月2日(2012.11.2)

(51)Int.Cl.		F I		
H01L 43/08	(2006.01)	H01L	43/08	M
H01L 43/10	(2006.01)	H01L	43/10	
H01L 21/8246	(2006.01)	H01L	27/10	447
H01L 27/105	(2006.01)			

請求項の数 2　(全 13 頁)

(21)出願番号　特願2012-67089(P2012-67089)
(22)出願日　平成24年3月23日(2012.3.23)
(62)分割の表示　特願2011-226907(P2011-226907)の分割
原出願日　平成17年3月10日(2005.3.10)
(65)公開番号　特開2012-151494(P2012-151494A)
(43)公開日　平成24年8月9日(2012.8.9)
審査請求日　平成24年4月20日(2012.4.20)
(31)優先権主張番号　特願2004-71186(P2004-71186)
(32)優先日　平成16年3月12日(2004.3.12)
(33)優先権主張国　日本国(JP)
(31)優先権主張番号　特願2004-313350(P2004-313350)
(32)優先日　平成16年10月28日(2004.10.28)
(33)優先権主張国　日本国(JP)

早期審査対象出願

(73)特許権者　503360115
独立行政法人科学技術振興機構
埼玉県川口市本町四丁目１番８号
(73)特許権者　301021533
独立行政法人産業技術総合研究所
東京都千代田区霞が関１－３－１
(74)代理人　100084412
弁理士　永井　冬紀
(74)代理人　100078189
弁理士　渡辺　隆男
(72)発明者　湯浅　新治
茨城県つくば市東１－１－１　独立行政法人産業技術総合研究所　つくばセンター内

審査官　羽鳥　友哉

最終頁に続く

(54)【発明の名称】磁気抵抗素子および磁気抵抗素子の製造方法

(57)【特許請求の範囲】

【請求項１】

基板と、前記基板上に形成されたＣｏ、ＦｅおよびＢを含む磁性合金からなる強磁性体層と、前記強磁性体層上にトンネル障壁層として（００１）結晶面が優先配向した多結晶酸化マグネシウム層と、を有する磁気抵抗素子であって、

前記強磁性体層が結晶化していることを特徴とする磁気抵抗素子。

【請求項２】

前記磁性合金が、ＦｅＣｏＢ、ＦｅＣｏＢＳｉおよびＦｅＣｏＢＰのいずれかであることを特徴とする請求項１記載の磁気抵抗素子。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、磁気抵抗素子及びその製造方法に関する。

【背景技術】

【０００２】

MRAM（Magnetoresistive Random Access Memory）は、現在広く用いられている記憶素子であるＤＲＡＭに代わる大容量向け記憶素子であり、かつ、高速な不揮発性メモリとして広く研究開発が行われており、例えば、4MbitのMRAMがサンプル出荷されたという実績がある。

【０００３】

図８は、ＭＲＡＭの心臓部であるトンネル磁気抵抗素子（以下、「ＴＭＲ素子」と称する）の構造と、その動作原理を示す図である。図８（Ａ）に示すように、ＴＭＲ素子においては、酸化物からなるトンネル障壁（以下、「バリア層」とも称する）の両側を強磁性金属からなる第１及び第２の２つの電極により挟んだトンネル構造を有している。トンネル障壁層としては、アモルファスのＡｌ－Ｏ層が用いられている（非特許文献１参照）。図８（Ａ）に示すように、第１の強磁性電極と第２の強磁性電極との磁化の向きが平行な平行磁化の場合には、トンネル構造の界面における法線方向に関する素子の電気抵抗が小さくなる。一方、図８（Ｂ）に示すように、第１の強磁性電極と第２の強磁性電極との磁化の向きが平行な反平行磁化の場合には、トンネル構造の界面における法線方向に関する素子の電気抵抗が大きくなる。この抵抗値は、一般的な状態では変化せず、抵抗値が高いか低いかに基づいて情報“１”、“０”として記憶される。平行磁化と反平行磁化とは不揮発に記憶されるため、不揮発性メモリの基本素子として用いることができる。

【０００４】

図９は、ＭＲＡＭの基本構造例を示す図であり、図９（Ａ）はＭＲＡＭの斜視図であり、図９（Ｂ）は模式的な回路構成図であり、図９（Ｃ）は、構造例を示す断面図である。図９（Ａ）に示すように、ＭＲＡＭにおいてはワード線ＷＬとビット線ＢＬとが交差するように配置され、交差部にＭＲＡＭセルが配置されている。図９（Ｂ）に示すように、ワード線とビット線との交差部に配置されたＭＲＡＭセルは、ＴＭＲ素子と、このＴＭＲ素子と直列接続されたＭＯＳＦＥＴとを有しており、負荷抵抗として機能するＴＭＲ素子の抵抗値をＭＯＳＦＥＴにより読み取ることにより、記憶情報を読み出すことができる。尚、情報の書き換えは、例えば、ＴＭＲ素子への磁場の印加により行うことができる。図９（Ｃ）に示すように、ＭＲＡＭメモリセルは、ｐ型Ｓｉ基板１０１内に形成されたソース領域１０５とドレイン領域１０３と、その間に画定されるチャネル領域に対して形成されたゲート電極１１１とを有するＭＯＳＦＥＴ１００と、ＴＭＲ素子１１７とを有している。ソース領域１０５は接地（ＧＮＤ）され、ドレインは、ＴＭＲ素子を介してビット線ＢＬに接続されている。ワード線ＷＬはゲート電極１１１に対して図示しない領域において接続されている。

【０００５】

以上に説明したように、不揮発性メモリＭＲＡＭは、１つのＭＯＳＦＥＴ１００とＴＭＲ素子１１７とにより１つのメモリセルを形成することができるため、高集積化に適したメモリ素子ということができる。

【先行技術文献】

【非特許文献】

【０００６】

【非特許文献１】D.Wang, et al.:Science294 (2001) 1488.

【発明の概要】

【発明が解決しようとする課題】

【０００７】

現状の技術を用いることにより６４Ｍｂｉｔ程度のＭＲＡＭを実現する見通しは立っているが、それ以上の高集積化のためには、ＭＲＡＭの心臓部であるＴＭＲ素子の特性を向上させる必要がある。特に、ＴＭＲ素子の出力電圧を向上させるには、磁気抵抗の増大と電圧特性の改善の両方が必要である。図１０は、アモルファスＡｌ－Ｏをトンネル障壁とした従来型ＴＭＲ素子の磁気抵抗のバイアス電圧による変化を示す図である（Ｌ１）。図１０に示すように、従来型ＴＭＲ素子においては、磁気抵抗が小さく、特に電圧を印加することにより磁気抵抗が急激に小さくなる傾向がみられる。このような特性では、動作マージンを考慮した出力電圧が小さすぎるため、実際の記憶素子に用いるのが難しい。より具体的には、現状のＴＭＲ素子の磁気抵抗は約70％と低く、また出力電圧も200 ｍＶ以下と低いため、ＤＲＡＭの出力電圧に比べて実質的に半分であり、集積度を上げるに従い信号がノイズに埋もれて読み出せなくなってしまうという問題があった。

【０００８】

本発明は、ＴＭＲ素子における出力電圧を大きくすることを目的とする。さらに、大きな磁気抵抗により、安定に動作する記憶装置を提供することを目的とする。

【課題を解決するための手段】

【０００９】

本発明の一観点によれば、トンネル障壁層と、該トンネル障壁層の第１面側に形成されたＢＣＣ構造を有する第１の強磁性体層と、前記トンネル障壁層の第２面側に形成されたＢＣＣ構造を有する第２の強磁性体層と、を有する磁気トンネル接合構造を備え、前記トンネル障壁層が、単結晶MgO_x（００１）あるいは（００１）結晶面が優先配向した多結晶MgO_x（$0<x<1$）層により形成されていることを特徴とする磁気抵抗素子が提供される。

【００１０】

また、ＭｇＯ（００１）からなるトンネル障壁層と、該トンネル障壁層の第１面側に形成されたＦｅ（００１）からなる第１の強磁性体層と、前記トンネル障壁層の第２面側に形成されたＦｅ（００１）からなる第２の強磁性体層と、を有する磁気トンネル接合構造であって、前記ＭｇＯ層が、単結晶MgO_x（００１）あるいは（００１）結晶面が優先配向した多結晶MgO_x（$0<x<1$）層により形成されていることを特徴とする磁気抵抗素子が提供される。前記ＭｇＯ（００１）層の伝導帯下端と前記Ｆｅ（００１）層のフェルミエネルギーの間の不連続値（トンネル障壁高さ）を、欠陥のない完全な単結晶における理想的な値よりも低くしたことを特徴とする。上記構成を用いると、磁気抵抗が増大しＴＭＲ素子の出力電圧を大きくすることができた。１つのトランジスタの負荷として上記磁気抵抗素子を用いると、不揮発性の記憶素子を形成することができた。

【００１１】

本発明の他の観点によれば、基板を準備する工程と、該基板上に第１のＦｅ（００１）層を堆積する工程と、前記第１のＦｅ（００１）層上に電子ビーム蒸着法により単結晶MgO_x（００１）あるいは（００１）結晶面が優先配向した多結晶MgO_x（$0<x<1$）からなるトンネル障壁層を高真空下において堆積する工程と、該トンネル障壁層上に第２のＦｅ（００１）層を形成する工程とを有することを特徴とする磁気抵抗素子の製造方法が提供される。

【００１２】

また、単結晶MgO_x（００１）あるいは（００１）結晶面が優先配向した多結晶MgO_x（$0<x<1$）からなる基板を準備する第１工程と、該基板上に第１のＦｅ（００１）層を堆積し、次いで、表面を平坦にするためのアニールを行う第２工程と、前記第１のＦｅ（００１）層上に電子ビーム蒸着法により単結晶MgO_x（００１）あるいは（００１）結晶面が優先配向した多結晶MgO_x（$0<x<1$）からなるトンネル障壁層を高真空下において堆積する第３工程と、該トンネル障壁層上に第２のＦｅ（００１）層を形成する第４工程とを有することを特徴とする磁気抵抗素子の製造方法が提供される。尚、前記第１工程と第２工程との間に、単結晶MgO_x（００１）あるいは（００１）結晶面が優先配向した多結晶MgO_x（$0<x<1$）からなるシード層を成長する工程を有していても良い。また、前記ＭｇＯ層を、MgO_xのｘ値を調整済みのターゲットを用いて堆積しても良い。この際、前記ＭｇＯを形成する工程中に、MgO_xのｘ値を調整しても良い。

【００１３】

本発明のさらに別の観点によれば、ＭｇＯ（００１）からなるトンネル障壁層と、該トンネル障壁層の第１面側に形成されたアモルファス磁性合金からなる第１の強磁性体層と、前記トンネル障壁層の第２面側に形成されたアモルファス磁性合金からなる第２の強磁性体層と、を有する磁気トンネル接合構造を備え、前記ＭｇＯ（００１）層の伝導帯下端と前記アモルファス磁性合金からなる第１又は第２の強磁性体層とのフェルミ準位の間の不連続値（トンネル障壁の高さ）を、欠陥のない完全な単結晶における理想的な値よりも低くしたことを特徴とする磁気抵抗素子が提供される。

【発明の効果】

【００１４】
本発明によれば、従来のＴＭＲ素子に比べて大きな磁気抵抗を得ることができ、ＴＭＲ素子の出力電圧を大きくすることができ、かつＴＭＲ素子の抵抗値をＭＲＡＭに最適な低抵抗にすることができる。従って、ＴＭＲ素子を用いたＭＲＡＭの高集積化が容易になるという利点がある。
【図面の簡単な説明】
【００１５】
【図１】本発明の第１の実施の形態によるＴＭＲ素子の構造（図１（Ｂ））と、強磁性体金属であるＦｅ（００１）のエネルギーバンド構造を示す図であり、波数空間の［００１］方向に対するＥ－$Ｅ_F$の関係を示す図（図１（Ａ））である。
【図２】図２（Ａ）から図２（Ｄ）までは、本発明の実施の形態によるＦｅ（００１）／ＭｇＯ（００１）／Ｆｅ（００１）構造を有する磁気抵抗素子（以下、「Ｆｅ（００１）／ＭｇＯ（００１）／Ｆｅ（００１）ＴＭＲ素子」と称する。）の製造工程を模式的に示す図である。
【図３】図３（Ａ）は、Ｆｅ（００１）下部電極（第１電極）のＲＨＥＥＤイメージを示す図であり、図３（Ｂ）は、この際のＭｇＯ（００１）バリア層のＲＨＥＥＤイメージを示す図である。
【図４】ＭｇＯ蒸着時における成膜チャンバ中の四重極Ｍａｓｓスペクトルの観測結果を示す図である。
【図５】ＭｇＯ蒸着中の酸素分圧の膜堆積速度依存を示す図である。
【図６】Ｆｅ（００１）／ＭｇＯ（００１）／Ｆｅ（００１）ＴＭＲ素子の典型的な磁気抵抗曲線を示す図である。
【図７】図７（Ａ）は、室温におけるＭＲ比のバイアス電圧依存性を示す図である。図７（Ｂ）は、ＴＭＲ素子の出力電圧$Ｖ_{out}$は（＝バイアス電圧×（Ｒａｐ－Ｒｐ）／Ｒａｐ）を示す図である。
【図８】ＴＭＲ素子の構造と、その動作原理を示す図である。
【図９】ＭＲＡＭの基本構造例を示す図であり、図９（Ａ）はＭＲＡＭの斜視図であり、図９（Ｂ）は模式的な回路構成図であり、図９（Ｃ）は、構造例を示す断面図である。
【図１０】アモルファスＡｌ－Ｏをトンネル障壁とした従来型ＴＭＲ素子の磁気抵抗のバイアス電圧による変化を示す図である。
【図１１】本発明の実施の形態の変形例によるＴＭＲ素子の素子構造を示す図であり、図１（Ｂ）に対応する図である。
【発明を実施するための形態】
【００１６】
本明細書において、ＭｇＯは立方晶（ＮａＣｌ型構造）であるため、（００１）面、（１００）面、（０１０）面は全て等価である。ここでは、膜面に垂直な方向をｚ軸とすることにより、膜面を（００１）と統一的に記述している。また、本明細書において、電極層の結晶構造であるＢＣＣ構造とは体心立方晶のことである。より具体的には、化学的秩序のないＢＣＣ構造、いわゆるＡ２型構造、および化学的秩序のあるＢＣＣ構造、例えばＢ２型構造や$Ｌ２_1$構造、などのことを意味し、これらのＢＣＣ構造の結晶格子が僅かに歪んだものも含まれる。
【００１７】
本明細書において用いた欠陥のない完全な単結晶における「理想的な値」との用語は、紫外線光電子分光の実験から推測した値である（参考文献：W. Wulfhekel, et al.: Appl. Phys. Lett. 78 (2001) 509.）。このような状態では、酸素欠損や格子欠陥がほとんど無い理想的な単結晶ＭｇＯのトンネル障壁の高さの上限値と言うことができるため、理想的な値という用語を用いた。
【００１８】
発明の実施の形態について説明する前に、発明者の行った考察について説明を行う。ＴＭＲ素子の磁気抵抗（ＭＲ）比は、以下の式で表される。

【００１９】

ΔＲ／Ｒｐ＝（Ｒａｐ－Ｒｐ）／Ｒｐ

ここで、Ｒｐ及びＲａｐは、２つの電極の磁化が平行と反平行の場合のトンネル接合抵抗である。Ｊｕｌｌｉｒｅの公式によれば、低バイアス電圧におけるＭＲ比は、以下のように表される。

ＭＲ比＝（Ｒａｐ－Ｒｐ）／Ｒｐ＝２P_1 P_2／（１－P_1 P_2）であり、

Ｐα＝（Ｄα↑（E_F）－Ｄα↓（E_F））／（Ｄα↑（E_F）＋Ｄα↓（E_F）、α＝１，２　（１）

と表される。

【００２０】

ここで、Ｐαは、電極のスピン分極率であり、Ｄα↑（E_F）とＤα↓（E_F）とは、それぞれ、多数スピンバンドと少数スピンバンドのフェルミエネルギー（E_F）における状態密度（Ｄｅｎｓｉｔｙｏｆ　ｓｔａｔｅ：ＤＯＳ）である。強磁性遷移金属及び合金のスピンの偏極はおおよそ０.５以下であるため、Ｊｕｌｌｉｒｅの公式によれば、最も高い推定ＭＲ比として約７０％が予測される。

【００２１】

ＴＭＲ素子をアモルファスのＡｌ－Ｏのトンネル障壁と多結晶電極とを用いて作製すると、室温でのＭＲ比として約７０％という値が得られているが、ＤＲＡＭ並の出力電圧である２００ｍＶを得るのは難しく、上述のようにＭＲＡＭ実現の対する問題点となっている。

【００２２】

発明者は、酸化マグネシウム（ＭｇＯ）の単結晶（００１）あるいは（００１）結晶面が優先配向した多結晶ＭｇＯをトンネル障壁として用いたＴＭＲ素子を成長するアプローチを試みている。従来のアモルファスのＡｌ－Ｏ障壁とは異なり、酸化マグネシウムは結晶（原子が規則正しく配列した物質）であるため、電子が散乱されず、電子のコヒーレント状態がトンネル過程において保存されることが予測される。図１は、本実施の形態によるＴＭＲ素子構造（図１（Ｂ））と、強磁性体金属であるＦｅ（００１）のエネルギーバンド構造を示す図であり、波数空間の［００１］方向に対するＥ－E_Fの関係を示す図（図１（Ａ））である。図１（Ｂ）に示すように、本実施の形態によるＴＭＲ素子構造は、第１のＦｅ（００１）層１と、第２のＦｅ（００１）層５と、これらの間に挟まれた単結晶MgO_x（００１）層あるいは（００１）結晶面が優先配向した多結晶MgO_x（０＜ｘ＜１）層３と、を有して構成されている。上記Ｊｕｌｌｉｒｅのモデルによれば、伝導電子の運動量がトンネル過程において保存されるとすると、ＭｇＯを透過するトンネル電流はトンネル障壁に垂直な方向（接合界面に対する法線方向）の波数ベクトルk_Zを有する電子が支配的になる。図１（Ａ）に示す［００１］（Γ－Ｈ）方向におけるＦｅのエネルギーバンド図によれば、フェルミ準位E_Fにおける状態密度（ＤＯＳ）は、多数スピンと少数スピンのサブバンドがフェルミ準位E_Fにおいて状態を有しているため、それほど高い偏極率を示さない。しかしながら、電子のコヒーレント状態がトンネル過程において保存される場合には、障壁に垂直な軸に関して完全に対称な波動関数を有する伝導電子のみが障壁領域における状態と接続し、有限のトンネル確率を持つことになる。Ｆｅ（００１）電極のΔ$_1$バンドが前記のような完全に対称な波動関数を有する。図１（Ａ）に示すように、多数スピンΔ１バンド（実線）がフェルミ準位E_Fに状態を有するが、少数スピンΔ１バンド（破線）はフェルミ準位E_Fに状態を有しない。このようなＦｅΔ$_1$バンドのハーフメタル的な特徴により、非常に高いＭＲ比がコヒーレントなスピン偏極トンネルにおいて得られる可能性がある。エピタキシャル（単結晶あるいは（００１）配向多結晶）のＴＭＲ素子は、トンネル過程中における電子の散乱が抑制されるため、上記のようなコヒーレントなトンネルを実現するためには理想的であると考えられる。

【００２３】

以下、本発明の第１の実施の形態による磁気抵抗素子及びその製造方法について図面を参照しつつ説明を行う。図２（Ａ）から図２（Ｄ）までは、本発明の実施の形態によるＦ

ｅ（００１）／ＭｇＯ（００１）／Ｆｅ（００１）構造を有する磁気抵抗素子（以下、「Ｆｅ（００１）／ＭｇＯ（００１）／Ｆｅ（００１）ＴＭＲ素子」と称する。）の製造工程を模式的に示す図である。Ｆｅ（００１）は、ＢＣＣ構造を有する強磁性体である。まず、単結晶ＭｇＯ（００１）基板１１を準備し、ＭＢＥ法（分子線エピタキシー法）により、単結晶ＭｇＯ（００１）基板１１の表面のモフォロジーを改善するため、ＭｇＯ（００１）シード層１５を成長する。連続して、図１（Ｂ）に示すように、５０ｎｍ厚のエピタキシャルＦｅ（００１）下部電極（第１電極）１７をＭｇＯ（００１）シード層１５上に室温で成長し、次いで、超高真空下（2×10^{-8} Ｐａ）において、３５０℃でアニールを行う。尚、電子線蒸着における条件は、加速電圧が８ｋＶであり、成長速度が０．０２ｎｍ／秒、成長温度が室温（約２９３Ｋ）、電子線蒸着のソース材料としては化学量論的組成のＭｇＯ（ＭｇとＯとの比が１：１）を用い、ソースと基板との距離を４０ｃｍとし、最高到達真空度が1×10^{-8} Ｐａ、O_2分圧が1×10^{-6} Ｐａである。尚、化学量論的組成のＭｇＯ（ＭｇとＯとの比が１：１）の代わりに、Ｏ欠損を有するソースを使用することも可能である。

【００２４】

図３（Ａ）は、この際のＦｅ（００１）下部電極（第１電極）１７のＲＨＥＥＤイメージを示す図である。図３（Ａ）に示すように、Ｆｅ（００１）下部電極（第１電極）１７は良好な結晶性と平坦性を有していることを示している。次いで、図２（Ｃ）に示すように、２ｎｍ厚のＭｇＯ（００１）バリア層２１をＦｅ（００１）下部電極（第１電極）１７上に室温でエピタキシャル成長する。この際も、ＭｇＯの電子ビーム蒸着法を用いた。図３（Ｂ）は、この際のＭｇＯ（００１）バリア層２１のＲＨＥＥＤイメージを示す図である。図３（Ｂ）に示すように、ＭｇＯ（００１）バリア層２１も良好な結晶性と平坦性を有していることを示している。

【００２５】

図２（Ｄ）に示すように、ＭｇＯ（００１）バリア層２１上に、室温で厚さ１０ｎｍのＦｅ（００１）上部電極（第２電極）２３を形成した。連続して、１０ｎｍ厚さのＣｏ層２５をＦｅ（００１）上部電極（第２電極）２３上に堆積した。Ｃｏ層２５は、上部電極２３の保持力を高めることによって反平行磁化配置を実現するためのものである。次いで、上記の作成試料を微細加工してＦｅ（００１）／ＭｇＯ（００１）／Ｆｅ（００１）ＴＭＲ素子を形成する。

【００２６】

上記電子ビームによるＭｇＯ蒸着は、10^{-9} Ｔｏｒｒの超高真空状態で成膜を行った。この方法では、例えばガラス基板上に３００ｎｍの成膜を行った場合でも、無色透明であり、良好な結晶膜が形成されていることがわかる。図４は、ＭｇＯ成長時における成膜チャンバ内の四重極Ｍａｓｓスペクトルの観測結果を示す図である。図４に示すように、ＯのスペクトルＰ１とO_2のスペクトルＰ２とに関する分圧が高いことがわかる。図５は、ＭｇＯ蒸着中の酸素分圧の膜堆積速度依存を示す図である。図５に示すように、酸素分圧自体がかなり高いこと、堆積速度とともに酸素分圧も高くなること、などは、ＭｇＯの堆積時におけるＭｇＯからの酸素の離脱を示唆するものであり、離脱した酸素は真空ポンプによって成膜装置の外に排気されることから、MgO_x（$0.9<x<1$）のように酸素欠損が生じている可能性がある。酸素欠損が生じるとＭｇＯトンネル障壁の高さが低くなると考えられ（例えば、0.10～0.85ｅＶ、より詳細には0.2～0.5ｅＶの範囲内）、これにより、トンネル電流が増加するものと考えられる。尚、一般的なＡｌ－Ｏトンネル障壁の場合、Ｆｅ（００１）との間のトンネル障壁の高さは、０．７～２．５ｅＶと考えられる。これに対して、ＭｇＯ結晶は理想的なトンネル障壁の高さは３．６ｅＶであり、実験値としては０．９～３．７ｅＶの値が得られている。本実施の形態による方法を用いると、０．３ｅＶ程度のトンネル障壁の高さが推定され、トンネル障壁の低抵抗化が可能であることがわかる。但し、その他の要因、例えば前述のコヒーレントなトンネルの影響も関連している可能性がある。尚、酸素欠損に基づくMgO_xのｘの値としては、$0.98<x<1$、より好ましくは$0.99<x<1$程度であり、Ｍｇ単体のようなものは含まれず

、ＭｇＯの特性が基本的には維持される範囲である。

【００２７】

尚、上記、トンネル障壁の高さφは、ＴＭＲ素子の電気伝導特性（トンネル電流密度Ｊとバイアス電圧Ｖの関係）を、ＷＫＢ近似に基づいたＳｉｍｍｏｎｓの公式（非特許文献 J. G. Simmons: J. Appl. Phys. 34, pp.1793-1803 (1963).の（２０）式）に当てはまるように最小自乗法でフィッティングすることによって求めた。この際、電子の有効質量として、自由電子の質量（ｍ＝９．１１×１０$^{-31}$ｋｇ）を用いてフィッティングを行った。Ｊ－Ｖ特性に非線形性が現れる程度のバイアス電圧Ｖ（通常５００ｍＶ～１０００ｍＶ程度）まで印加すれば、Ｓｉｍｍｏｎｓの式を用いてＪ－Ｖ特性をフィッティングすることにより、トンネル障壁の高さφとトンネル障壁の有効厚さΔｓを同時に決定することが出来る。

【００２８】

ここで、トンネル障壁の有効厚さΔｓは、ＴＭＲ素子の断面透過電子顕微鏡（ＴＥＭ）写真から求めた実際のＭｇＯ（００１）トンネル障壁層の厚さ（t_{MgO}）よりも、約０．５ｎｍほど薄い値となった。これは、ＭｇＯ（００１）層とＦｅやＣｏを主成分とする合金層の界面に生じる鏡像ポテンシャルの効果によって、トンネル障壁の有効厚さΔｓが実際のＭｇＯ（００１）層の厚さよりも薄くなった結果である。

【００２９】

尚、断面ＴＥＭ写真を用いてt_{MgO}を正確に求めることができる場合は、以下に述べるような手法で、より簡便にトンネル障壁の高さφを見積もることが出来る。すなわち、ＴＭＲ素子に印加するバイアス電圧Ｖが低い（通常、１００ｍＶ以下）場合、トンネル電流密度Ｊはバイアス電圧Ｖに比例し、Ｊ－Ｖ特性は線形関係となる。このような低バイアス電圧の領域では、Ｓｉｍｍｏｎｓの式は、式（２）のように記述できる。

【００３０】

$$J=[(2m\phi)^{1/2}/\Delta s](e/h)^2\times\exp[-(4\pi\Delta s/h)\times(2m\phi)^{1/2}]\times V \quad (2)$$

ここで、ｍは自由電子の質量（９．１１×１０$^{-31}$ｋｇ）、ｅは素電荷（１．６０×１０$^{-19}$Ｃ）、ｈはプランク定数（６．６３×１０$^{-34}$Ｊ・ｓ）である。また、トンネル障壁の有効厚さΔｓは、Δｓ≒t_{MgO}－０．５ｎｍである。ＴＭＲ素子の低バイアス電圧領域のＪ－Ｖ特性を（２）式にフィッティングすれば、トンネル障壁の高さφを簡便かつ正確に見積もることが出来る。

【００３１】

図６は、上記の方法により製造したＦｅ（００１）／ＭｇＯ（００１）／Ｆｅ（００１）ＴＭＲ素子の典型的な磁気抵抗曲線を示す図である。測定温度２０ＫにおいてＭＲ比１４６％であり、測定温度２９３ＫにおいてＭＲ比は８８％であった。この値は、現在までに室温において得られた最も高いＭＲ比である。このような高いＭＲ比は、Ｆｅ（００１）電極のスピン分極率によって説明することはできず、むしろ、コヒーレントなスピン偏極トンネリングに関連すると考えられる。１６０個のＴＭＲ素子を試作した結果、ＭＲ比とトンネル抵抗値とに関するばらつきは、２０％以内であった。ＴＭＲ素子の歩留まりも実験室段階で９０％以上であった。このような高い値は、本アプローチの有効性を示唆している。ＴＭＲ素子の抵抗－エリア積（ＲＡ）は、数ｋΩμｍ^{2}であり、この値は、ＭＲＡＭに適した値である。

【００３２】

図７（ａ）は、室温におけるＭＲ比のバイアス電圧依存性を示す図である。図７（ａ）に示すように、ＭＲ比のバイアス電圧依存性はかなり低いことがわかる。非対称な特性を示すが、ＭＲ比が半減する電圧V_{half}は１２５０ｍＶという非常に高い値が得られている。尚、従来のＡｌ－Ｏ系におけるＭＲ比の半減する電圧V_{half}は３００～６００ｍＶである。図７（ｂ）に、ＴＭＲ素子の出力電圧V_{out}は（＝バイアス電圧×（Ｒａｐ－Ｒｐ）／Ｒａｐ）を示す。出力電圧V_{out}の最大値は順バイアスにおいて３８０ｍＶの値が得られている。この値は、Ａｌ－Ｏバリアの場合の値（２００ｍＶ弱）の約２倍の値である。

このように、ＭＲ比と出力電圧との両方で高い値が得られたことは、本実施の形態による技術の有効性を示している。

【００３３】

尚、上記実施の形態においては、ＢＣＣのＦｅ（００１）を用いたが、代わりにＢＣＣのＦｅ系合金、例えば、Ｆｅ－Ｃｏ合金、Ｆｅ－Ｎｉ合金、Ｆｅ－Ｐｔ合金を用いることもできる。或いは電極層とＭｇＯ（００１）層との間に、１原子層又は数原子層程度の厚さのＣｏ、Ｎｉなどを挿入しても良い。

【００３４】

次に、本発明の第２の実施の形態による磁気抵抗素子及びその製造方法について説明を行う。本実施の形態によるＦｅ（００１）／ＭｇＯ（００１）／Ｆｅ（００１）ＴＭＲ素子の製造方法では、まずスパッタリング法などによりＭｇＯ（００１）を多結晶またはアモルファス状態で堆積し、その後にアニール処理を行うことにより（００１）結晶面が配向した多結晶または単結晶化する点を特徴とする。スパッタリング条件は、例えば。温度が室温（２９３Ｋ）であり、ターゲットとしては２インチφのＭｇＯを用い、Ａｒ雰囲気中でスパッタリングを行った。加速電力は２００Ｗであり、成長速度は０．００８ｎｍ／ｓである。この条件で堆積したＭｇＯはアモルファス状態であるため、室温から３００℃まで温度を上昇させ、３００℃において一定時間保持をすることにより、結晶化されたＭｇＯを得ることが出来る。

【００３５】

尚、Ｏ欠損の導入方法としては、成長時にＯ欠損が生じる条件で成長を行う方法、Ｏ欠損を後から導入する方法、Ｏ欠損のある状態から例えば酸素プラズマ処理又は自然酸化などにより酸化を行ってある程度のＯ欠陥まで調整する方法のいずれを用いても良い。

【００３６】

以上、本実施の形態による磁気抵抗素子技術によれば、スパッタリング法を用いてアモルファスＭｇＯを堆積した後にアニール処理により結晶化するため、それほど大がかりな装置が必要ないという利点がある。

【００３７】

次に、本発明の実施の形態の変形例による磁気抵抗素子について図面を参照しつつ説明を行う。図１１は、本発明の実施の形態の変形例によるＴＭＲ素子の構造を示す図であり、図１（Ｂ）に対応する図である。図１１に示すように、本実施の形態による磁気抵抗素子は、上記実施の形態による磁気抵抗素子と同様に、単結晶MgO_x（００１）あるいは（００１）結晶面が優先配向した酸素欠損多結晶MgO_x（$0<x<1$）層５０３の両側に設けられる電極として、アモルファス強磁性合金、例えばＣｏＦｅＢ層５０１、５０５を用いた点に特徴がある。アモルファス強磁性合金は、例えば蒸着法或いはスパッタリング法を用いて形成可能である。得られた特性等は第１の実施の形態の場合とほぼ同様である。

【００３８】

尚、アモルファス磁性合金については、例えば、FeCoB、FeCoBSi、FeCoBP、FeZr、CoZrなどを用いることもできる。また、素子を作製した後にアニール処理を施すと電極層のアモルファス磁性合金が部分的あるいは全体的に結晶化する場合があるが、これによってＭＲ比が大きく劣化することはない。したがって、このように結晶化したアモルファス磁性合金を電極層に用いても構わない。

【００３９】

以上、本実施の形態による磁気抵抗素子について説明したが、本発明はこれらに制限されるものではない。その他、種々の変更、改良、組み合わせが可能なことは当業者に自明であろう。例えば、ＭｇＯ層に酸素欠陥を導入する代わりに、例えばＣａやＳｒをドーピングすることでトンネル障壁の高さを調整する方法を用いても良い。また、ＭｇＯ層の堆積方法として、電子ビーム蒸着法又はスパッタリング法を例にして説明したが、その他の堆積法も適用可能であることは言うまでもない。また、高真空との用語は、例えば酸素を導入しない場合において、概ね10^{-6} Ｐａ以下の値を指し、一方、酸素を積極的に導入

する場合でも、１０$^{-4}$ Ｐａ程度の値を指す。

【産業上の利用可能性】

【００４０】

ＭＲＡＭの出力電圧値が従来の約２倍に向上し、ギガビット級の超高集積ＭＲＡＭに適する。

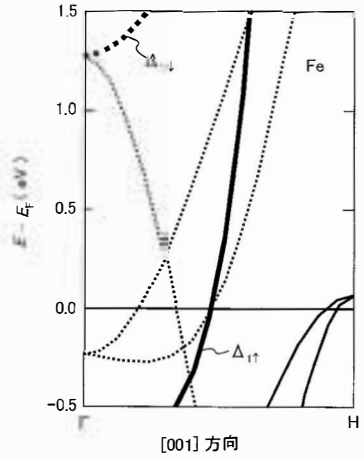
【符号の説明】

【００４１】

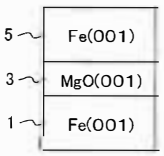
１…第１のＦｅ（００１）層、５…第２のＦｅ（００１）層、３…単結晶ＭｇＯ$_x$（００１）層あるいは（００１）結晶面が優先配向した多結晶ＭｇＯ$_x$（０＜ｘ＜１）層。

【図１】

図1 (A)

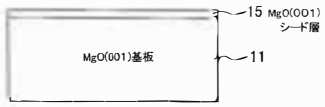


(B)

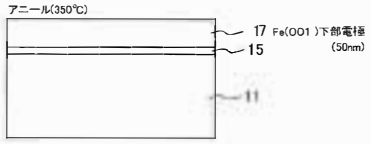


【図２】

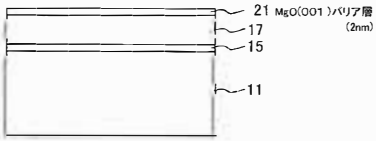
図2 (A)



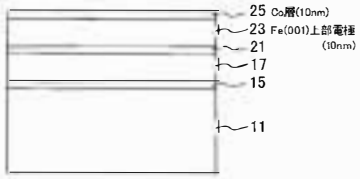
(B)



(C)

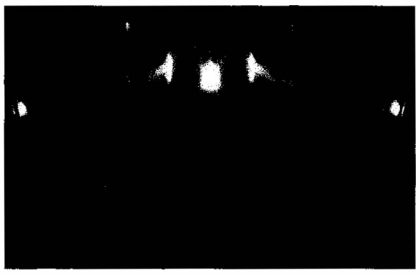


(D)

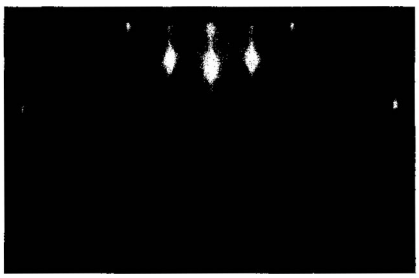


【図３】

図3 (A)

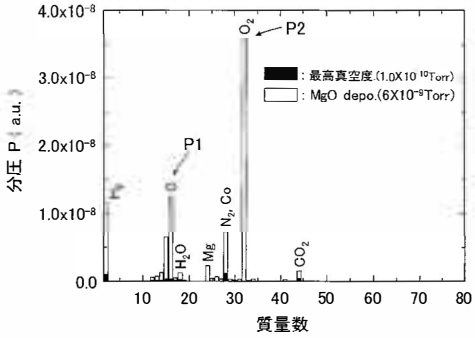


(B)



【図４】

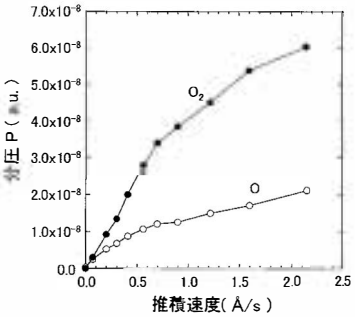
図4



Massスペクトル

【図５】

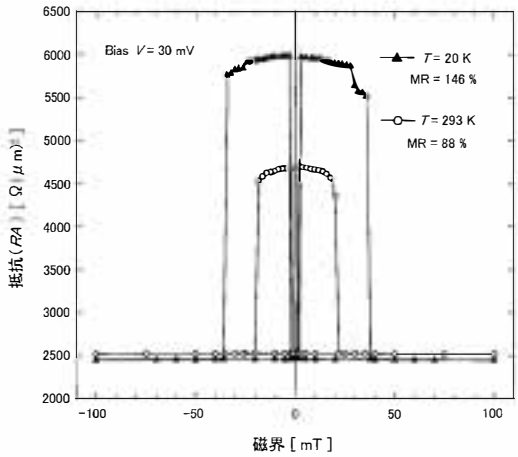
図5



MgO蒸着中の酸素分圧

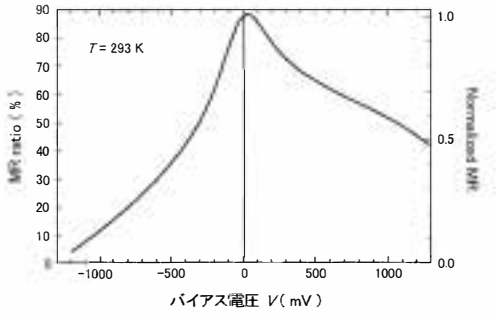
【図６】

図6

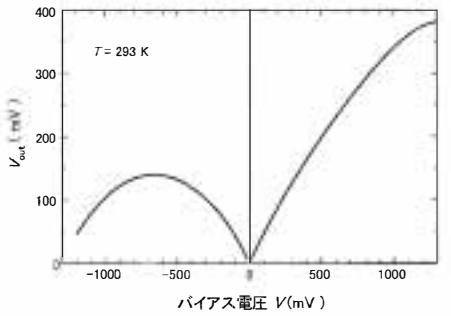


【図７】

図7 (A)



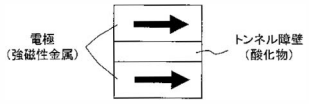
(B)



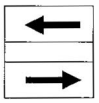
【図８】

図8

(A)

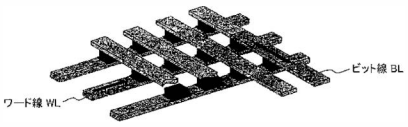


(B)

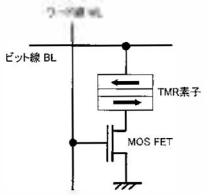


【図９】

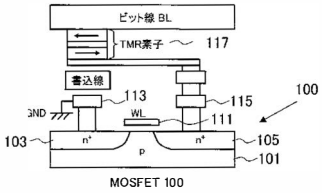
図9 (A)



(B)

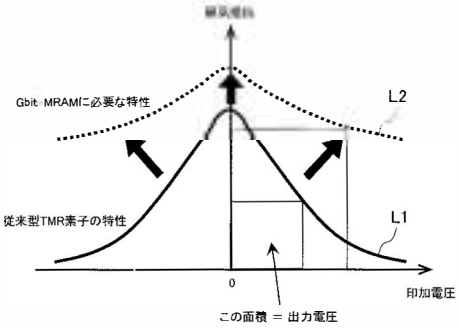


(C)



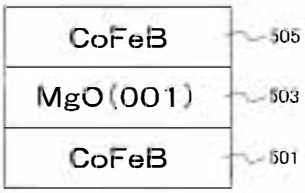
【図１０】

図10



【図１１】

図11



フロントページの続き

(56)参考文献 特開２００６－０８０１１６（ＪＰ，Ａ）
Shinji Yuasa et al., High Tunnel Magnetoresistance at Room Temperature in Fully Epitaxial Fe/MgO/Fe Tunnel Junctions due to Coherent Spin-Polarized Tunneling, Japanese Journal of Applied Physics, 日本, The Japan Society of Applied Physics, ２００４年 2月, Vol. 43, No. 4B, 2004, p.L588-L590
X.-G. Zhang et al., Large magnetoresistance in bcc Co/MgO/Co and FeCo/MgO/FeCo tunnel junctions, PHYSICAL REVIEW B, 米国, The American Physical Society, ２００４年１１月, Vol.70, p.172407

(58)調査した分野(Int.Cl., ＤＢ名)
Ｈ０１Ｌ ４３／０８
Ｈ０１Ｌ ４３／１０
Ｈ０１Ｌ ２１／８２４６
Ｈ０１Ｌ ２７／１０５