

(19) Japan Patent Office (JP)

(12) JAPANESE UNEXAMINED PATENT
APPLICATION PUBLICATION (A)

(11) Patent Application Publication No.
JPA 2001-345648
(P2001-345648A)

(43) Publication Date December 14, 2001 (Heisei 13)

(51) Int. Cl. ⁷	ID Code	FI	Theme Code (Reference)
H03F 3/24		H03F 3/24	5E346
H01L 25/07		1/02	5J091
25/18		H05K 1/03	610R 5J092
H03F 1/02		610H	
H05K 1/03	610	3/46 Q	

Examination Request: Not Yet Requested Total No. of Claims: 4 OL (15 pages total)Continued on last page

(21) Application No.	JPA 2000-188395 (P2000-188395)	(71) Applicant	000003067 TDK Corporation 1-13-1 Nihonbashi, Chuo-ku, Tokyo
(22) Date of Filing	June 22, 2000 (Heisei 12)	(72) Inventor	Masashi TAKAHARA c/o TDK Corporation 1-13-1 Nihonbashi, Chuo-ku, Tokyo
(31) Priority Rights Claim No.	JPA 2000-92543 (P2000-92543)	(72) Inventor	Minoru TAKAYA c/o TDK Corporation 1-13-1 Nihonbashi, Chuo-ku, Tokyo
(32) Priority Date	March 29, 2000 (Heisei 12)	(74) Agent	100081606 Yoshijiro ABE, Patent Attorney
(33) Priority Country	Japan (JP)		

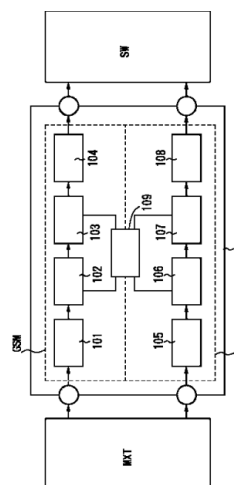
Continued on last page

(54) Title of Invention
POWER AMPLIFIER MODULE

(57) Abstract

[PROBLEM] To provide a small, highly efficient power amplifier module that does not cause the problems of cracking and splitting that can occur when being mounted on a motherboard.

[RESOLUTION MEANS] Relates to a power amplifier module used in a transmitter of a communication device that uses a microwave band. At least one selected from balun transformers 101 and 105 provided in a layer before power amplifiers 102 and 106, power detection circuit units 103 and 107 provided in a layer after the power amplifiers 102 and 106, low-pass filter units 104 and 108 connected to a layer after the power detection circuit units 103 and 107, and a power control circuit unit 109 that controls a power amplifier that is modularized with the power amplifiers 102 and 106.



What is claimed is:

[Claim 1]

A power amplifier module used in a transmitter of a communication device that uses a microwave band comprising:

a power amplifier, wherein

the power amplifier module modularizes at least one of a balun transformer provided in a layer before the power amplifier, a power detection circuit unit provided in a layer after the power amplifier, a low-pass filter unit connected to a layer after the power detection circuit unit, and a power control circuit unit that controls the power amplifier to the power amplifier.

[Claim 2]

The power amplifier module according to claim 1 further comprising:

a mounting substrate, wherein

the mounting substrate is configured of a composite material produced by mixing a ceramic material with an organic resin material, and includes, in an interior thereof, an inductance element and a capacitance element.

[Claim 3]

The power amplifier module according to claim 2, wherein

the organic resin material includes a polyvinyl benzyl ether compound, and has a relative dielectric constant in the range of 2.5 to 3.5, and a dielectric loss tangent in the range of 0.0025 to 0.005.

[Claim 4]

The power amplifier module according to claim 3, wherein

the ceramic material includes a titanium barium ceramic, and where, when a content of the polyvinyl benzyl ether compound is a (vol%) and a content of the titanium barium ceramic is b (vol%), the power amplifier module satisfies $a:b = (70:30)$ to $(40:60)$.

DETAILED DESCRIPTION OF THE INVENTION

[0001]

FIELD OF THE INVENTION

The present invention relates to a power amplifier module used mainly in a transmitting circuit unit used in a communications device, and the like, that uses a microwave band.

[0002]

PRIOR ART

The demand for power amplifiers (power amplifier modules) used in microwave band transmitters has risen in recent years due to the spread of digital mobile communication devices such as mobile phones, and the like. A power amplifier module is one component of a mobile communication device, and in recent years, as communication devices, particularly mobile phones, have become smaller and more functional, there has been a growing demand for lower voltage operation, higher efficiency, and lighter weight.

[0003]

In a digital mobile communication device, a signal received from an antenna is transmitted to a low-noise amplifier unit, a mixer unit, and an IF circuit unit, in that order, and then to a baseband unit through a low-noise amplifier unit and a transmit/receive switch.

[0004]

Furthermore, a transmission signal is sent out by the transmission from the baseband unit to a quadrature modulation unit, mixer unit, power amplifier circuit unit side, and then from the power amplifier circuit unit to the antenna through the transmit/receive switch.

[0005]

The power amplifier circuit unit plays the role of amplifying the transmission signal output from the antenna. It is known that power amplifier circuit units support GSM/DCS dual bands. GSM and DCS sides have different frequency bands and output power specifications, so separate circuits must be provided for the GSM and DCS sides, and the two circuits, one on the GSM side and one on the DCS side, are configured aligned in parallel.

[0006]

The power amplifier circuit unit includes a balun transformer, a power amplifier, a power detection circuit unit, a low-pass filter unit, and the like. The transmission signal is supplied to the balun transformer from a mixer unit typically provided in a layer before the power amplifier circuit unit and then amplified by the power amplifier after passing through the balun transformer. An amplified signal is sent to the transmit/receive switch through the power detection circuit unit and the low-pass filter unit. An output of the power amplifier is detected by the power detection circuit unit and transmitted to a power control circuit, and a control signal is sent to the power amplifier from the power control circuit in order to maintain a constant output. The power control circuit is typically configured of one circuit, but provides power control to the GSM side and the DCS side separately.

[0007]

The power amplifier module plays the role of power amplification, the main function thereof, in the power amplifier circuit unit described above. As is disclosed in, for example, Japanese Unexamined Patent Application Publication No. H11-112249, a power amplifier module typically includes an amplifier, an input matching circuit, an output matching circuit, a DC bias circuit, and the like. Furthermore, as is disclosed in Japanese Unexamined Patent Application Publication No. H6-196949, a configuration where a coupler is added to the amplifier, input matching circuit, output matching circuit, and the like, is also known.

[0008]

A conventional power amplifier module only modularizes a power amplifier, and a balun transformer, power amplifier, power detection circuit unit, power control circuit, low-pass filter unit, and the like, that configure a power amplifier circuit unit are made independent from the power amplifier module and connected to one another on a motherboard. The power amplifier module is configured by mounting an active circuit unit that configures the power amplifier on a multi-layer substrate, and then forming an inductance element, capacitor element, and the like, which are required by the active circuit unit, inside the multi-layer substrate. A BaO-TiO₂-Nd₂O₃ ceramic material is one example of substrate material that can be used.

[0009]

PROBLEM TO BE SOLVED BY THE INVENTION

As a mobile communication device such as mobile phone, and the like, becomes smaller, a power amplifier module, which is a component of such a device must also become smaller. However, a conventional power amplifier module only modularizes a power amplifier, and a balun transformer, power amplifier, power detection circuit unit, power control circuit, low-pass filter unit, and the like, that configure a power amplifier circuit unit are made independent from the power amplifier module. Therefore, even if made smaller, the power amplifier module as a whole cannot be made smaller unless the power detection circuit unit, low-pass filter unit, power control circuit, balun transformer, and the like, which form a peripheral circuit, are also made smaller. That is, the external dimensions of the power amplifier module, balun transformer, power detection circuit unit, low-pass filter unit, and power control circuit are predetermined, and thus a total mounting area on a motherboard is determined based on these dimensions. As a typical example, the mounting area required for the balun transformer and power control circuit is 18.0×4.0 (mm²), for the power amplifier module is 18.0×8.0 (mm²), and for the low-pass filter unit and power detection circuit unit is 18.0×3.0 (mm²), for a total required area of 18.0×15.0 (mm²).

[0010]

Furthermore, the power amplifier module, power detection circuit unit, low-pass filter unit, power control circuit, balun transformer, and the like, are each mounted on the motherboard by soldering, or the like, and because wiring is done using patterns on the motherboard, power amplifier module output signals lose power due to soldering locations and patterns on the motherboard, which reduces the efficiency of the power amplifier module. As a typical example, the power attenuation due to the soldering locations of the power amplifier module, the low-pass filter unit, and the power detection circuit unit is (−0.1 dB), and the power attenuation due to the patterns on the motherboard between the power amplifier module, power detection circuit unit, power detection circuit unit, and low-pass filter unit is (−0.2 dB). Therefore, a total power attenuation of (−0.3 dB) occurs, which results in a loss of output power from the power amplifier module. If the power amplifier module power output is set to 35.0 dBm, then approximately 0.2 W of power is lost.

[0011]

Moreover, since a conventional power amplifier module substrate is configured of ceramic material, the substrate has poor mechanical strength, and thus, when an integrated power amplifier module that includes a power detection circuit unit, low-pass filter unit, power control circuit, and balun transformer, which are power amplifier module peripheral circuits, is formed, the external dimensions of the substrate increase and cracking and splitting occur during mounting on the motherboard, which creates problems with the reliability and quality of the power amplifier module. Bending strength of the substrate is a specific problem. A BaO-TiO₂-Nd₂O₃ ceramic substrate, a typical example of a substrate, has a bending strength of 30 to 40 kg/mm², which is considerably weaker than the 45 to 52 kg/mm² bending strength of a glass epoxy substrate.

[0012]

A ceramic substrate will generally have a higher dielectric constant than an organic resin substrate, and a dielectric loss tangent that can be set lower, and is thus effective in making a power amplifier module smaller and more efficient. However, such a substrate will, as is described above, have weaker bending strength than an organic resin material, which will reduce the reliability and quality of the power amplifier module.

[0013]

A problem of the present invention is to provide a power module that will help make a power amplifier circuit unit small.

[0014]

Another problem of the present invention is to provide a power module that reduces power loss and improves efficiency of a pattern or mounting location on a motherboard.

[0015]

Another problem of the present invention is to provide a power amplifier module that can eliminate the problems of cracking and splitting when being mounted on a motherboard.

[0016]

MEANS FOR SOLVING THE PROBLEM

To resolve the problems described above, the power amplifier module according to the present invention includes a power amplifier, and can be used in a transmitter of a communication device that uses a microwave band. In this case, the power amplifier module modularizes at least one of a balun transformer provided in a layer before the power amplifier, power detection circuit unit provided in a layer after the power amplifier, low-pass filter unit connected to a layer after the power detection circuit unit, and power control circuit that controls the power amplifier to the power amplifier.

[0017]

According to this configuration, all or some of the balun transformer, power detection circuit unit, low-pass filter unit, and power control circuit included in a power amplifier circuit unit can be modularized as a single item, thus making it possible to make the power amplifier circuit unit small. Furthermore, power loss can be reduced and efficiency increased because a number of soldering locations and patterns on a motherboard is reduced.

[0018]

A mounting substrate that configures the power amplifier module is preferably configured of a composite material produced by mixing a ceramic material with an organic resin material. Such a mounting substrate has greater bending strength and is less prone to cracking, splitting, and the like, than a ceramic substrate. Such a substrate is also able to ensure electrical characteristics that are superior to those of an organic resin substrate. An inductance element and a capacitance element can be formed inside this mounting substrate.

[0019]

EMBODIMENTS OF THE INVENTION

FIG. 1 is a block diagram depicting an example of a configuration of a high-frequency circuit unit in a digital mobile communication device. A signal received by an antenna ANT is transmitted through a transmit/receive switch SW, which has been turned on, on a low-noise amplifier unit AMP side, to a low-noise amplifier unit AMP, a mixer unit MXR, an IF circuit unit, and then a baseband unit BSB. Furthermore, a transmission signal is sent out by the transmission from the baseband unit BSB to a quadrature modulation unit DC/AC, mixer unit MXT, power amplifier circuit unit PWA in that order, and then to the antenna ANT through the transmit/receive switch SW, which has been turned on, on the power amplifier circuit unit PWA side. The power amplifier module according to the present invention is used to configure the power amplifier circuit unit PWA in the high-frequency circuit unit depicted in FIG. 1.

[0020]

FIG. 2 is a diagram depicting an example of an internal configuration of the power amplifier module according to the present invention. FIG. 2 depicts a power amplifier module 1 that supports a GSM/DCS dual band. On the GSM side, a frequency range is 880 to 915 MHz and output power is 35.0 dBm, whereas on the DCS side a frequency range is 1710 to 1785 MHz and the output power is 32.0 dBm, and since the sides have different specifications, the GSM side and the DCS side of the power amplifier module 1 are divided into two independent circuits, one for GSM and one for DCS, and arranged in parallel.

[0021]

A GSM side circuit configuration includes a balun transformer 101, power amplifier unit 102, power detection circuit unit 103, and low-pass filter unit 104 aligned in series. A DCS side circuit configuration includes a balun transformer 105, power amplifier unit 106, power detection circuit unit 107, and low-pass filter unit 108 aligned in series.

[0022]

The power amplifier module 1 according to the present invention must include the power amplifiers 102 and 106, but need only include at least one of the balun transformers 101 and 105, power detection circuit units 103 and 107, and low-pass filter units 104 and 108.

[0023]

FIG. 3 is a circuit diagram depicting a more detailed configuration of the power amplifier module according to the present invention. Referring to FIG. 2 and FIG. 3, the power amplifiers 102 and 106 play the role of amplifying power input from terminal Pin1 and terminal Pin2. The balun transformers 101 and 105 play the role of converting an AC signal that requires two terminals for ground potential into an AC signal that requires only one terminal for ground potential. The power detection circuit units 103 and 107 play the role of detecting an output from the power amplifiers 102 and 106 and feeding a signal thereof back to the power control circuit unit 109 in order to make the output of the power amplifiers 102 and 106 constant.

[0024]

The power control circuit unit 109 plays the role of sending a control signal Vapc for making the output of power amplifiers 102 and 106 constant based on a detection signal from the power detection circuit units 103 and 107 to the power amplifiers 102 and 106. There is one power control circuit 109, which is shared by both the GSM and DCS sides.

[0025]

A terminal Vdd1 (GSM side) and a terminal Vdd2 (DCS side) apply bias to a semiconductor element of the power amplifier units 102 and 106. An amplification operation is performed when this bias is applied to the power amplifier units 102 and 106 and a signal is input from the terminal Pin1 (GSM side) and the terminal Pin2 (DCS side).

[0026]

Terminal Vcc and terminal APC operate the power control circuit unit 109, which operates so that an output signal from the power control circuit unit 109 to the power amplifiers 102 and 106 is controlled, and an output from the power amplifiers 102 and 106 is kept generally stable based on a detection signal from the power detection circuit units 103 and 107. A signal amplified to a constant value in the power amplifiers 102 and 106 is output from terminals Pout1 (GSM side) and Pout2 (DCS side).

[0027]

The low-pass filter units 104 and 108 play the role of removing a harmonic signal that is not a fundamental signal from the output signal from the power amplifiers 102 and 106 so that only a fundamental signal is transmitted to an output side.

[0028]

FIG. 4 depicts specific circuit diagrams of the power amplifiers 102 and 106. In the figure, terminal Vapc1 and terminal Vapc2 are terminals provided for output control, and an output from the power amplifier module is controlled by a voltage level applied to terminal Vapc1 and terminal Vapc2. Furthermore, a voltage applied to the terminal Vapc1 and the terminal Vapc2 operates so that a signal obtained by the power detection circuit units 103 and 107 depicted in FIG. 2 and FIG. 3 is obtained by being fed back to the power control circuit 109, and so that the output from the power amplifier module is always kept constant by a Vapc signal output from the power control circuit 109.

[0029]

The power amplifiers 102 and 106 include semiconductor circuit units Q1 and Q2, which are made from three-layered semiconductor elements, input matching circuit units IM1 and IM2, output matching circuit units OM1 and OM2, and bias circuit units BC1 and BC2. The semiconductor circuit units Q1 and Q2 play the role of amplifying a signal input from terminal Pin1 and terminal Pin2, the input matching circuits play the role of matching an impedance (50 Ω) at terminal Pin1 and terminal Pin2 with an input impedance of the

semiconductor circuit units Q1 and Q2 and transmitting a signal input from terminal Pin1 and terminal Pin2 to an input of the semiconductor circuit units Q1 and Q2 without loss due to impedance mismatch, the output matching circuit units OM1 and OM2 play the role of matching an output impedance of the semiconductor circuit units Q1 and Q2 to an impedance (50 Ω) seen at terminal Pout1 and terminal Pout2 and transmitting a signal output from the semiconductor circuit units Q1 and Q2 to terminal Pout1 and terminal Pout2 without loss due to impedance mismatch, and the bias circuit units BC1 and BC2 play the role of operating a semiconductor as an amplifying element.

[0030]

The input matching circuit unit IM1 is configured of a circuit where an inductance element L10 and a capacitance element C1 are connected in an L shape. The input matching circuit unit IM2 is configured of a circuit where an inductance element L20 and a capacitance element C15 are connected in an L shape. Additionally, capacitance elements C2 and C16 are provided in the input matching circuit units IM1 and IM2.

[0031]

The output matching circuit units OM1 and OM2 are configured such that four layers of L-shaped circuits are connected in order to ensure impedance matching across all frequency bands (GSM: 880 to 915 MHz, DCS: 1710 to 1785 MHz). Specifically, in the output matching circuit unit OM1, a first layer is an L-shaped circuit formed by inductance element L11 and capacitance element C3, a second layer is an L-shaped circuit formed by inductance element L12 and capacitance element C4, a third layer is an L-shaped circuit formed by inductance element L13 and capacitance element C5, and a final layer is an L-shaped circuit formed by inductance element L14 and capacitance element C6.

[0032]

Similarly, in the output matching circuit unit OM2, a first layer is an L-shaped circuit formed by inductance element L21 and capacitance element C17, a second layer is an L-shaped circuit formed by inductance element L22 and capacitance element C18, a third layer is an L-shaped circuit formed by inductance element L23 and capacitance element C19, and a final layer is an L-shaped circuit formed by inductance element L24 and capacitance element C20.

[0033]

Furthermore, it is ideally preferable to make an impedance of inductance elements L15 to L17 and L25 to L27 in bias circuit units BC1 and BC2 infinite so that a signal amplified by the semiconductor circuit units Q1 and Q2 is not leaked to terminals Vdd1 and Vdd2. For this reason, such elements are usually configured with a ($\lambda/4$) long pattern or an inductor element having an impedance equivalent to a ($\lambda/4$) long pattern.

[0034]

FIG. 5 depicts an example of the balun transformers 101 and 105 included in the power amplifier module according to the present invention. The balun transformers 101 and 105 depicted in FIG. 5 include ($\lambda/4$) long inductance elements L51 to L54, and inductance element L51 and inductance element L52 and inductance element L54 and inductance element L53 are formed in a spiral pattern and provided on a power amplifier module substrate inner layer so as to be electromagnetically coupled by magnetic or capacitive coupling. A signal input from terminal Pin11 and terminal Pin12 and a signal input from terminal Pin21 and terminal Pin22 are transmitted to terminal Pout1 and terminal Pout2 by magnetic and capacitive coupling between inductance element L51 and inductance element L52 and magnetic and capacitive coupling between inductance element L54 and inductance element L53.

[0035]

The balun transformers 101 and 105 have a function for converting an AC signal that requires two terminals for ground potential into an AC signal that requires only one terminal for ground potential. Normally, an output signal from a mixer MXT is an AC signal that requires two terminals for ground potential, however, input/output of the power amplifiers 102 and 106 is configured so that an AC signal requires only one terminal for grounding, therefore, the balun transformers 101 and 105 are provided on an input side of the power amplifiers 102 and 106 and convert an AC signal that requires two terminals for grounding into an AC signal that only requires one terminal for grounding. Depending on the system, a mixer MXT need not be used. In such cases, a balun transformer need not be provided.

[0036]

FIG. 6 depicts an example of the low-pass filter units 104 and 108 included in the power amplifier module according to the present invention. In FIG. 6, the low-pass filter units 104 and 108 are depicted in the area framed by the solid line and the power detection circuit units 103 and 107 are depicted in the area framed by the dotted line.

[0037]

The power detection circuit unit 103 detects an output from the power amplifier 102, and a detected signal is fed back to the power control circuit unit 109 to control an output of the power amplifier module, and becomes an information source for keeping the output of the power amplifier module constant.

[0038]

Inductance elements L61 and L62 are configured in a pattern on a power amplifier module substrate inner layer in the power detection circuit unit 103, and are provided one above the other so that magnetic coupling can be achieved. A coupling level is determined based on an arrangement gap between and positioning of the inductance elements L61 and L62.

[0039] Capacitors C60 to C79 are formed by capacitive coupling between patterns. A frequency (frequency at which coupling can be achieved) at which the power detection circuit units 103 and 107 can operate is determined by the values of the capacitors C61 to C68. An example of a coupling level is -15 dB.

[0040]

Inductance elements L71 and L72 are likewise configured in a pattern on a power amplifier module substrate inner layer in the power detection circuit unit 107, and are provided one above the other so that magnetic coupling can be achieved. A coupling level is determined based on an arrangement gap between and positioning of the inductance elements L71 and L72.

[0041]

Capacitors C71 to C78 are formed by capacitive coupling between patterns. A frequency at which the power detection circuit unit 107 can operate is determined by the values of the capacitors C71 to C78. An example of a coupling level is -15 dB.

[0042]

The low-pass filter units 104 and 108 play the role of allowing only a fundamental frequency included in an output signal from the power amplifier module to pass through and thus removing a harmonic component at or above the fundamental frequency in order to, ideally, ensure the output signal is a distortion-free sine wave.

[0043]

In the low-pass filter unit 104, an output signal from the power detection circuit unit 103 is input from a terminal Pin61, passes through a two-layer π -shaped filter configured from the inductance element L62, capacitors C63 and C64, inductance element L63, and capacitors C65, C69, and C60, and is output from a terminal Pout61. The inductance elements L61 and L62 are configured in a pattern on a power amplifier module substrate inner layer, and capacitors C61 to C65 are formed using capacitive coupling between patterns. The inductance elements L61 and L62 and capacitors C60 to C69 transmit a desired frequency to an OUT terminal, and are designed so that a high frequency side thereof is not transmitted to the OUT terminal.

[0044]

In the low-pass filter unit 108, an output signal from the power detection circuit unit 107 is input from a terminal Pin62, passes through a two-layer π -shaped filter configured from the inductance element L75, capacitors C73 and C74, inductance element L76, and capacitors C75, C79, and C70, and is output from a terminal Pout62. Inductance elements L74 and L75 are configured in a pattern on a power amplifier module substrate inner layer, and capacitors C71 to C75 are formed using capacitive coupling between patterns. The inductance elements L74 and L75 and capacitors C71 to C75 transmit a desired frequency to an OUT terminal, and are designed so that a high frequency side thereof is not transmitted to the OUT terminal.

[0045]

As an example of the characteristics of the low-pass filter units 104 and 108 on the GSM side by frequency band, the signal attenuation between IN and OUT is -0.6 dB in the $f_0 = 880$ to 915 MHz frequency range, the signal attenuation between IN and OUT is -41.2 dB in the $2f_0 = 1760$ to 1830 MHz frequency range, and the signal attenuation between IN and OUT is -39.8 dB in the $3f_0 = 2640$ to 2745 MHz frequency range.

[0046]

As described above, the low-pass filter units 104 and 108 only take out a fundamental wave component of an output signal from the power amplifier, and remove a harmonic component at or above a fundamental frequency.

[0047]

FIG. 7 is a circuit diagram depicting an example of the power control circuit unit 109 of the power amplifier module according to the present invention. Referencing the figure, the power control circuit unit 109 plays the role of determining a level of a control signal Vapc to be output to the power amplifiers 102 and 106 based on a detection signal from the power detection circuit units 103 and 107, and keeping an output of the power amplifiers 102 and 106 constant. A signal input to monitor terminals MON1 and MON2 is transmitted to resistor R83. A control signal from a baseband unit is sent from a terminal APC, a signal from the monitor terminals MON1 and MON2 is added to this signal and applied to a (+) side input terminal of a non-inverting amplifier IC1. A reference voltage obtained from the terminal Vcc is applied to a (-) side input terminal of the non-inverting amplifier IC1, and a signal level output to a semiconductor circuit unit Q80 is controlled by a voltage level applied to the (+) side input terminal of the non-inverting amplifier IC1. Semiconductor circuit units Q80 and Q81 operate and a voltage level output from terminal Vapc81 and terminal Vapc82 is controlled based on a signal level supplied to the semiconductor circuit unit Q80. As a result, a signal level output from the terminal Vapc81 and the terminal Vapc82 is controlled based on a signal level input from a monitor terminal, and the output signal level is transmitted to terminal Vapc1 and terminal Vapc2 of the power amplifiers 102 and 106, and plays the role of power amplifier module output control.

[0048]

The power amplifier module according to the present invention is configured by forming a passive element such as an inductor or capacitor in a multi-layer configuration of at least three layers using an organic resin material, ceramic material, or material produced by mixing a ceramic powder in an organic resin material as a substrate material.

[0049]

FIG. 8 is a plan view of the power amplifier module according to the present invention seen from one side of a substrate. The substrate is configured using a six-layer substrate. The substrate is configured using a composite material produced by mixing a ceramic powder with an organic resin material.

[0050]

Mixing a ceramic powder with an organic resin material can improve on the poor bending strength seen in a conventional power amplifier module substrate (that uses ceramic material) and produce a relative dielectric constant and dielectric loss tangent comparable to those of a ceramic substrate. This can prevent substrate cracking and splitting when mounting on a motherboard of a power amplifier module even when configuring an integrated power amplifier module that includes a peripheral circuit such as a balun transformer, power detection circuit unit, low-pass filter unit, or power control circuit in a conventional power amplifier module, and can also reduce a mounting area that includes the peripheral circuit and power loss.

[0051]

A polyvinyl benzyl ether compound may be used as the organic resin material. Using a composite material produced by mixing a ceramic material with a polyvinyl benzyl ether compound makes it possible to obtain a dielectric substrate with a relative dielectric constant ϵ_r of about 7 to 14. A high Q value can also be achieved.

[0052]

It is preferable to use a polyvinyl benzyl ether compound with a relative dielectric constant in the range of 2.5 to 3.5 and a dielectric loss tangent in the range of 0.0025 to 0.005.

[0053]

Furthermore, a titanium barium ceramic may be used as the ceramic material. A titanium barium ceramic contains barium oxide and titanium oxide. The titanium barium ceramic may also contain at least one out of neodymium oxide, manganese oxide, and bismuth oxide. A BaO-TiO₂-Nd₂O₃ ceramic is an example of a titanium barium ceramic.

[0054]

In the example configuration depicted in FIG. 8, the relative dielectric constant of the substrate is set at 7 to 14 and the dielectric loss tangent is set at 0.01 to 0.002 to make it easier to design the power amplifier module. In

this case, the content of polyvinyl benzyl ether compound is a (vol%) and the content of titanium barium ceramic is b (vol%), and the two are mixed at a ratio a:b in the range of (70:30) to (40:60) (where $a + b = 100$). The mixed material allows the creation of a substrate with a relative dielectric constant $\epsilon_r = 7$ to 14 and a dielectric loss tangent = 0.01 to 0.002.

[0055]

As an example, in a composition where the ratio (a:b) is 70:30, the relative dielectric constant ϵ_r is 9 and the dielectric loss tangent is 0.003. Furthermore, for a composition where a:b = 55:45, the relative dielectric constant ϵ_r is 10 and the dielectric loss tangent is 0.005. Moreover, for a composition where a:b = 40:60, the relative dielectric constant ϵ_r is 12 and the dielectric loss tangent is 0.003.

[0056]

A mixing ratio for the organic resin material and the ceramic material can be selected within the above-mentioned mixing range. Generally, increasing the ceramic material content increases the relative dielectric constant, and increasing the organic resin material content increases bending strength.

[0057]

Measurement data on bending strength, relative dielectric constant, and dielectric loss tangent of a conventional ceramic substrate, an organic resin substrate, and the substrate according to the present invention is shown below. Bending strength was determined by applying a load to the center of a substrate using a pressure tool and measuring the force at which a test substrate breaks.

[0058]

(1) Titanium barium ceramic substrate

Bending strength: 35 kg/mm²

Relative dielectric constant: 10

Dielectric loss tangent: 0.005

(2) Glass epoxy substrate

Bending strength: 48 kg/mm²

Relative dielectric constant: 4.5

Dielectric loss tangent: 0.02

(3) The substrate according to the present invention

Polyvinyl benzyl ether: Mixed with a titanium barium ceramic at a ratio of 55 vol%:45 vol%

Bending strength: 41 kg/mm²

Relative dielectric constant: 10

Dielectric loss tangent: 0.005

As is shown above, a substrate made of a ceramic material and an organic resin material will have the same relative dielectric constant and dielectric loss tangent values as a ceramic substrate used in a conventional power amplifier module, and will have improved substrate bending strength.

[0059]

Furthermore, glass cloth may be embedded in a mixture of polyvinyl benzyl ether compound and titanium barium ceramic as a means of increasing substrate mechanical strength. Glass cloth is composed mainly of SiO₂ and plays the role of forming a substrate frame. An example of an acceptable glass cloth composition is shown below.

[0060]

<Example Glass Cloth Composition>

SiO₂: 56 vol%

MgB₂O₃: 10 vol%

Al₂O₃: 17 vol%

CaO: 17 vol%

A flame retardant may also be added with or without glass cloth. A tetrabromodiphenol A modified polyvinyl benzyl ether compound is a specific example of a flame retardant.

[0061]

Examples of characteristics of substrates made of a polyvinyl benzyl ether compound, titanium barium ceramic, glass cloth, and flame retardant are shown below. In an example where the content of the polyvinyl

benzyl ether compound is a (vol%), the content of titanium barium ceramic is b (vol%), the content of glass cloth is c (vol%), and the content of flame retardant is d (vol%), the ratio a:b:c:d = 30:45:20:5, the relative dielectric constant ϵ_r is 9, and the dielectric loss tangent is 0.003. Furthermore, in an example where a:b:c:d = 25:50:20:5, the relative dielectric constant ϵ_r = 12 and the dielectric loss tangent = 0.003.

[0062]

FIG. 9 to FIG. 12 depict conductor patterns at each substrate layer boundary, where FIG. 9 depicts a surface pattern of a second layer Lay2 with a first layer Lay1 as a surface layer, FIG. 10 depicts a surface pattern of a third layer Lay3, FIG. 11 depicts a surface pattern of a fourth layer Lay4, FIG. 12 depicts a surface pattern of a fifth layer Lay5, and FIG. 13 depicts a surface pattern of a sixth layer Lay6.

[0063]

In the first layer Lay1 (see FIG. 8), a semiconductor element, capacitor of bias circuit units BC1 and BC2, and AC coupling capacitor of a matching circuit unit are mounted on power amplifiers 102 and 106, and a pattern for forming an inductor and a capacitor for the matching circuit unit is formed.

[0064]

The second layer Lay2 (see FIG. 9) and the fourth layer Lay4 (see FIG. 11) have GND patterns. The GND patterns are used for forming capacitive couplings between the patterns formed on the first layer Lay1 and the third layer Lay3 (see FIG. 10). Capacitors C1, C3 to C6, C15, and C17 to C20 depicted on the third layer Lay3 are provided between the pattern formed on the third layer Lay3 and the GND pattern on the fourth layer Lay2.

[0065]

Inductance elements (L15 to L17) and (L25 to L27) of the bias circuits BC1 and BC2 (see FIG. 4) are formed in the fifth layer Lay5 (see FIG. 12). The GND pattern on the fourth layer Lay4 plays the role of isolating the patterns on the first layer Lay1 to the third layer Lay3 from the pattern formed on the fifth layer Lay5.

[0066]

The sixth layer Lay6 (see FIG. 13) has a GND pattern formed over nearly the entire surface of the layer so that a pattern on a mounting side motherboard does not affect the pattern on the fifth layer Lay5 when a power amplifier module is mounted.

[0067]

The balun transformers 101 and 105 are formed from the third layer Lay3 to the sixth layer Lay6 within the ranges depicted by the dotted lines. The inductance elements L52 and L53 (GSM side) and the inductance elements L56 and L57 (DCS side) are formed in a spiral pattern on the third layer Lay3. The inductance elements L52 and L53 are coupled with the inductance elements L51 and L54, respectively, and the inductance elements L56 and L57 are coupled with the inductance elements L55 and L58, respectively.

[0068]

In the embodiments depicted in FIG. 10 and FIG. 11, the inductance elements L51 and L54 and inductance elements L55 and L58 are provided directly below the inductance elements L52 and L53 and inductance elements L56 and L57, respectively, and are formed in a spiral pattern on the fourth layer Lay4.

[0069]

A coupling level between the inductance elements L52 and L53 and inductance elements L51 and L54, and a coupling level between the inductance elements L56 and L57 and inductance elements L55 and L58 are controlled by a thickness of a dielectric between the third layer Lay3 to the fourth layer Lay4.

[0070]

A signal input from the terminal Pin1 and terminal Pin2 is sent to the power amplifiers 102 and 106 by magnetic and capacitive coupling between the inductance elements L52 and L53 and inductance elements L51 and L54 and magnetic and capacitive coupling between the inductance elements L56 and L57 and inductance elements L55 and L58.

[0071]

In FIG. 9 and FIG. 10, the power detection circuit units 103 and 107 are formed on the first layer Lay2 and the third layer Lay3 in the ranges depicted by the dotted lines. An output signal from the power amplifiers 102 and 106 is transmitted to the inductance elements L62 and L75 (see FIG. 10) formed on the third layer Lay3, and is then transmitted by magnetic coupling to the inductance elements L61 and L74 (see FIG. 9) formed on the second layer Lay2.

[0072]

In the embodiments depicted in FIG. 9 and FIG. 10, the inductance elements L61 and L74 are provided directly above the inductance elements L62 and L75, and a coupling level between the inductance elements L62 and L75 is controlled by a thickness of a dielectric between the first layer Lay2 to third layer Lay3. A signal detected by inductance elements L71 and L74 is transmitted to the power control circuit 109 formed on the first layer Lay1 through the pattern formed on the second layer Lay2.

[0073]

In FIG. 10 to FIG. 12, the low-pass filter units 104 and 108 are formed on the surfaces of the third layer Lay3 to fifth layer Lay5 in the ranges depicted by the dotted lines.

[0074]

A signal input from the inductance elements L62 and L75 of the power detection circuit units 103 and 107 sends a detection signal to the inductance elements L61 and L74, which signal is transmitted to the inductance elements L63 and L76 formed on the fifth layer Lay5. The capacitance elements C60 to C79 (see FIG. 6) of the power detection circuit units 103 and 107 and the low-pass filter units 104 and 108 are provided between the second layer Lay2 and the third layer Lay3. In FIG. 4, a harmonic component at or above a fundamental frequency is removed from a signal input from the terminal Pin1 and terminal Pin2, and the signal is transmitted to the terminal Pout1 and terminal Pout2. In FIG. 8, the power control circuit unit 109 is formed on the first layer Lay1 in the range depicted by the dotted lines. In the example configuration of FIG. 8, all the resistor elements, capacitor elements, and semiconductor circuit units Q80 to Q82 are surface mounted components with shape 1005 (external dimensions: 1.0×0.5 (mm)) or shape 0603 (0.6×0.3 (mm)), mounted on a substrate, and wired in a pattern on the first layer Lay1.

[0075]

In the embodiment depicted in FIG. 8, on either the GSM or DCS side, a mounting area for the balun transformer and power control circuit unit is 18.0×2.0 (mm²), a mounting area for the power amplifier is 18.0×6.5 (mm²), and a mounting area for the power detection circuit unit and low-pass filter unit is 18.0×1.5 (mm²), making the total mounting area on the GSM or DCS side 18.0×10.0 (mm²). In a conventional example, as described above, a mounting area for the balun transformer and the power control circuit unit was 18.0×4.0 (mm²), a mounting area for the power amplifier was 18.0×8.0 (mm²), and a mounting area for the power detection circuit unit and low-pass filter unit was 18.0×3.0 (mm²), requiring a total area of 18.0×15.0 (mm²). Therefore, using the power amplifier module according to the present invention can reduce a mounting area by approximately 33% compared to the conventional example.

[0076]

Furthermore, by using the power amplifier module according to the present invention, (a) power attenuation due to soldering locations on the power amplifier 102 (or 106), the low-pass filter unit 104 (or 108), and the power detection circuit unit 103 (or 107) was reduced to -0.1 dB, and (b) power attenuation due to patterns on the motherboard of the power amplifier 102 (or 106), the power detection circuit unit 103 (or 107), the power detection circuit unit 103 (or 107), and the low-pass filter unit 104 (or 108) was reduced to -0.2 dB. As is shown by items (a) and (b) described above, the reduced number of soldered locations and amount of pattern wiring on the motherboard are what reduced signal loss.

[0077]

FIG. 14 depicts a relationship between an input power Pin and an output power Pout of the GSM side power amplifier 102 when the GSM side power amplifier module and the power amplifier module according to the present invention are used in a conventional example where a frequency $f = 900$ MHz, and FIG. 15 depicts a relationship between the input power Pin and an efficiency PAE.

[0078]

When the input power Pin is in the range of 10 to 3 dBm, the output power Pout and efficiency PAE tend to increase linearly, but when the input power Pin is in the range of 3.0 to 10.0 dBm, the output power Pout tends to saturate at 35 dBm and the efficiency PAE tends to decrease. Although the conventional power amplifier module and the power amplifier module according to the present invention have the same characteristic tendencies, using the power amplifier module according to the present invention can reduce the

above-mentioned losses. As a result, as depicted in FIG. 14, at $P_{in} = 3.0$ dBm, the output power P_{out} can be improved by 0.3 dB. This also leads to an improvement in the efficiency PAE, and as shown by the characteristics depicted in FIG. 15, at an input power P_{in} of 3.0 dBm, the efficiency PAE is improved by about 4%.

[0079]

Here, PAE is an abbreviation for Power Added Efficiency, which is calculated using the following formula.

$PAE = ((P_{out} - P_{in}) / (V_{dd} \times I_{dd})) \times 100 (\%)$, where I_{dd} is an input current from the V_{dd} terminal.

[0080]

EFFECT OF THE INVENTION

The following effects can be achieved by the power amplifier module according to the present invention.

- (a) A power module that helps make a power amplifier circuit unit small can be provided.
- (b) A power module that reduces power loss and improves efficiency of a pattern or mounting location on a motherboard can be provided.
- (c) A power amplifier module that can eliminate the problems of cracking and splitting when being mounted on a motherboard can be provided.

BRIEF DESCRIPTION OF THE DRAWINGS

FIG. 1 is a block diagram depicting a configuration of a mobile communication device in which the power amplifier module according to the present invention is used.

FIG. 2 is a block diagram depicting a configuration of the power amplifier module according to the present invention.

FIG. 3 is a block diagram depicting the configuration of the power amplifier module according to the present invention in greater detail.

FIG. 4 is a circuit diagram depicting a power amplifier unit in the power amplifier module according to the present invention.

FIG. 5 is a circuit diagram depicting an example of a balun transformer in the power amplifier module according to the present invention.

FIG. 6 is a circuit diagram depicting an example of a low-pass filter unit and a power detection circuit unit in the power amplifier module according to the present invention.

FIG. 7 is a circuit diagram depicting an example of a power control circuit unit in the power amplifier module according to the present invention.

FIG. 8 is a plan view of the power amplifier module according to the present invention.

FIG. 9 is a diagram depicting a pattern that appears on a surface of a second layer that configures a substrate that configures the power amplifier module according to the present invention.

FIG. 10 is a diagram depicting a pattern that appears on a surface of a third layer that configures a substrate that configures the power amplifier module according to the present invention.

FIG. 11 is a diagram depicting a pattern that appears on a surface of a fourth layer that configures a substrate that configures the power amplifier module according to the present invention.

FIG. 12 is a diagram depicting a pattern that appears on a surface of a fifth layer that configures a substrate that configures the power amplifier module according to the present invention.

FIG. 13 is a diagram depicting a pattern that appears on a surface of a sixth layer that configures a substrate that configures the power amplifier module according to the present invention.

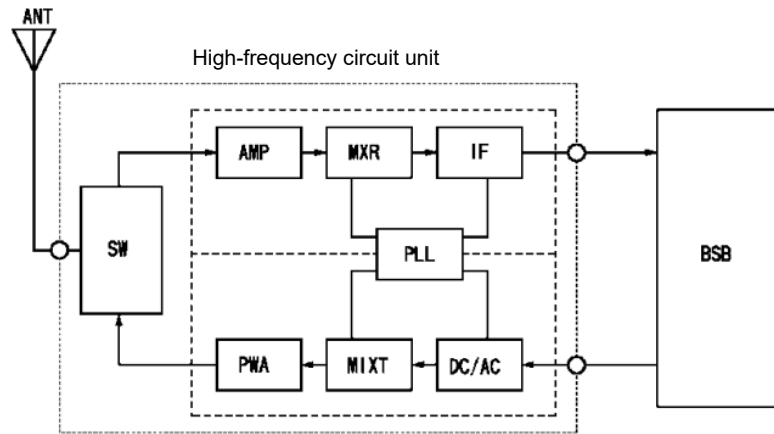
FIG. 14 is a diagram depicting a relationship between an input power P_{in} and an output power P_{out} on a GSM side of a power amplifier module.

FIG. 15 is a diagram depicting a relationship between an input power P_{in} and an efficiency PAE on a GSM side of a power amplifier module.

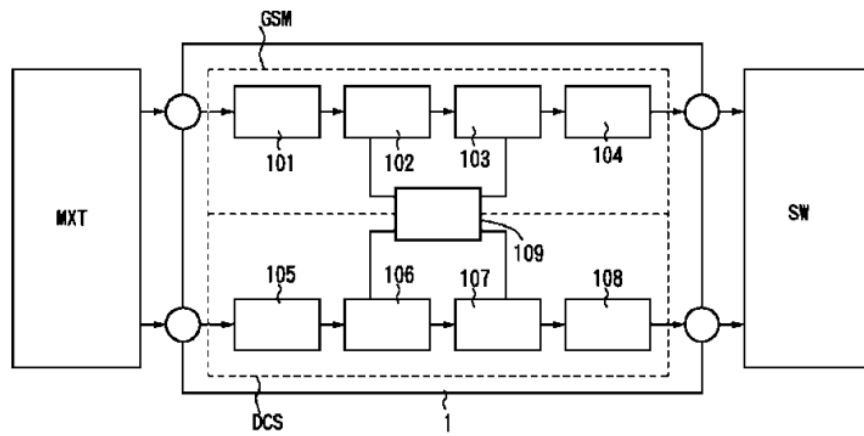
DESCRIPTION OF SYMBOLS

101, 105	Balun transformers
102, 106	Power amplifiers
103, 107	Power detection circuit units
104, 108	Low-pass filter units
109	Power control unit

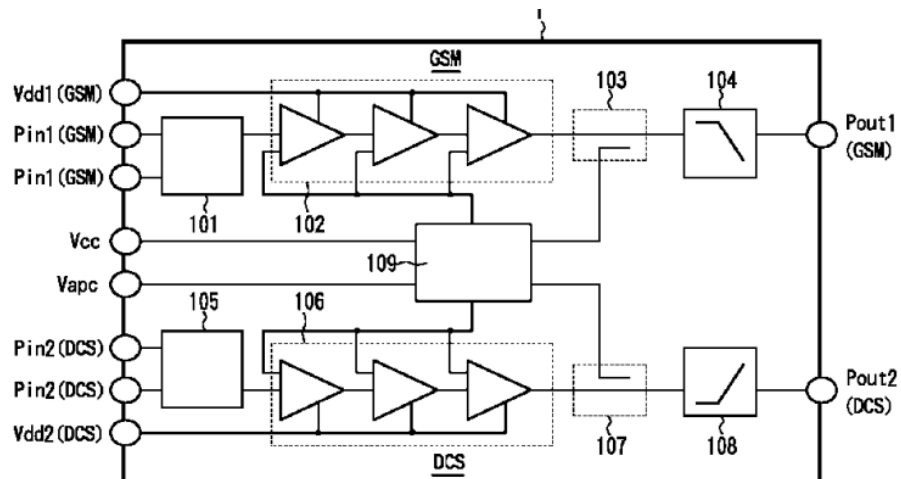
[FIG. 1]



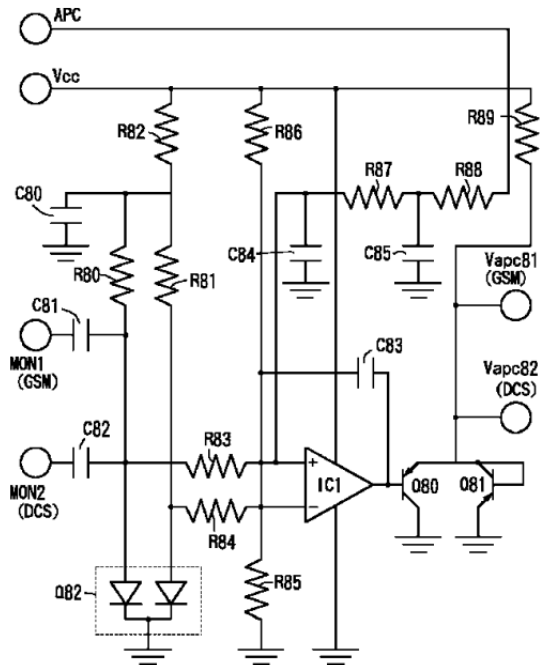
[FIG. 2]



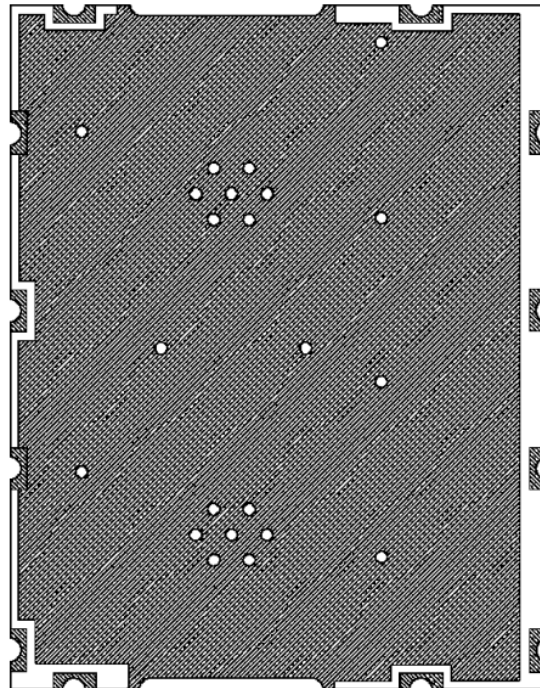
[FIG. 3]



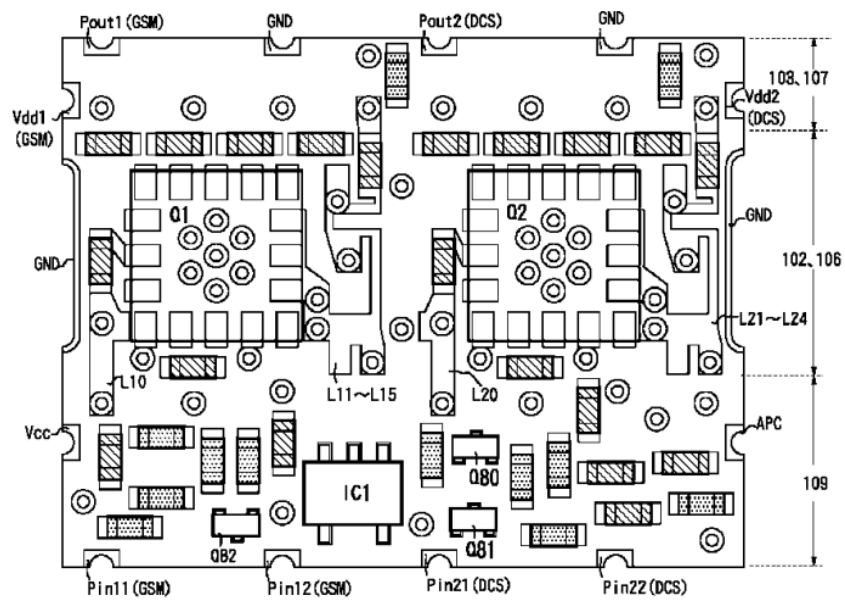
[FIG. 7]



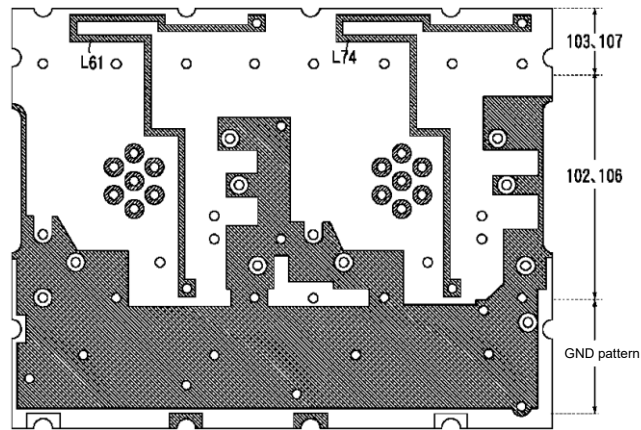
[FIG. 13]



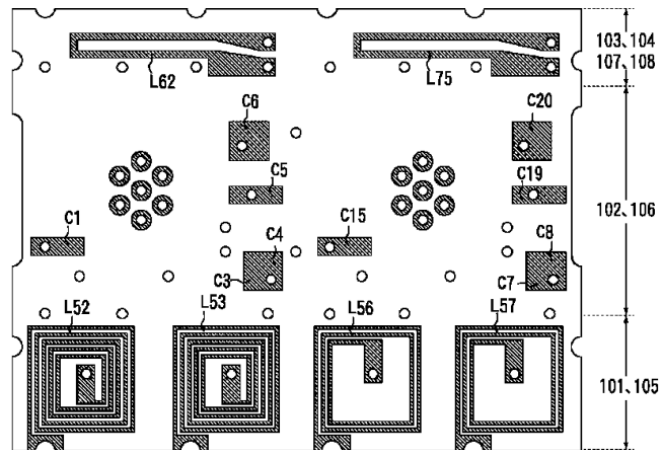
[FIG. 8]



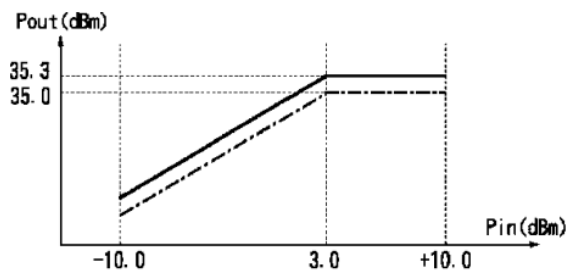
[FIG. 9]



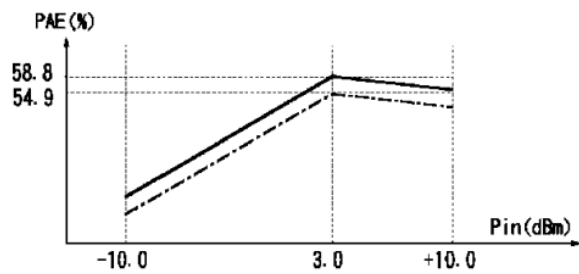
[FIG. 10]



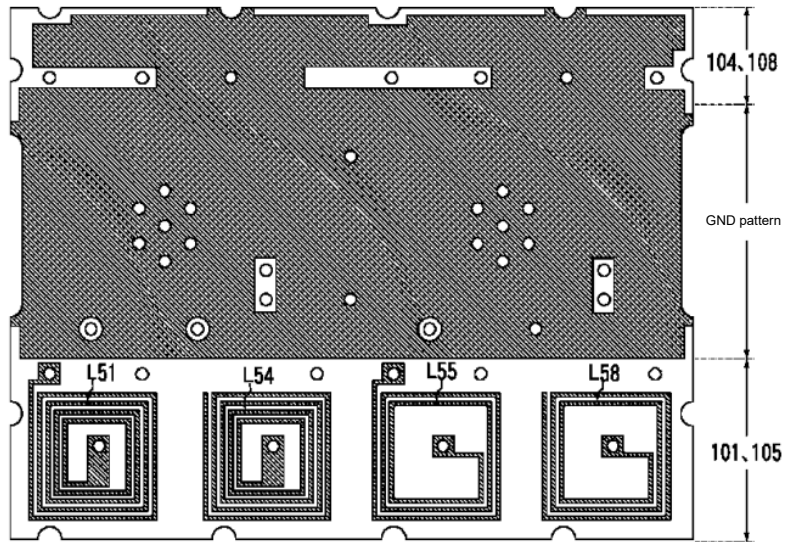
[FIG. 14]



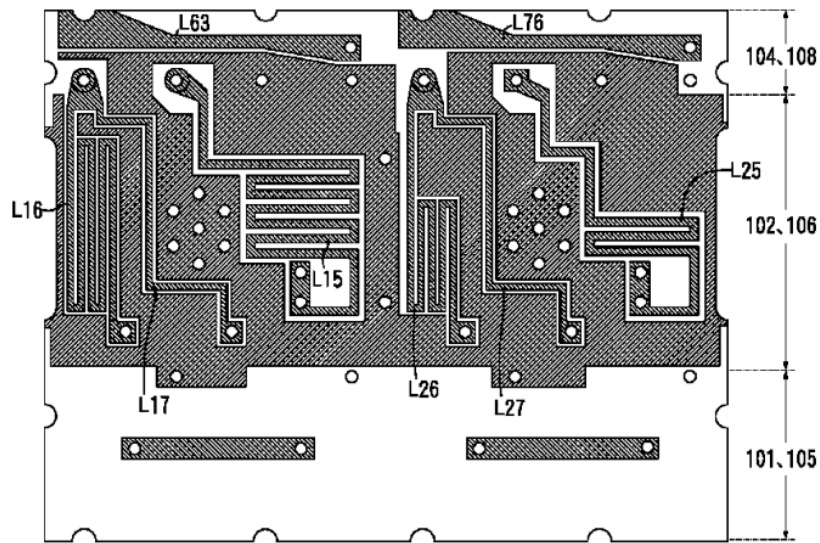
[FIG. 15]



[FIG. 11]



[FIG. 12]



Continued from front page

(51) Int. Cl. ⁷	ID Code	FI	Theme Code (Reference)
H05K 1/03	610	H05K 3/46	T
// H05K 3/46		H01L 25/04	C

F-term (Reference)	5E346	AA12	AA13	AA15	BB01	BB06			
		BB16	BB20	CC08	CC16	FF45			
		HH01							
	5J091	AA04	AA21	AA41	AA51	CA36			
		CA73	CA92	FA16	HA02	HA19			
		HA25	HA29	HA33	HA38	KA12			
		KA29	KA42	KA46	KA48	KA49			
		KA68	MA08	MA22	QA04	SA14			
		TA01	TA02						
	5J092	AA04	AA21	AA41	AA51	CA36			
		CA73	CA75	CA92	FA16	HA02			
		HA19	HA25	HA29	HA33	HA38			
		KA12	KA29	KA42	KA46	KA48			
		KA49	KA55	KA68	MA08	MA22			
		QA04	SA14	TA01	TA02				

HC Language Solutions, Inc.
4701 Patrick Henry Dr. Bldg16, Suite 116
Santa Clara, CA 95054

CERTIFICATION OF TRANSLATION

I, Takashi Maeshiro, on behalf of HC Language Solutions, Inc., do solemnly and sincerely declare, to the best of my knowledge and belief, that the attached text represents a translation of Japanese Patent Application Publication No. JP 2001-345648, that the translation was performed by HC Language Solutions, Inc., and that the translation represents a true, correct, and faithful translation from Japanese to English in a form that reflects the intention and meaning of the original text.

I hereby declare that all statements made herein of my own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code.

Date: November 20, 2024



Signature

Takashi Maeshiro
HC Language Solutions, Inc.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-345648

(P2001-345648A)

(43) 公開日 平成13年12月14日 (2001. 12. 14)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 3 F 3/24		H 0 3 F 3/24	5 E 3 4 6
H 0 1 L 25/07		1/02	5 J 0 9 1
25/18		H 0 5 K 1/03	6 1 0 R 5 J 0 9 2
H 0 3 F 1/02		6 1 0 H	
H 0 5 K 1/03	6 1 0	3/46	Q
審査請求 未請求 請求項の数 4 O L (全 15 頁) 最終頁に続く			

(21) 出願番号 特願2000-188395 (P2000-188395)

(22) 出願日 平成12年 6 月22日 (2000. 6. 22)

(31) 優先権主張番号 特願2000-92543 (P2000-92543)

(32) 優先日 平成12年 3 月29日 (2000. 3. 29)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003067
ティーディーケイ株式会社
東京都中央区日本橋 1 丁目13番 1 号

(72) 発明者 高原 誠志
東京都中央区日本橋一丁目13番 1 号 ティーディーケイ株式会社内

(72) 発明者 高谷 稔
東京都中央区日本橋一丁目13番 1 号 ティーディーケイ株式会社内

(74) 代理人 100081606
弁理士 阿部 美次郎

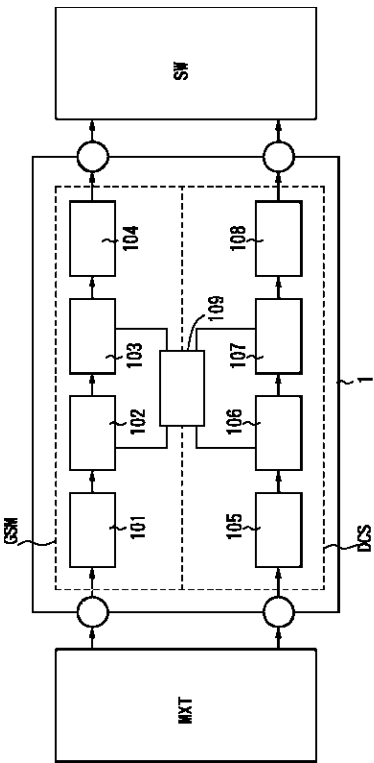
最終頁に続く

(54) 【発明の名称】 パワーアンプモジュール

(57) 【要約】

【課題】 小型、高効率でマザーボードへの実装時に生じるクラックや割れの問題を生じないパワーアンプモジュールを提供する。

【解決手段】 マイクロ波帯を利用した通信機器の送信部に用いられるパワーアンプモジュールに係る。パワーアンプ 102、106 の前段に備えられるバルントランス部 101、105、パワーアンプ 102、106 の後段に備えられる電力検出回路部 103、107、電力検出回路部 103、107 の後段に接続されるローパスフィルタ部 104、108 及びパワーアンプを制御する電力制御回路部 109 から選択された少なくとも 1 つを、パワーアンプ 102、106 と共にモジュール化した。



【特許請求の範囲】

【請求項1】 パワーアンプを含み、マイクロ波帯を利用した通信機器の送信部に用いられるパワーアンプモジュールであって、

前記パワーアンプの前段に備えられるバルントランス部、前記パワーアンプの後段に備えられる電力検出回路部、前記電力検出回路部の後段に接続されるローパスフィルタ部及び前記パワーアンプを制御する電力制御回路から選択された少なくとも1つを、前記パワーアンプと共にモジュール化したパワーアンプモジュール。

【請求項2】 請求項1に記載されたパワーアンプモジュールであって、

実装基板を含んでおり、前記実装基板は、有機樹脂材料にセラミック材料を混合した複合材料で構成され、内部にインダクタンス素子及びキャパシタンス素子を含むパワーアンプモジュール。

【請求項3】 請求項2に記載されたパワーアンプモジュールであって、

前記有機樹脂材料はポリビニルベンジルエーテル化合物を含み、比誘電率が2.5～3.5の範囲にあり、誘電正接が0.0025～0.005の範囲にあるパワーアンプモジュール。

【請求項4】 請求項3に記載されたパワーアンプモジュールであって、

前記セラミック材料はチタンバリウム系セラミックスを含み、

前記ポリビニルベンジルエーテル化合物の含有率をa

(vol%)とし、前記チタンバリウム系セラミックスの含有率をb(vol%)としたとき、

$a:b = (70:30) \sim (40:60)$

を満たすパワーアンプモジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マイクロ波帯を利用した通信機器等において、主に、送信回路部に用いられるパワーアンプモジュールに関する。

【0002】

【従来の技術】近年、携帯電話などのデジタル移動体通信機器の普及によりマイクロ波帯の送信部に用いられる電力増幅器（パワーアンプモジュール）への需要が高まっている。パワーアンプモジュールは移動体通信機器の1部品であり、近年、通信機器、特に携帯電話の形状の小型化、高機能化と共に、低電圧動作化、高効率化及び軽量化の要望が強くなっている。

【0003】デジタル移動体通信機器では、アンテナから受信された信号は、ローノイズアンプ部及び送受信切換器を経て、ローノイズアンプ部、ミキサ部及びIF回路部へと順次に伝えられ、ベースバンド部に伝えられる。

【0004】また、送信信号は、ベースバンド部から直

交変調部、ミキサ部、パワーアンプ回路部側へ伝えられ、パワーアンプ回路部から送受信切換器を経て、アンテナへ伝えられ、送信される。

【0005】パワーアンプ回路部は、アンテナから出力される送信信号を増幅するための役割を担う。パワーアンプ回路部は、GSM/DCSデュアルバンド対応のものが知られている。GSM側とDCS側とで、各々、周波数帯と出力電力の仕様が異なるので、GSM側とDCS側の回路は別々に設ける必要があり、GSM側とDCS側の2回路が並列に並んで構成される。

【0006】パワーアンプ回路部は、バルントランス部、パワーアンプ、電力検出回路部及びローパスフィルタ部等を備える。パワーアンプ回路部の前段に通常備えられるミキサ部からバルントランス部に送信信号が供給され、バルントランス部を、パワーアンプで増幅する。増幅された信号は、電力検出回路部及びローパスフィルタ部を介して、送受信切換器に送られる。パワーアンプの出力は、電力検出回路部にて検出され、電力制御回路へ伝えられ、電力制御回路から、パワーアンプへ、一定出力となるように制御信号が送られる。電力制御回路は、通常、1回路で構成されるが、GSM側とDCS側とで別々に電力制御が行われる。

【0007】パワーアンプモジュールは、上述したパワーアンプ回路部において、その主機能を果たす電力増幅の役割を担う。パワーアンプモジュールは、例えば、特開平11-112249号公報に示されるように、通常、増幅器、入力側整合回路、出力側整合回路及びDCバイアス回路等を含む。また、特開平6-196949号公報に示されるように、増幅器、入力側整合回路及び出力側整合回路等に結合器を加えた構成等も知られている。

【0008】従来のパワーアンプモジュールは、専ら、パワーアンプのみをモジュール化したものであって、パワーアンプ回路部を構成するバルントランス部、パワーアンプ、電力検出回路部、電力制御回路及びローパスフィルタ部等は、パワーアンプモジュールから独立させ、マザーボード上で、相互に接続させてあった。パワーアンプモジュールは、パワーアンプを構成する能動回路部を、多層基板上に実装するとともに、能動回路部に要求されるインダクタンス素子及びキャパシタ素子等を多層基板内に形成した構成となっていた。基板材料の一例として、BaO-TiO₂-Nd₂O₃系セラミック材料が用いられる。

【0009】

【発明が解決しようとする課題】ところで、携帯電話等、移動体通信機器の小型化が進むにつれ、その構成部品の1つであるパワーアンプモジュールの形状小型化も要求される。しかし、従来のパワーアンプモジュールは、専ら、パワーアンプのみをモジュール化したものであって、パワーアンプ回路部を構成するバルントランス

部、パワーアンプ、電力検出回路部、電力制御回路及びローパスフィルタ部等は、パワーアンプモジュールから独立させてあった。このため、パワーアンプモジュールを小型化しても、周辺回路である電力検出回路部、ローパスフィルタ部、電力制御回路及びバルントランス部などの各部品の外形形状が小さくならない限り、全体としての小型化にならない。すなわち、パワーアンプモジュール、バルントランス部、電力検出回路部、ローパスフィルタ部及び電力制御回路は、各々部品の外形寸法が決まっており、これに依存するかたちで、マザーボード上のトータル実装面積も決まってしまう。典型的な具体例を挙げると、バルントランス部及び電力制御回路に要する実装面積が $18.0 \times 4.0 \text{ (mm}^2\text{)}$ 、パワーアンプモジュールに実装面積が $18.0 \times 8.0 \text{ (mm}^2\text{)}$ 、ローパスフィルタ部及び電力検出回路部に要する実装面積が $18.0 \times 3.0 \text{ (mm}^2\text{)}$ となり、トータルで $18.0 \times 15.0 \text{ (mm}^2\text{)}$ の面積が必要である。

【0010】また、パワーアンプモジュール、電力検出回路部、ローパスフィルタ部、電力制御回路及びバルントランス部などの各部品を、マザーボード上に半田付け等で実装し、マザーボード上のパターンで配線するため、パワーアンプモジュールの出力信号に、半田付け箇所やマザーボード上のパターンによる電力損失を生じ、結果として、パワーアンプモジュールの効率が劣化してしまう。典型的な例では、パワーアンプモジュール、ローパスフィルタ部、電力検出回路部の半田付け箇所による電力減衰量が (-0.1 dB) 、パワーアンプモジュール、電力検出回路部、電力検出回路部及びローパスフィルタ部の相互間におけるマザーボード上のパターンによる電力減衰量が (-0.2 dB) となる。よって、トータルで (-0.3 dB) の電力減衰量が生じ、これは、パワーアンプモジュールの出力電力の損失となる。パワーアンプモジュールの出力を 35.0 dBm と設定すれば、 0.2 W 程度の電力が損失していることとなる。

【0011】更に、従来は、パワーアンプモジュールの基板をセラミック材料によって構成してあったため、基板の機械的強度が弱く、パワーアンプモジュールの周辺回路である電力検出回路部、ローパスフィルタ部、電力制御回路及びバルントランス部を含めて一体化したパワーアンプモジュールを形成した場合、その基板の外形寸法が大きくなり、マザーボード上への実装時、基板にクラックや割れが生じ、パワーアンプモジュールとしての信頼性及び品質に問題を生じる。具体的には基板の曲げ強度が問題である。基板の典型的な例であるBaO-TiO₂-Nd₂O₃系セラミック基板では、曲げ強度が $30 \sim 40 \text{ kg/mm}^2$ であり、ガラスエポキシ基板の曲げ強度 $45 \sim 52 \text{ kg/mm}^2$ よりもかなり低くなる。

【0012】一般的に、セラミック基板は、有機樹脂基

板と比べ、誘電率を高く、かつ、誘電正接を低く設定できるので、パワーアンプモジュールの形状小型化、高効率化に有効である。しかし、有機樹脂材料と比べ、上述したように、曲げ強度が弱いと、パワーアンプモジュールとしての信頼性及び品質を損ねる結果となる。

【0013】本発明の課題は、パワーアンプ回路部の小型化を図り得るパワーモジュールを提供することである。

【0014】本発明のもう1つの課題は、マザーボード上のパターンや実装箇所における電力損失を改善し、高効率化を図ったパワーモジュールを提供することである。

【0015】本発明のもう1つの課題は、マザーボードへの実装時に生じるクラックや割れの問題を解消し得るパワーアンプモジュールを提供することである。

【0016】

【課題を解決するための手段】上述した課題を解決するため、本発明に係るパワーアンプモジュールは、パワーアンプを含み、マイクロ波帯を利用した通信機器の送信部に用いられる。この場合、前記パワーアンプの前段に備えられるバルントランス部、前記パワーアンプの後段に備えられる電力検出回路部、前記電力検出回路部の後段に接続されるローパスフィルタ部及び前記パワーアンプを制御する電力制御回路から選択された少なくとも1つを、前記パワーアンプと共にモジュール化する。

【0017】この構成によれば、パワーアンプ回路部に含まれるバルントランス部、電力検出回路部、ローパスフィルタ部及び電力制御回路の一部または全てを、パワーアンプとともに1部品として、モジュール化できるから、パワーアンプ回路部の小型化を図り得る。また、マザーボード上の半田付箇所、及び、パターン数が減少するので、電力損失を改善し、高効率化を図ることができる。

【0018】パワーアンプモジュールを構成する実装基板は、好ましくは、有機樹脂材料にセラミック材料を混合した複合材料で構成する。このような実装基板は、セラミック基板と比較して、曲げ強度が大きく、破損、割れ等を生じにくい。また、有機樹脂基板に比較して、優れた電気的特性を確保することができる。この実装基板の内部にインダクタンス素子及びキャパシタンス素子を形成することができる。

【0019】

【発明の実施の形態】図1にデジタル移動体通信機器における高周波回路部の構成の一例をブロック図で示す。アンテナANTで受信された信号は、ローノイズアンプ部AMP側にオンしている送受信切換器SWを経て、ローノイズアンプ部AMP、ミキサ部MXR、IF回路部へ伝えられ、ベースバンド部BSBに伝えられる。また、送信信号は、ベースバンド部BSBから直交変調部DC/AC、ミキサ部MXT、パワーアンプ回路部PW

Aへ、順次に伝えられ、パワーアンプ回路部PWAの側にオンしている送受信切替器SWを経て、アンテナANTへ伝えられ、送信される。本発明に係るパワーアンプモジュールは、図1に示した高周波回路部において、パワーアンプ回路部PWAを構成するために用いられる。

【0020】図2は本発明に係るパワーアンプモジュールの内部構成の一例を概略的に示す図である。図2はGSM/DCSデュアルバンド対応のパワーアンプモジュール1を示している。GSM側では、周波数範囲が880～915MHzで、出力電力が35.0dBmであるのに対し、DCS側では周波数範囲が1710～1785MHz、出力電力が32.0dBmであり、互いに異なる仕様であるので、パワーアンプモジュール1は、GSM側及びDCS側で互いに独立し、GSM用とDCS用の2回路に分けて並列に配列される。

【0021】GSM側の回路構成は、バルントランス部101、パワーアンプ部102、電力検出回路部103、ローパスフィルタ部104、の直列配列を含む。DCS側の回路構成は、バルントランス部105、パワーアンプ部106、電力検出回路部107、ローパスフィルタ部108の直列配列を含む。

【0022】本発明に係るパワーアンプモジュール1は、パワーアンプ102、106を含むことが必須であるが、バルントランス部101、105、電力検出回路部103、107、及び、ローパスフィルタ部104、108は、その少なくとも1種を備えればよい。

【0023】図3は本発明に係るパワーアンプモジュールの更に詳しい構成を示す回路図である。図2と併せて、図3を参照すると、パワーアンプ102、106は、Pin1端子、Pin2端子から入力された電力を増幅する役割を担う。バルントランス部101、105は、接地電位に対して2端子が必要な交流信号を、接地電位に対して1端子で済む交流信号に変換する役割を担う。電力検出回路部103、107は、パワーアンプ102、106からの出力を検出し、その信号をパワーアンプ102、106の出力を一定化させるため、電力制御回路部109に帰還させる役割を担う。

【0024】電力制御回路部109は、電力検出回路部103、107からの検出信号をもとに、パワーアンプ102、106の出力を一定化するための制御信号Vapcを、パワーアンプ102、106に送る役割を担う。電力制御回路109は、1つであり、GSM側及びDCS側において共用されている。

【0025】Vdd1端子（GSM側）及びVdd2端子（DCS側）は、パワーアンプ部102、106の半導体素子にバイアスを印加する。パワーアンプ部102、106は、前記バイアスが印加され、Pin1端子（GSM側）、Pin2端子（DCS側）より信号が入力されることにより、増幅動作を行う。

【0026】Vcc端子とAPC端子は、電力制御回路

部109を動作させるためのもので、電力検出回路部103、107からの検出信号をもとに、電力制御回路部109からパワーアンプ102、106への出力信号は制御され、基本的に、パワーアンプ102、106の出力を一定化するように、動作する。パワーアンプ102、106において、一定値に増幅された信号は、Pout1端子（GSM側）、Pout2（DCS側）から出力される。

【0027】ローパスフィルタ部104、108は、パワーアンプ102、106からの出力信号のうち、基本波信号以外の高調波信号を除去し、基本波信号のみ、出力側へ伝達する役割をもつ。

【0028】図4はパワーアンプ102、106の具体的な回路図を示している。図において、Vapc1端子、Vapc2端子は、出力制御用に設けられた端子で、パワーアンプモジュールの出力は、Vapc1端子、Vapc2端子に印加される電圧レベルにより制御される。また、Vapc1端子、Vapc2端子に印加される電圧は、図2、3に示された電力検出回路部103、107により得られた信号が、電力制御回路109に帰還されることにより得られ、電力制御回路109からの出力であるVapc信号により、パワーアンプモジュールの出力が、常に、一定となるように動作する。

【0029】パワーアンプ102、106は、半導体素子の3段構成でなる半導体回路部Q1、Q2と、入力整合回路部IM1、IM2と、出力整合回路部OM1、OM2と、バイアス回路部BC1、BC2とを含んでいる。半導体回路部Q1、Q2はPin1端子、Pin2端子から入力された信号を増幅する役割を担い、入力整合回路は、Pin1端子、Pin2端子でのインピーダンス（50Ω）を半導体回路部Q1、Q2の入力インピーダンスに整合させ、Pin1端子、Pin2端子から入力された信号をインピーダンス未整合による損失なく半導体回路部Q1、Q2の入力へ伝送する役割を担い、出力整合回路部OM1、OM2は、半導体回路部Q1、Q2の出力インピーダンスをPout1端子、Pout2端子で見たインピーダンス（50Ω）に整合させ、半導体回路部Q1、Q2から出力された信号をインピーダンス未整合による損失なく、Pout1端子、Pout2端子へ伝送させる役割を担い、バイアス回路部BC1、BC2は、半導体を増幅素子として動作させる役割を担う。

【0030】入力整合回路部IM1は、インダクタンス素子L10とキャパシタンス素子C1がL型に接続された回路で構成される。入力整合回路部IM2は、インダクタンス素子L20とキャパシタンス素子C15がL型に接続された回路で構成される。更に、入力整合回路部IM1、IM2にはキャパシタンス素子C2、C16が備えられている。

【0031】出力整合回路部OM1、OM2では、イン

ピーダンス整合を全周波数帯域（GSM：880～915MHz、DCS：1710～1785MHz）にわたり確保するため、L型回路が4段接続される構成となっている。具体的には、出力整合回路部OM1において、初段がインダクタンス素子L11とキャパシタンス素子C3とのL型回路、2段目がインダクタンス素子L12とキャパシタンス素子C4とのL型回路、3段目がインダクタンス素子L13とキャパシタンス素子C5とのL型回路、最終段がインダクタンス素子L14とキャパシタンス素子C6とのL型回路である。

【0032】出力整合回路部OM2においても同様で、初段がインダクタンス素子L21とキャパシタンス素子C17とのL型回路、2段目がインダクタンス素子L22とキャパシタンス素子C18とのL型回路、3段目がインダクタンス素子L23とキャパシタンス素子C19とのL型回路、最終段がインダクタンス素子L24とキャパシタンス素子C20とのL型回路である。

【0033】また、バイアス回路部BC1、BC2のインダクタンス素子L15～L17、L25～L27は、半導体回路部Q1、Q2で増幅された信号をVdd1、Vdd2端子へ漏洩させないよう、理想的には、インピーダンスを無限大にすることが求められる。このため、通常、 $(\lambda/4)$ 長パターンまたは $(\lambda/4)$ 長パターンに相当するインピーダンスを持つインダクタ素子により構成される。

【0034】図5は本発明に係るパワーアンプモジュールに含まれるバルントランス部101、105の一例を示している。図5に示すバルントランス部101、105は、 $(\lambda/4)$ 長のインダクタンス素子L51～L54を含んでおり、インダクタンス素子L51とインダクタンス素子L52、インダクタンス素子L54とインダクタンス素子L53は、パワーアンプモジュール基板内層に、スパイラル状パターンとして形成され、磁気結合または容量結合で電磁氣的に結合されるように配置される。Pin11端子及びPin12端子から入力された信号、並びに、Pin21端子及びPin22端子から入力された信号は、インダクタンス素子L51とインダクタンス素子L52との磁気結合及び容量結合、並びに、インダクタンス素子L54とインダクタンス素子L53との磁気結合及び容量結合により、Pout1端子、Pout2端子へ伝送される。

【0035】バルントランス部101、105は、接地電位に対して2端子が必要な交流信号を、接地電位に対して1端子出力となる交流信号に変換する機能を有する。通常、ミキサMXTからの出力信号は、接地電位に対して2端子が必要となる交流信号だが、パワーアンプ102、106の入出力は、接地に対して1端子が交流信号となるように構成されるため、パワーアンプ102、106の入力側にバルントランス部101、105を配置し、接地に対して2端子が必要な交流信号を、接

地に対して1端子で済む交流信号に変換する。システムによっては、ミキサMXTを用いない場合もあり、この場合、バルントランス部を配置する必要はない。

【0036】図6は本発明のパワーアンプモジュールのローパスフィルタ部104、108の一例を示している。図6において、実線包枠によって囲まれた部分がローパスフィルタ部104、108を示し、点線包枠によって囲まれた部分が電力検出回路部103、107である。

【0037】電力検出回路部103は、パワーアンプ102からの出力を検出するためのもので、検出された信号は、パワーアンプモジュールの出力を制御するための電力制御回路部109に帰還され、パワーアンプモジュールの出力が一定となるための制御の情報源となる。

【0038】電力検出回路部103において、インダクタンス素子L61、L62はパワーアンプモジュール基板内層にパターンにて構成され、磁氣的結合を得られるよう、互い上下に配置される。結合レベルはインダクタンス素子L61、L62の配置間隔や位置により決定される。

【0039】キャパシタC60～C79は、パターン間の容量結合により形成される。電力検出回路部103、107の動作し得る周波数（結合を得られる周波数）は、キャパシタC61～C68の値により決定される。結合レベルは一例として-15dBとなる。

【0040】電力検出回路部107も、インダクタンス素子L71、L72はパワーアンプモジュール基板内層にパターンにて構成され、磁氣的結合を得られるよう、互い上下に配置される。結合レベルはインダクタンス素子L71、L72の配置間隔や位置により決定される。

【0041】キャパシタC71～C78は、パターン間の容量結合により形成される。電力検出回路部107の動作し得る周波数は、キャパシタC71～C78の値により決定される。結合レベルは一例として-15dBとなる。

【0042】ローパスフィルタ部104、108は、パワーアンプモジュールからの出力信号を理想的には歪みのない正弦波とするため、出力信号のなかに含まれる基本波周波数のみ通過させ、基本波周波数以上の高調波成分を除去する役割を担う。

【0043】ローパスフィルタ部104において、電力検出回路部103からの出力信号は、Pin61端子から入力され、インダクタンス素子L62、キャパシタC63、C64、インダクタンス素子L63、キャパシタC65、C69、C60から構成される2段のπ型フィルタを通り、Pout61端子から出力される。インダクタンス素子L61、L62は、パワーアンプモジュールの基板内層にパターンにて構成され、キャパシタC61～C65はパターン間の容量結合を利用して形成される。インダクタンス素子L61、L62、キャパシタC

60～C69は、所望の周波数をOUT端子へ伝送し、その高域側をOUT端子へ伝送させないように適切な値に設計される。

【0044】ローパスフィルタ部108において、電力検出回路部107からの出力信号は、Pin62端子から入力され、インダクタンス素子L75、キャパシタC73、C74、インダクタンス素子L76、キャパシタC75、C79、C70から構成される2段のπ型フィルタを通り、Pout62端子から出力される。インダクタンス素子L74、L75は、パワーアンプモジュールの基板内層にパターンにて構成され、キャパシタC71～C75はパターン間の容量結合を利用して形成される。インダクタンス素子L74、L75、キャパシタC71～C75は、所望の周波数をOUT端子へ伝送し、その高域側をOUT端子へ伝送させないように適切な値に設計される。

【0045】周波数帯域によるGSM側のローパスフィルタ部104、108の特性の一例を示すと、周波数 $f_o = 880 \sim 915$ MHzの範囲でIN-OUT間信号減衰量が -0.6 dB、周波数 $2f_o = 1760 \sim 1830$ MHzの範囲でIN-OUT間信号減衰量が -41.2 dB、周波数 $3f_o = 2640 \sim 2745$ MHzの範囲でIN-OUT間信号減衰量が -39.8 dBである。

【0046】上記のように、ローパスフィルタ部104、108により、パワーアンプからの出力信号は、基本波成分だけが取り出され、基本波周波数以上の高調波成分は除去される。

【0047】図7は本発明のパワーアンプモジュールの電力制御回路部109の一例を示す回路図である。図を参照すると、電力制御回路部109は、電力検出回路部103、107からの検出信号をもとにパワーアンプ102、106へ出力する制御信号Vapcのレベルを決定し、パワーアンプ102、106の出力を一定にする役割を担う。モニタ端子MON1、MON2へ入力された信号は、抵抗R83へ伝送される。APC端子からは、ベースバンド部からの制御信号が送られ、この信号にモニタ端子MON1、MON2からの信号が加算され、非反転増幅器IC1の(+)側入力端子に印加される。非反転増幅器IC1の(-)側入力端子にはVcc端子から得られた基準電圧が印加しており、非反転増幅器IC1の(+)側入力端子に印加される電圧レベルによって、半導体回路部Q80へ出力される信号レベルが制御される。半導体回路部Q80へ供給される信号レベルに応じて、半導体回路部Q80、Q81が動作し、Vapc81端子、Vapc82端子から出力される電圧レベルが制御される。結果として、モニタ端子から入力される信号レベルに応じて、Vapc81端子、Vapc82端子から出力される信号レベルが制御され、これは、パワーアンプ102、106のVapc1端子、V

apc2端子へ伝えられ、パワーアンプモジュールの出力制御の役割を担う。

【0048】本発明のパワーアンプモジュールは、基板材料に、有機樹脂材料またはセラミック材料または有機樹脂材料にセラミック粉末を混合した材料を用い、3層以上の多層構成とし、インダクタやキャパシタのような受動素子を基板内に形成して構成される。

【0049】図8は本発明に係るパワーアンプモジュールを基板の一面側からみた平面図である。基板は6層の基板で構成されている。基板は、有機樹脂材料とセラミック粉末を混合した複合材料を用いて構成されている。

【0050】有機樹脂材料にセラミック粉末を混合することにより、従来のパワーアンプモジュールの基板（セラミック材料使用）に見られた曲げ強度の弱さを改善でき、かつ、比誘電率と誘電正接をセラミック基板並みにとることができる。これは、従来のパワーアンプモジュールにおいて、バルントランス部、電力検出回路部、ローパスフィルタ部、電力制御回路のような周辺回路を含めて一体化したパワーアンプモジュールを構成しても、パワーアンプモジュールのマザーボード上への実装時における基板のクラックや割れの発生を防止できることにつながり、かつ、前記周辺回路も含めた実装面積の小型化と電力損失の低減化も可能である。

【0051】有機樹脂材料としては、ポリビニルベンジルエーテル化合物を用いることができる。ポリビニルベンジルエーテル化合物にセラミック材料を混合した複合材料を用いることにより、比誘電率 ϵ_r が約7～14の誘電体基板を得ることができる。しかも、高いQ値も取得できる。

【0052】ポリビニルベンジルエーテル化合物としては、比誘電率が2.5～3.5の範囲にあり、誘電正接が0.0025～0.005の範囲にあるものを用いることが好ましい。

【0053】また、セラミック材料としては、チタンバリウム系セラミックスを用いることができる。チタンバリウム系セラミックスは、酸化バリウムと、酸化チタンとを含む。チタンバリウム系セラミックスは、更に、酸化ネオジウム、酸化マンガンまたは酸化ビスマスの少なくとも一種を含んでもよい。チタンバリウム系セラミックスの一例としては、 $BaO-TiO_2-Nd_2O_3$ 系セラミックスを挙げることができる。

【0054】図8に示す構成例では、パワーアンプモジュールの設計上の都合から、基板の比誘電率を7～14、誘電正接を0.01～0.002となるように構成する。この場合、ポリビニルベンジルエーテル化合物の含有率をa(vol%)とし、チタンバリウム系セラミックスの含有率をb(vol%)とし、 $a:b = (70:30) \sim (40:60)$ （但し、 $a+b=100$ ）

の範囲の割合で混合する。混合材料によれば、比誘電率

$\epsilon_r = 7 \sim 14$ 、かつ、誘電正接 $= 0.01 \sim 0.002$ の基板を実現できる。

【0055】一例として、比 $(a:b)$ を、

$a:b = 70:30$

とした組成では、比誘電率 $\epsilon_r = 9$ 、誘電正接 $= 0.003$ となった。また、

$a:b = 55:45$

とした組成では、比誘電率 $\epsilon_r = 10$ 、誘電正接 $= 0.005$ となった。また、

$a:b = 40:60$

とした組成では、比誘電率 $\epsilon_r = 12$ 、誘電正接 $= 0.003$ となった。

【0056】有機樹脂材料とセラミック材料との混合比は、上述した混合範囲内で選定することができる。一般的にいて、セラミック材料の含有量が増えると、比誘電率が大きくなり、有機樹脂材料の含有量が増えると、曲げ強度が増大する方向となる。

【0057】次に、従来のセラミック基板及び有機樹脂基板と、本発明に係る基板とについて、曲げ強度、比誘電率及び誘電正接の測定データを示す。曲げ強度は、基板中央部に加圧具で荷重をかけ、試験基板が折れた時の力を曲げ強度とした。

【0058】(1) チタンバリウム系セラミックス基板
曲げ強度： 35 kg/mm^2

比誘電率： 10

誘電正接： 0.005

(2) ガラスエポキシ基板

曲げ強度： 48 kg/mm^2

比誘電率： 4.5

誘電正接： 0.02

(3) 本発明に係る基板

ポリビニルベンジルエーテル：チタンバリウム系セラミックスを $55 \text{ vol\%} : 45 \text{ vol\%}$ で混合したもの

曲げ強度： 41 kg/mm^2

比誘電率： 10

誘電正接： 0.005

以上に示すように、セラミック材料と有機樹脂材料の混合材による基板は、従来のパワーアンプモジュールに用いられるセラミック基板と比べ、比誘電率と誘電正接の値が同じにでき、かつ、基板曲げ強度が改善されている。

【0059】また、基板の機械的強度を増大させる手段として、ポリビニルベンジルエーテル化合物と、チタンバリウム系セラミックスとの混合物に、ガラスクロスを埋設してもよい。ガラスクロスは、 SiO_2 を主成分とするもので、基板の骨格を形成する役割を担う。利用できるガラスクロスの組成例を下に示す。

【0060】＜ガラスクロスの組成例＞

$\text{SiO}_2 : 56 \text{ vol\%}$

$\text{MgB}_2\text{O}_3 : 10 \text{ vol\%}$

$\text{Al}_2\text{O}_3 : 17 \text{ vol\%}$

$\text{CaO} : 17 \text{ vol\%}$

更にガラスクロスの有無にかかわらず、難燃剤を添加してもよい。難燃剤の具体例としては、テトラプロモジフェノールA変形ポリビニルベンジルエーテル化合物を挙げることができる。

【0061】ポリビニルベンジルエーテル化合物、チタンバリウム系セラミックス、ガラスクロス及び難燃剤を用いた基板の特性例を示す。ポリビニルベンジルエーテル化合物の含有率を $a (\text{vol\%})$ とし、チタンバリウム系セラミックスの含有率を $b (\text{vol\%})$ とし、ガラスクロスの含有率を $c (\text{vol\%})$ とし、難燃剤の含有率を $d (\text{vol\%})$ として、比 $(a:b:c:d)$ を、 $a:b:c:d = 30:45:20:5$

とした例では、比誘電率 $\epsilon_r = 9$ 、誘電正接 $= 0.003$ となった。また、

$a:b:c:d = 25:50:20:5$

とした例では、比誘電率 $\epsilon_r = 12$ 、誘電正接 $= 0.003$ となった。

【0062】図9～図12は基板の各層の境界における導体パターンを示す図で、図9は表面層を第1層 Lay 1 として、第2層 Lay 2 の表面パターン、図10は第3層 Lay 3 の表面パターン、図11は第4層 Lay 4 の表面パターン、図12は第5層 Lay 5 の表面パターン、図13は第6層 Lay 6 の表面パターンを示している。

【0063】第1層 Lay 1 (図8参照) には、パワーアンプ102、106における半導体素子とバイアス回路部 BC 1 、 BC 2 のキャパシタと整合回路部の交流カップリング用キャパシタが実装され、整合回路部のインダクタ、キャパシタを形成するためのパターンが形成されている。

【0064】第2層 Lay 2 (図9参照) 及び第4層 Lay 4 (図11参照) はGNDパターンを有する。これらのGNDパターンは、第1層 Lay 1 及び第3層 Lay 3 (図10参照) に形成されたパターンとの間で、容量結合を形成するためのものである。第3層 Lay 3 に表示されたキャパシタ C 1 、 $\text{C 3} \sim \text{C 6}$ 、 C 15 、 $\text{C 17} \sim \text{C 20}$ は、第3層 Lay 3 に形成されたパターンと第4層 Lay 4 のGNDパターンとの間で取得される。

【0065】第5層 Lay 5 (図12参照) にはバイアス回路 BC 1 、 BC 2 (図4参照) のインダクタンス素子 ($\text{L 15} \sim \text{L 17}$) 及び ($\text{L 25} \sim \text{L 27}$) が形成されている。第4層 Lay 4 のGNDパターンは、第1層 Lay 1 ～第3層 Lay 3 上のパターンと、第5層 Lay 5 に形成されているパターンとのアイソレーションをとる役割も担う。

【0066】第6層 Lay 6 (図13参照) は、パワーアンプモジュール実装時、実装側のマザーボード上のパターンが第5層 Lay 5 のパターンへ影響を与えないよ

うに、ほぼ全面に形成されたGNDパターンを有する。

【0067】バルントランス部101、105は、第3層Lay3～第6層Lay6にわたって、点線で示される範囲内に形成される。インダクタンス素子L52、L53（GSM側）とインダクタンス素子L56、L57（DCS側）は、第3層Lay3にスパイラル状パターンにて形成される。インダクタンス素子L52、L53はインダクタンス素子L51、L54とそれぞれ結合し、インダクタンス素子L56、L57はインダクタンス素子L55、L58とそれぞれ結合する。

【0068】図10、11に示す実施例では、インダクタンス素子L51、L54及びインダクタンス素子L55、L58は、それぞれ、インダクタンス素子L52、L53及びインダクタンス素子L56、L57の真下に配置され、第4層Lay4にスパイラル状パターンとして形成される。

【0069】インダクタンス素子L52、L53とインダクタンス素子L51、L54との結合レベル、及び、インダクタンス素子L56、L57とインダクタンス素子L55、L58との結合レベルは、第3層Lay3～第4層Lay4の間の誘電体の厚みにより制御される。

【0070】Pin1端子、Pin2端子から入力された信号は、インダクタンス素子L52、L53とインダクタンス素子L51、L54との磁氣的、容量的結合、及び、インダクタンス素子L56、L57とインダクタンス素子L55、L58との磁氣的、容量的結合により、パワーアンプ102、106へ送信される。

【0071】電力検出回路部103、107は、図9、10において、第1層Lay2、第3層Lay3の点線で示した範囲に形成される。パワーアンプ102、106からの出力信号は、第3層Lay3に形成されたインダクタンス素子L62、L75（図10参照）に伝送され、更に、磁気結合により、第2層Lay2に形成されたインダクタンス素子L61、L74（図9参照）に伝送される。

【0072】図9、10に示す実施例では、インダクタンス素子L61、L74は、インダクタンス素子L62、L75の真上に配置され、第1層Lay2～第3層Lay3間の誘電体の厚みにより、インダクタンス素子L62、L75との結合レベルが制御される。インダクタンス素子L71、L74で検出された信号は、第2層Lay2上に形成されたパターンを通じて第1層Lay1上に形成されている電力制御回路109へ伝送される。

【0073】ローパスフィルタ部104、108は、図10～図12において、第3層Lay3～第5層Lay5の表面に点線で示した範囲に形成される。

【0074】電力検出回路部103、107のインダクタンス素子L62、L75から入力された信号は、インダクタンス素子L61、L74に検出信号を送り、第5

層Lay5上に形成されたインダクタンス素子L63、L76に伝わる。電力検出回路部103、107及びローパスフィルタ部104、108のキャパシタンス素子C60～C79（図6参照）は、第2層Lay2と第3層Lay3との間で取得する。図4において、Pin1端子、Pin2端子から入力された信号は、基本波周波数以上の高調波成分を除去され、Pout1端子、Pout2端子へ伝送される。電力制御回路部109は、図8において、第1層Lay1の点線で示した範囲に形成される。図8の構成例では、抵抗素子、キャパシタ素子、半導体回路部Q80～Q82には、すべて、1005形状（外形寸法：1.0×0.5（mm））または0603形状（0.6×0.3（mm））の表面実装型の部品が使用され、基板上に実装され、第1層Lay1上で、パターンにて配線されている。

【0075】図8に示す実施例では、GSMまたはDCSの片側で見て、

バルントランス部と電力制御回路部の実装面積

18.0×2.0（mm²）

パワーアンプの実装面積

18.0×6.5（mm²）

電力検出回路部とローパスフィルタ部の実装面積

18.0×1.5（mm²）

となり、GSMまたはDCSの型側のトータル実装面積が、

18.0×10.0（mm²）

となる。従来例では、前述したように、バルントランス部と電力制御回路部の実装面積

18.0×4.0（mm²）

パワーアンプの実装面積

18.0×8.0（mm²）

電力検出回路部とローパスフィルタ部の実装面積

18.0×3.0（mm²）

となり、トータルで、18.0×15.0（mm²）の面積が必要であった。従って、本発明のパワーアンプモジュールを用いることで、従来例と比べ実装面積が約33%削減できる。

【0076】また、本発明のパワーアンプモジュールを用いることで、（a）パワーアンプ102（または106）、ローパスフィルタ部104（または108）及び電力検出回路部103（または107）の半田付け個所による電力減衰量を－0.1dBにし、（b）パワーアンプ102（または106）、電力検出回路部103（または107）、及び、ローパスフィルタ部104（または108）のマザーボード上パターンによる電力減衰量を－0.2dBにすることができた。上記（a）項、（b）項に示すように、信号損失を低減できたのは、半田付け箇所、及び、マザーボード上のパターン配線数が少なくなったことによる。

【0077】図14に周波数 $f=900\text{MHz}$ の場合の従来例におけるGSM側パワーアンプモジュールと本発明のパワーアンプモジュールを用いた場合のGSM側パワーアンプ102の入力電力 P_{in} と出力電力 P_{out} の関係を、図15に入力電力 P_{in} と効率PAEの関係を示す。

【0078】10～3dBmの範囲の入力電力 P_{in} では、出力電力 P_{out} と効率PAEはリニアに増加する傾向にあるが、3.0～10.0dBmの範囲の入力電力 P_{in} では出力電力 P_{out} は35dBmで飽和し、効率PAEは減少する傾向にある。従来のパワーアンプモジュールと本発明のパワーアンプモジュールとで、特性の傾向は同じであるが、本発明のパワーアンプモジュールを用いた方が、上記損失を削減できる。この結果、図14に示すように、 $P_{in}=3.0\text{dBm}$ において、出力電力 P_{out} を0.3dBも改善できる。これは効率PAEの改善にもつながり、図15に示す特性のように、3.0dBmの入力電力 P_{in} において、効率PAEを、約4%改善することにつながる。

【0079】ここで、PAEとはPower Added Efficiency（電力付加効率）の略で、以下の式により算出される。

$$PAE = ((P_{out} - P_{in}) / (V_{dd} \times I_{dd})) \times 100 (\%)$$

但し

I_{dd} : V_{dd} 端子からの入力電流

である。

【0080】

【発明の効果】本発明のパワーアンプモジュールにより、下記の効果が得られる。

(a) パワーアンプ回路部の小型化を図り得るパワーモジュールを提供することができる。

(b) マザーボード上のパターンや実装個所における電力損失を改善し、高効率化を図ったパワーモジュールを提供することができる。

(c) マザーボードへの実装時に生じるクラックや割れの問題を解消し得るパワーアンプモジュールを提供することができる。

【図面の簡単な説明】

【図1】本発明に係るパワーアンプモジュールが用いられる移動体通信機器の構成を示すブロック図である。

【図2】本発明に係るパワーアンプモジュールの構成を示すブロック図である。

【図3】本発明に係るパワーアンプモジュールの更に詳しい構成を示すブロック図である。

【図4】本発明に係るパワーアンプモジュールにおけるパワーアンプ部を示す回路図である。

【図5】本発明に係るパワーアンプモジュールにおけるバルントランス部の一例を示す回路図である。

【図6】本発明に係るパワーアンプモジュールにおけるローパスフィルタ部と電力検出回路部の一例を示す回路図である。

【図7】本発明に係るパワーアンプモジュールにおける電力制御回路部の一例を示す回路図である。

【図8】本発明に係るパワーアンプモジュールの平面図である。

【図9】本発明に係るパワーアンプモジュールを構成する基板を構成する第2層の表面に現れるパターンを示す図である。

【図10】本発明に係るパワーアンプモジュールを構成する基板を構成する第3層の表面に現れるパターンを示す図である。

【図11】本発明に係るパワーアンプモジュールを構成する基板を構成する第4層の表面に現れるパターンを示す図である。

【図12】本発明に係るパワーアンプモジュールを構成する基板を構成する第5層の表面に現れるパターンを示す図である。

【図13】本発明に係るパワーアンプモジュールを構成する基板を構成する第6層の表面に現れるパターンを示す図である。

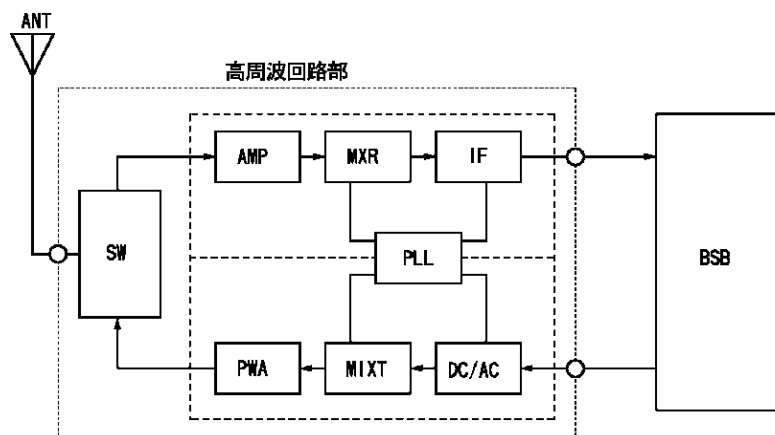
【図14】パワーアンプモジュールのGSM側における入力電力 P_{in} と出力電力 P_{out} の関係を示す図である。

【図15】パワーアンプモジュールのGSM側における入力電力 P_{in} と効率PAEの関係を示す図である。

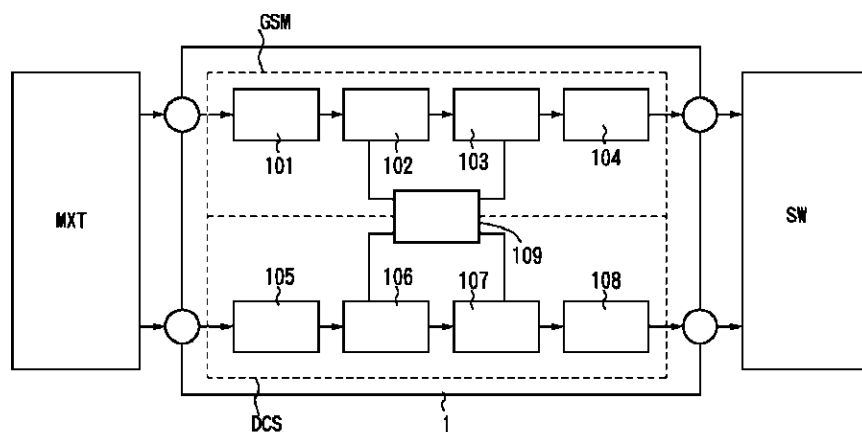
【符号の説明】

101、105	バルントランス
102、106	パワーアンプ
103、107	電力検出回路部
104、108	ローパスフィルタ部
109	電力制御部

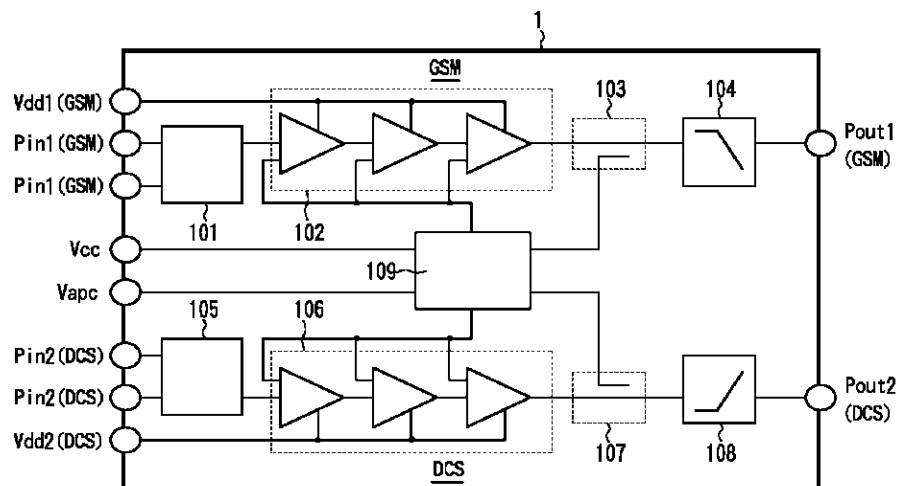
【図 1】



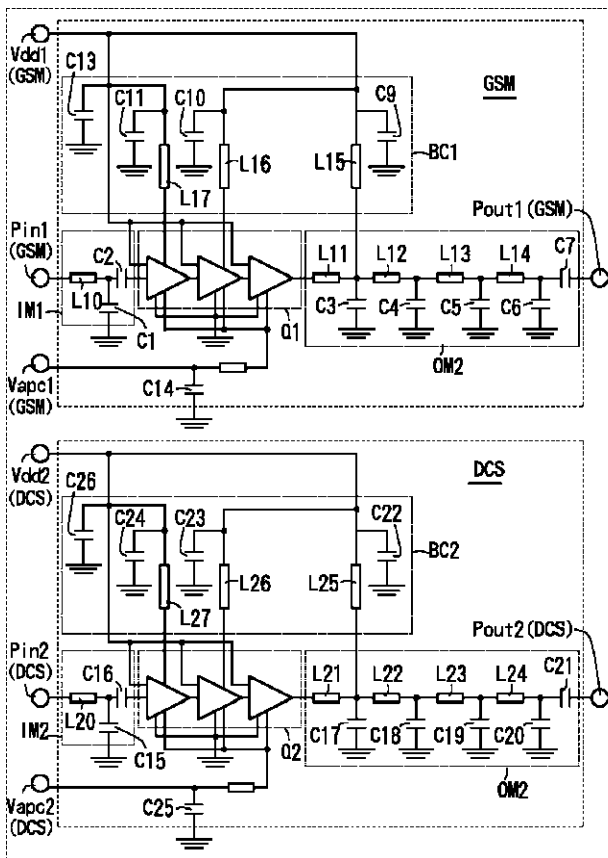
【図 2】



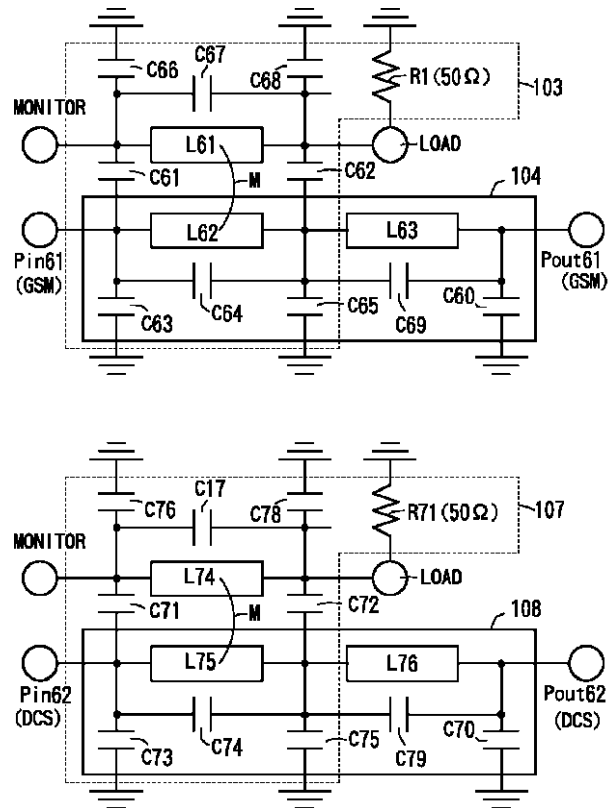
【図 3】



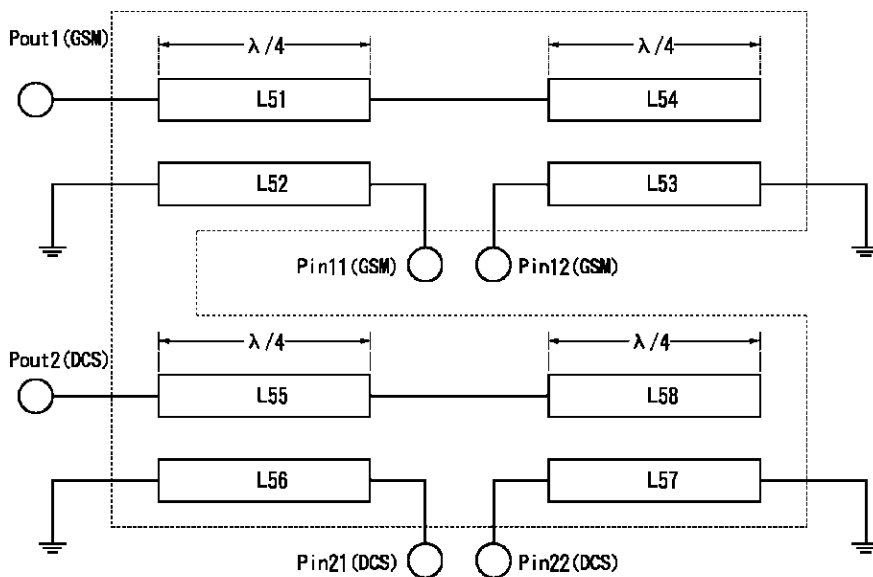
【図 4】



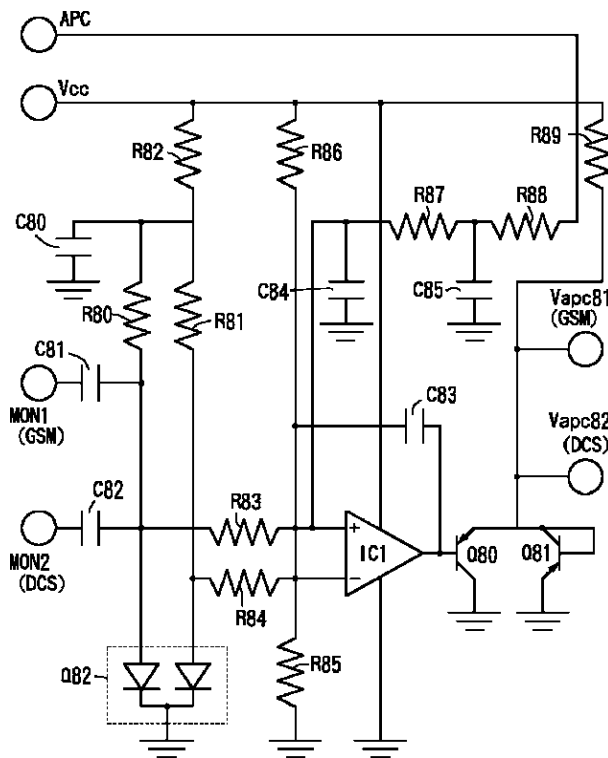
【図 6】



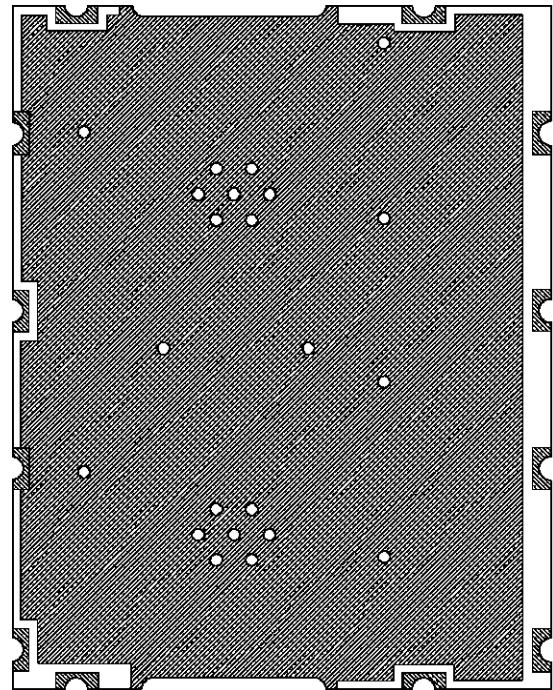
【図 5】



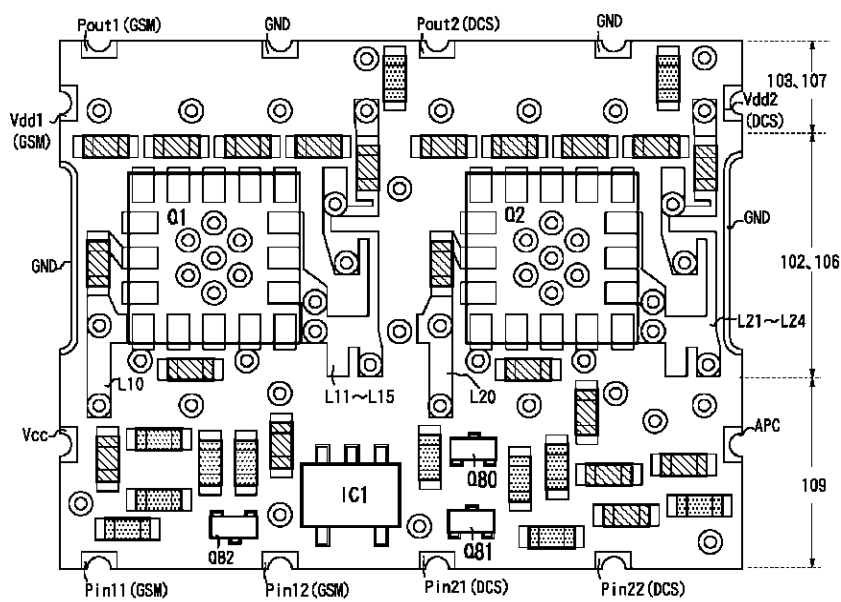
【図7】



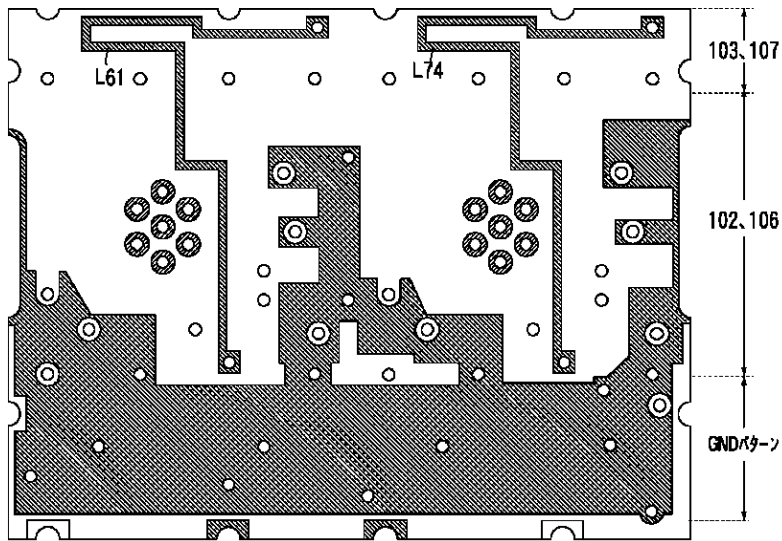
【図13】



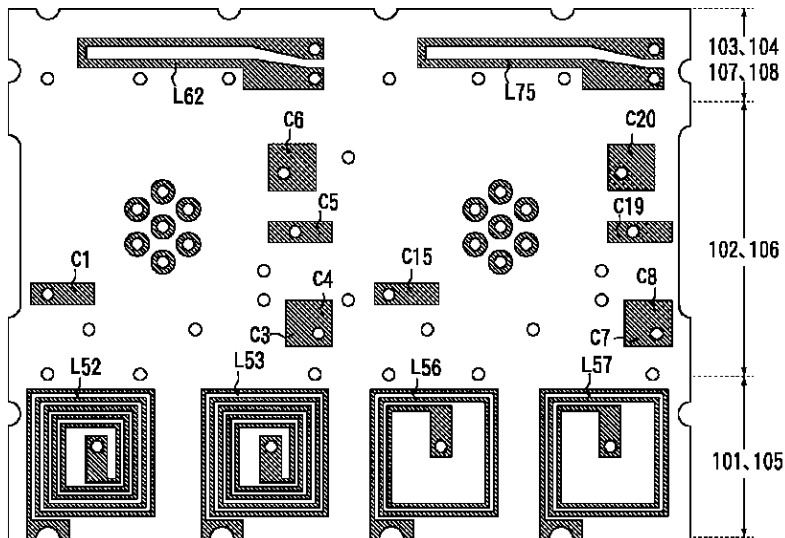
【図8】



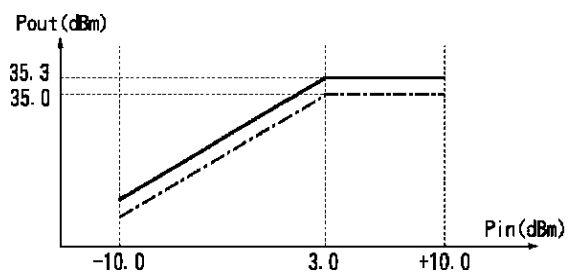
【図 9】



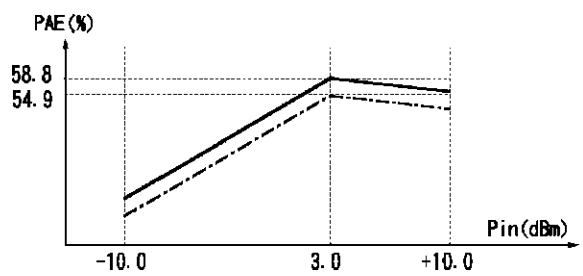
【図 10】



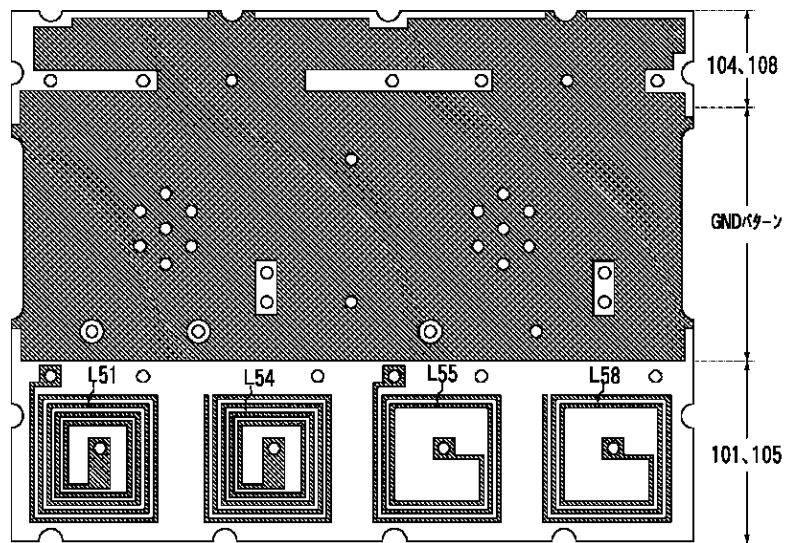
【図 14】



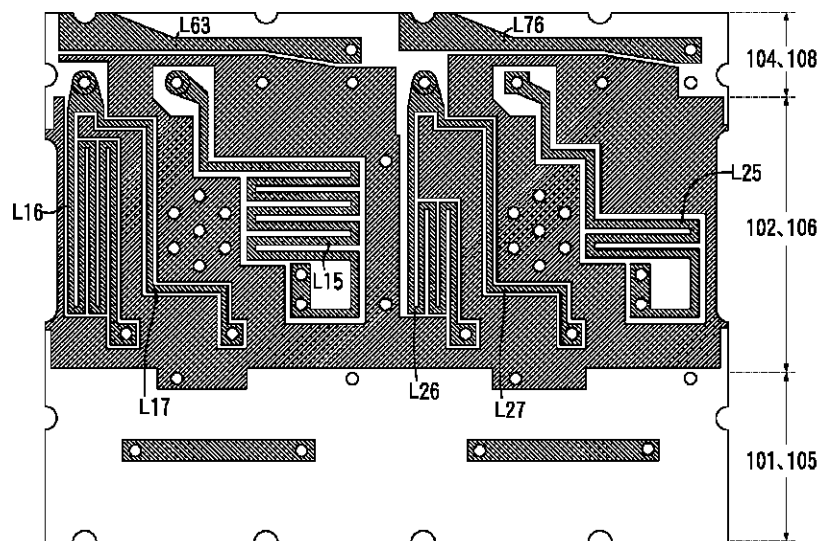
【図 15】



【図11】



【図12】



フロントページの続き

(51)Int.Cl.⁷

H05K 1/03
// H05K 3/46

識別記号

610

F I

H05K 3/46
H01L 25/04

テーマコード^{*} (参考)

T
C

F ターム(参考) 5E346 AA12 AA13 AA15 BB01 BB06
BB16 BB20 CC08 CC16 FF45
HH01
5J091 AA04 AA21 AA41 AA51 CA36
CA73 CA92 FA16 HA02 HA19
HA25 HA29 HA33 HA38 KA12
KA29 KA42 KA46 KA48 KA49
KA68 MA08 MA22 QA04 SA14
TA01 TA02
5J092 AA04 AA21 AA41 AA51 CA36
CA73 CA75 CA92 FA16 HA02
HA19 HA25 HA29 HA33 HA38
KA12 KA29 KA42 KA46 KA48
KA49 KA55 KA68 MA08 MA22
QA04 SA14 TA01 TA02

10