

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-16327

(P2002-16327A)

(43) 公開日 平成14年1月18日 (2002.1.18)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 5 K 1/02		H 0 5 K 1/02	P 5 E 3 3 6
			C 5 E 3 3 8
1/18		1/18	Q 5 E 3 4 6
3/46		3/46	N
			Q
審査請求 未請求 請求項の数 8 O L (全 11 頁) 最終頁に続く			

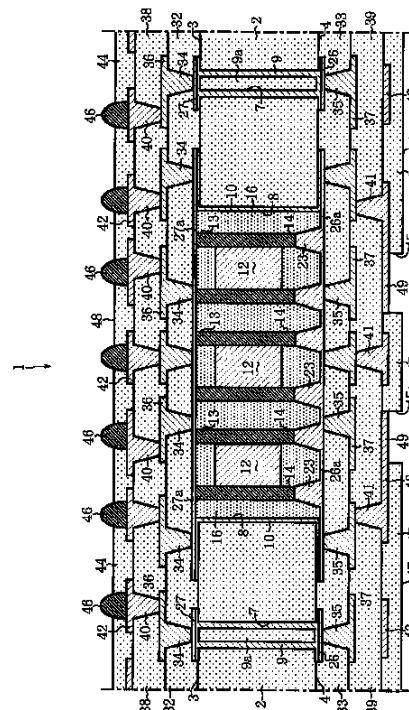
(21) 出願番号	特願2001-124970(P2001-124970)	(71) 出願人	000004547 日本特殊陶業株式会社 愛知県名古屋市瑞穂区高辻町14番18号
(22) 出願日	平成13年4月23日 (2001.4.23)	(72) 発明者	小寺 英司 愛知県名古屋市瑞穂区高辻町14番18号 日 本特殊陶業株式会社内
(31) 優先権主張番号	特願2000-122568(P2000-122568)	(72) 発明者	小川 幸樹 愛知県名古屋市瑞穂区高辻町14番18号 日 本特殊陶業株式会社内
(32) 優先日	平成12年4月24日 (2000.4.24)	(74) 代理人	100098615 弁理士 鈴木 学
(33) 優先権主張国	日本 (J P)		
		最終頁に続く	

(54) 【発明の名称】 配線基板およびその製造方法

(57) 【要約】

【課題】絶縁基板に内蔵した電子部品が外部からの電磁波に影響されにくく、且つ上記電子部品が構成する回路が発生するノイズによる影響を低減でき、配線基板内部の電気的特性や配線層および第1主面上に搭載される I Cチップなどとの導通を安定させ得る配線基板とその製造方法を提供する。

【解決手段】絶縁基板(コア基板)2に設けられ且つ電子部品12が内蔵される貫通孔8の内面に、電磁波をシールドする銅メッキ膜からなるシールド層10が形成され、且つ上記貫通孔8内に挿入したチップコンデンサ(電子部品)12を樹脂16を介して固着することにより上記絶縁基板2に内蔵すると共に、絶縁基板2の上・下方に上記コンデンサ12の電極13、14と導通する配線層26、27などを形成した、配線基板1。



【特許請求の範囲】

【請求項1】絶縁基板に設けられ且つ電子部品が内蔵される貫通孔または凹部の内面にシールド層を形成した、ことを特徴とする配線基板。

【請求項2】前記電子部品は、樹脂を介して前記貫通孔または凹部に内蔵されている、ことを特徴とする請求項1に記載の配線基板。

【請求項3】前記貫通孔または凹部の開口部にもシールド層が形成されている、ことを特徴とする請求項1または2に記載の配線基板。

【請求項4】前記絶縁基板の上方および下方の少なくとも一方に、前記内蔵された電子部品の電極と導通する配線層が形成されている、

ことを特徴とする請求項2または3に記載の配線基板。

【請求項5】前記配線層のうち、前記絶縁基板の貫通孔または凹部の開口部を覆う位置にある配線が前記シールド層を兼ねている、

ことを特徴とする請求項4に記載の配線基板。

【請求項6】絶縁基板に電子部品を内蔵するための貫通孔または凹部を形成する工程と、上記貫通孔または凹部の内面にメッキによりシールド層を形成する工程と、を含む、ことを特徴とする配線基板の製造方法。

【請求項7】前記シールド層を形成する工程の後に、前記貫通孔または凹部に電子部品を挿入する工程と、上記電子部品が挿入された貫通孔または凹部に樹脂を充填し且つ固化する工程と、を有する、ことを特徴とする請求項6に記載の配線基板の製造方法。

【請求項8】前記樹脂を充填し且つ固化する工程の後に、前記絶縁基板の上方および下方の少なくとも一方に、前記内蔵された電子部品の電極と導通する配線層を形成する工程を更に有する、

ことを特徴とする請求項7に記載の配線基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、絶縁基板内に電子部品を固着して内蔵する配線基板、およびその製造方法に関する。

【0002】

【従来の技術】近年における配線基板の小型化および配線基板内における配線の高密度化に対応するため、配線基板の第1主面上にICチップなどの電子部品を搭載するだけでなく、絶縁基板の内部に電子部品を内蔵する配線基板が提案されている。例えば、図8(A)に示す配線基板100は、絶縁基板101を貫通する貫通孔102にチップコンデンサ(電子部品)103を挿入し、その両端の電極104をハンダ108を介して、上記基板101と隣接する絶縁層106との間に形成したランド107と接続している。上記貫通孔102内に樹脂109を充填することで、コンデンサ103を固着して内蔵す

る。かかるコンデンサ103内には内部電極105が内設されている。

【0003】また、図8(B)に示す配線基板110は、その絶縁基板111を貫通する貫通孔112の一方の開口部を、予め図示しない粘着性の仮固定膜により塞ぎ、この仮固定膜に内部電極115を有するチップコンデンサ(電子部品)113を貼り付けた状態で、貫通孔112内に樹脂119を充填し固化させた後、上記仮固定膜を除去したものである。この配線基板110は、上記コンデンサ113の両端に位置する電極114を、予め上記絶縁基板111とこれに隣接する絶縁層116との間に設けたランド117、117にハンダ118を介して接続している。

【0004】しかしながら、図8(A)の配線基板100では、コンデンサ103を内蔵した貫通孔102は、樹脂109を介して絶縁基板101や絶縁層106に囲まれているため、外部からの電波や磁界(以下、電磁波とする)により誤動作を招き易くなり、配線基板100の内部における電氣的特性が不安定になる場合があった。また、図8(B)の配線基板110でも、チップコンデンサ113を内蔵した貫通孔112は、樹脂119を介して絶縁基板111や絶縁層116に囲まれているため、上記と同様に誤動作を招来し易く、配線基板110の内部における電氣的特性が不安定になるおそれがあった。更に、前記貫通孔102、112内に高周波でスイッチングが行われる電子部品が内蔵される場合、電源系のノイズが外部に漏洩する。これにより、配線基板100、110の表面に実装されるICチップ、或いは配線基板100、110自体が実装されるマザーボード上の他の配線基板に実装されるICチップに影響を与え、誤動作を招くおそれもあった。

【0005】

【発明が解決すべき課題】本発明は、以上に説明した従来の技術における問題点を解決し、絶縁基板に内蔵した電子部品が外部からの電磁波に影響されにくく、且つかかる電子部品が構成する回路が発生するノイズによる影響を低減できる。しかも、配線基板内部の電氣的特性や配線層および第1主面上に搭載するICチップなどと上記電子部品との導通を安定させ得る配線基板とその製造方法を提供することを課題とする。

【0006】

【課題を解決するための手段】本発明は、上記課題を解決するため、電子部品を内蔵する貫通孔や凹部の内面に電磁波遮蔽用のシールド機能を与えることに着想して成されたものである。即ち、本発明の配線基板(請求項1)は、絶縁基板に設けられ且つ電子部品が内蔵される貫通孔または凹部の内面にシールド層を形成した、ことを特徴とする。付言すれば、上記配線基板は、絶縁基板に設けた電子部品が内蔵される貫通孔または凹部の内面にシールド層を形成した、配線基板と表すこともできる。こ

れによれば、上記貫通孔または凹部は、シールド層によりその周囲を囲まれるため、かかる貫通孔または凹部に内蔵される電子部品を外部の電磁波からシールドでき、且つ上記電子部品が構成する回路から発生するノイズの外部への漏れを低減できる。このため、上記電子部品や第1主面に搭載されるICチップなどを正常に動作させると共に、配線基板内におけるクロストークノイズを低減できるなどのように、内部の電気的特性を安定させることもできる。尚、上記電子部品には、コンデンサ、インダクタ、フィルタ、抵抗などの受動部品や、ローノイズアンプ(LNA)、トランジスタ、半導体素子、FETなどの能動部品、あるいは、SAWフィルタ、LCフィルタ、アンテナスイッチモジュール、カプラ、ダイプレクサなどが含まれ、且つこれらをチップ状にしたものも含まれるが、これらに限るものではない。更に、これらのうちで異種の電子部品同士を同じ貫通孔または凹部に内蔵しても良い。

【0007】また、前記電子部品は、樹脂を介して前記貫通孔または凹部に内蔵されている、配線基板(請求項2)も本発明に含まれる。これによれば、電子部品は、樹脂に包囲されて絶縁されつつ強固に貫通孔や凹部に内蔵されると共に、シールド層にも囲まれて外部の電磁波からもシールドされる。このため、配線基板の絶縁基板に内蔵される電子部品を、正確且つ確実に動作させることができる。同時に、内蔵した電子部品が構成する回路が発生するノイズを遮蔽できるので、当該配線基板に実装されるICチップなどの部品への悪影響を阻止するか、低減することができる。更に、前記貫通孔または凹部の開口部にもシールド層が形成されている、配線基板(請求項3)も本発明に含まれる。これによれば、絶縁基板に内蔵される電子部品は、その全周囲をシールド層(グラウンド層または電源層)に包囲されるため、かかる電子部品を一層正確且つ確実に動作させたり、発生するノイズを確実にシールドすることができる。

【0008】また、前記絶縁基板の上方および下方の少なくとも何れか一方に、前記電子部品の電極と導通する配線層が形成されている、配線基板(請求項4)も本発明に含まれる。これによれば、電子部品と配線層との間における導通は基より、かかる配線層を介して、配線基板の第1主面上に搭載されるICチップや第2主面側のマザーボードなどとの導通も安定して取ることができる。更に、前記配線層のうち、前記絶縁基板の貫通孔または凹部の開口部を覆う位置にある配線が前記シールド層を兼ねている、配線基板(請求項5)も含まれる。これによれば、専用のシールド層を設けることなく、上記配線層自体が電子部品をシールドすると共に、電子部品と上記ICチップなどとの導通も取ることができ、配線基板に対する小型化および高密度化の要請にも応えることができる。

【0009】一方、本発明の配線基板の製造方法(請求

項6)は、絶縁基板に電子部品を内蔵するための貫通孔または凹部を形成する工程と、この貫通孔または凹部の内面にメッキによりシールド層を形成する工程と、を含むことを特徴とする。これによれば、少ない工程により、上記貫通孔または凹部に内蔵される電子部品を外部の電磁波からシールドできると共に、かかる電子部品が構成する回路が発生するノイズの基板内外への漏洩を阻止できる配線基板を、容易且つ確実に提供することができる。

【0010】また、前記シールド層を形成する工程の後に、前記貫通孔または凹部に電子部品を挿入する工程と、上記電子部品が挿入された貫通孔または凹部に樹脂を充填し且つ固化する工程と、を有する、配線基板の製造方法(請求項7)も本発明に含まれる。これによれば、上記貫通孔または凹部に内蔵した電子部品を、絶縁しつつ外部の電磁波からシールドでき、且つかかる電子部品が構成する回路が発生するノイズの漏洩を阻止できる配線基板を、確実に提供することができる。更に、前記樹脂を充填し且つ固化する工程の後に、前記絶縁基板の上方および下方の少なくとも一方に、前記内蔵された電子部品の電極と導通する配線層を形成する工程を更に有する、配線基板の製造方法(請求項8)も本発明に含まれる。これによれば、電子部品と配線層との間における導通や、配線層を介して配線基板の第1主面上に搭載されるICチップや第2主面側のマザーボードなどとの導通も安定して取り得る配線基板を、確実に製造することができる。しかも、電子部品と導通する配線層を形成すると同時にシールド層も形成可能であるため、製造工程を少なくでき、そのコストを削減することも可能となる。

【0011】

【発明の実施の形態】以下において本発明の実施に好適な形態を図面と共に説明する。図1は、平面視で縦横40mmずつのサイズを有する本発明(請求項3～5)の配線基板1における主要部の断面を示す。配線基板1は、図1に示すように、絶縁基板(コア基板)2と、この絶縁基板2の表・裏面3、4を貫通する貫通孔8の内面に形成したシールド層10を含む。また、貫通孔8内に樹脂16を介して内蔵された複数のチップコンデンサ(電子部品)12と、貫通孔8の上下の開口部に形成したシールド層を兼ねる配線26a、27aを含む配線層26、27とを備えている。配線層26、27は、グラウンド層または電源層として用いられる。

【0012】絶縁基板2は、平面視で略正方形を呈する厚さ約0.8mmの板材で、例えばガラスエポキシ樹脂の複合材からなり、その中央部をバンチングすることにより、平面視が略正方形で一辺が12mmの貫通孔8が穿孔されている。また、図1に示すように、絶縁基板2の貫通孔8の両側には、スルーホール7、7が貫通し、その内部にスルーホール導体9と充填樹脂9aとが

形成されている。更に、貫通孔8の四周の内面には、後述する銅メッキにより形成された厚さ約 $25\mu\text{m}$ のシールド層10が形成されている。貫通孔8内に樹脂16を介して内蔵されるチップコンデンサ12は、その上下端にCu製で複数の電極13, 14を有し、例えばチタン酸バリウムを主成分とする誘電体層とNi層とを交互に積層したセラミックスコンデンサである。このチップコンデンサ12は、 $3.2\text{mm}\times 1.6\text{mm}\times 0.7\text{mm}$ のサイズを有している。

【0013】図1に示すように、貫通孔8の上下の開口部には、各チップコンデンサ12の電極13, 14と導通し且つシールド層を兼ねる配線26a, 27aを含む配線層26, 27が、絶縁基板2の表・裏面3, 4上に沿って形成されている。尚、裏面4側の配線26aには、上記コンデンサ12の各電極14と接続するビア導体(フィルドビア)23が形成されている。また、絶縁基板2の表面3の上方には、図1に示すように、エポキシ樹脂からなる絶縁層32, 38, 44とCu製の配線層36, 42とが交互に積層され、絶縁層32, 38には配線層27, 36間および配線層36, 42間を接続するビア導体(フィルドビア)34, 40が形成されている。最上層の配線層42における所定の位置には、絶縁層(ソルダーレジスト層)44を貫通し且つその表面の第1主面48よりも高く突出する複数のハンダバンプ46が形成される。各バンプ46は、第1主面48上に搭載される図示しないICチップと接続される。

【0014】更に、絶縁基板2の裏面4の下方には、図1に示すように、上記と同じ樹脂からなる絶縁層33, 39, 45と配線層37, 43とが交互に積層され、絶縁層33, 39には配線層26, 37間および配線層37, 43間を接続するビア導体(フィルドビア)35, 41が形成されている。最下層の絶縁層(ソルダーレジスト層)45下の第2主面47に設けた開口孔45a, 45a内には、上記配線層43の一部がそれぞれ露出し、表面にNiおよびAuメッキ膜を被覆された接続端子49が形成されている。これらの接続端子49は、配線基板1自体が搭載される図示しないマザーボードなどのプリント基板との接続に用いられる。尚、絶縁基板2を挟んだ配線層26, 27は、各チップコンデンサ12を介して導通されると共に、各スルーホール導体9を介しても導通されている。

【0015】以上のような配線基板1によれば、各チップコンデンサ(電子部品)12は、図1に示すように、樹脂16に固着されて内面にシールド層10を形成した貫通孔8内に内蔵されると共に、貫通孔8の上下の開口部も配線層26, 27内の配線26a, 27aに覆われつつ各コンデンサ12の電極14, 13と導通している。このため、各チップコンデンサ12は、外部からの電磁波から確実にシールドされているので、誤動作を生じることなく本来の機能を発揮できると共に、配線層26,

27などと導通し、且つこれらを介して第1主面48上に搭載されるICチップや第2主面47側のマザーボードなどとも安定して導通できる。

【0016】従って、配線基板1によれば、チップコンデンサ(電子部品)12が正常に動作し、且つ配線基板1の内部におけるクロストークノイズを低減できるなどのように、電気的特性も向上・安定する。しかも、上記コンデンサ12が高周波でスイッチングを行う場合に発生するノイズが、第1主面48上に搭載されるICチップや配線基板1自体が搭載されるマザーボード上の他の配線基板に搭載されるICチップに影響を与えなくすることができる。尚、上記実施の形態において、絶縁基板2は、単層の絶縁層(コア基板2)を用いたがこれに限るものではなく、複数の絶縁層(コア基板を含む)を積層した形態や、複数の絶縁層を積層し且つこれらの間に配線層を形成した形態も含まれる。更に、上述した複数の絶縁層は、1種類または複数種類の材料を用いても良い。

【0017】図2, 図3は、前記図1に示した配線基板1の製造方法に関する。図2(A)に示すように、厚さ約 0.8mm の絶縁基板2の表・裏面3, 4には、厚さ数 $10\mu\text{m}$ の銅箔5, 6が予め被覆されている。図2(B)に示すように、絶縁基板2の略中央をパンチングすることにより、縦・横 12mm ずつの貫通孔8が形成され、且つその両側にドリルによりスルーホール7, 7が穿孔される。次に、上記貫通孔8およびスルーホール7の内面に、予めPdなどのメッキ用触媒核を付着してから無電解銅メッキおよび電解銅メッキを施す。この結果、図2(C)に示すように、貫通孔8の四周の内面には、厚さ $25\mu\text{m}$ の銅メッキ層からなるシールド層10が形成され、且つスルーホール7の内面には、スルーホール導体9が形成された配線基板11が得られる。この配線基板11は、本発明の請求項1に相当する。尚、図2(D)に示すように、円筒状のスルーホール導体9の内側に充填樹脂9aを形成する。

【0018】次いで、図2(E)に示すように、絶縁基板2の裏面4に、粘着面を貫通孔8側に向けたテープ15を貼り付け、貫通孔8の裏面4側の開口部を閉鎖する。尚、テープ15は、絶縁基板2, 2, …を含む絶縁基板の集合体(パネル)における多数の貫通孔8, 8, …を全て閉鎖するため、図示のように裏面4の全体に涉って貼り付けられる。この状態で、図2(E)に示すように、複数のチップコンデンサ12を貫通孔8内に挿入し、テープ15の粘着面上における所定の位置にそれぞれ接着する。かかる挿入作業は、チップマウントなどにより行われる。上記コンデンサ12は、上下端に複数の電極14, 13を突設しており、下端側の電極13の端面は、テープ15の粘着面に接着される。

【0019】更に、図3(A)に示すように、表面3側から貫通孔8内に、エポキシ樹脂を主成分とする溶けた樹脂16を充填した後、約 100°C に60分程度保持する

キュア処理を行う。この結果、図示のように、樹脂16が固化することにより、各コンデンサ12は、その電極13の端面を除いて、樹脂16を介して貫通孔8内の所定の位置に内蔵される。また、図3(A)に示すように、固化した樹脂16の表面17はカーブして盛り上がり、各コンデンサ12の電極14を埋設する。一方、樹脂16の裏面18はテープ15に倣った平坦面となり、各コンデンサ12の電極14の端面が露出する。この段階で、樹脂16中に埋設された各コンデンサ12の設置位置およびショートの有無が検査される。尚、上記キュア処理は、樹脂16内部の気泡を除去して樹脂16を緻密な組織にする。また、上記テープ15は、かかるキュア処理に耐える耐熱性を有する。

【0020】次に、図3(B)に示すように、テープ15を剥離した後、絶縁基板2を固定した状態で、樹脂16の表面17を例えばバフ研磨により整面する。この結果、図示のように、新たに形成される樹脂16の表面19が、絶縁基板2の表面3上の銅箔5と同一平面となった配線基板20が得られる。この配線基板20は、本発明の請求項2に相当する。次いで、図3(C)に示すように、樹脂16の表面19側から垂直にレーザLを照射する。レーザLの照射位置は、各コンデンサ12上端の電極14の真上に設定される。この結果、図示のように、各電極14の真上には、内径が約100 μ mで断面台形状のビアホール22が形成され、その底部に電極14の端面が露出する。尚、レーザLには、CO₂、YAG、エキシマレーザなどが使用される。

【0021】更に、各ビアホール22内および樹脂16の表・裏面19、18に前記触媒核を付着させて、表・裏面19、18および銅箔5、6上に無電解銅メッキおよび電解銅メッキを施す。この結果、図3(D)に示すように、絶縁基板2の表面3側には、ビア導体23を含む銅メッキ層24が形成され、裏面4側には平坦な銅メッキ層25が形成される。各ビア導体23は、コンデンサ12の電極14と接続され、銅メッキ層25は、コンデンサ12の各電極13と接続されている。

【0022】かかる状態で、銅メッキ層24の上および銅メッキ層25の下に、図示しない感光性樹脂の層を形成し、且つ所定パターンによる露光および現像を行って、パターンレジストを形成する。更に、このレジスト中の間隙を介して、銅メッキ層24、25をエッチングした後、上記レジストを剥離する。この結果、図3(E)に示すように、絶縁基板2の表面3側には、貫通孔8および樹脂16を覆うと共に、ビア導体23を有する配線26aを含む配線層26が形成され、裏面4側には、上記と同様で平坦な配線27aを含む配線層27が形成される。これにより、本発明の請求項3に相当する配線基板28が得られる。

【0023】上記配線26a、27aは、前記シールド層10と共に、各コンデンサ12を外部の電磁波からシ

ールドするシールド層をも兼ねる。また、図3(E)に示すように、左右のスルーホール導体9の両端面にも、配線層26、27が形成される。従って、配線層26、27は、各コンデンサ12を介して互いに導通すると共に、スルーホール導体9を介しても導通する。上記配線基板28の表・裏面を逆にした状態で、配線層27、26の上下に絶縁層32、33など、配線層36、37など、ビア導体34、35など、およびハンダバンプ(フリップチップバンプ)46などを、公知のビルドアップ技術で形成する。これにより、前記図1に示した多層構造を有する配線基板1を得ることができる。尚、上記ビルドアップ技術には、フィルム状または液状の樹脂絶縁層をラミネートする技術、フォトリソグラフィやレーザ加工によりビアホールを穿設する技術、更には、セミアディティブ法、フルアディティブ法、またはサブトラクティブ法によりビア導体や配線層を形成する技術が含まれるが、これらに限るものではない。

【0024】図4は、前記配線基板1と同様のサイズを有し且異なる形態を有する本発明(請求項3〜5)の配線基板50における主要部の断面を示す。配線基板50は、図4に示すように、絶縁基板(コア基板)52と、この絶縁基板52の表面53側に開口する凹部58と、該凹部58の内面に形成したシールド層60a、60bとを含む。また、上記凹部58内に樹脂64を介して内蔵された複数のチップコンデンサ(電子部品)62と、凹部58の開口部に形成したシールド層を兼ねる配線72aを含む配線層72とを備えている。配線層72は、グラウンド層または電源層として用いられる。上記絶縁基板52も、前記絶縁基板2と同様のサイズと材質からなり、その中央部をルータ加工することにより、平面視が略正方形で一辺が12mmの凹部58が形成されている。また、図4に示すように、絶縁基板52の凹部58の両側には、スルーホール57、57が貫通し、その内部にスルーホール導体59と充填樹脂59aとが形成されている。

【0025】更に、凹部58の四周面と底面との内面には、銅メッキにて形成された厚さ約25 μ mのシールド層60a、60bが形成されている。かかる凹部58内に樹脂64を介して内蔵されるチップコンデンサ62は、その上端にのみ突出したCu製の電極63を有するが、その他は前記コンデンサ12と同様のものである。図4に示すように、凹部58上方の開口部には、各チップコンデンサ62の電極63と導通し且つシールド層を兼ねる配線72aを含む配線層72が、絶縁基板52の表面53上に沿って形成されている。配線72aには、チップコンデンサ62の各電極63と接続するビア導体(フィルドビア)69が形成されている。

【0026】また、絶縁基板52の表面53の上方には、図4に示すように、エポキシ樹脂からなる絶縁層76、82、88と、Cu製の配線層80、86とが交互

に積層されると共に、絶縁層76, 82には配線層72, 80, 86間を接続するビア導体(フィルドビア)78, 84が形成されている。最上層の配線層86における所定の位置には、絶縁層(ソルダーレジスト層)88を貫通し且つ第1主面90よりも高く突出する複数のハンダバンプ92が形成される。各バンプ92は、第1主面90上に搭載される図示しないICチップと接続される。

【0027】更に、絶縁基板52の裏面54の下方には、図4に示すように、上記と同じ樹脂からなる絶縁層77, 83, 89と、配線層73, 81, 87とが交互に積層される。絶縁層77, 83には、配線層73, 81, 87間を接続するビア導体(フィルドビア)79, 85が形成されている。最下層の絶縁層(ソルダーレジスト層)89下の第2主面91に設けた開口孔93, 93内には、配線層87の一部がそれぞれ露出し、表面にNiおよびAuメッキ膜を被覆された接続端子94が形成されている。これらの接続端子94も、配線基板50自体が搭載される図示しないマザーボードなどのプリント基板との接続に用いられる。尚、絶縁基板52を挟んだ配線層72, 73は、スルーホール導体59を介して接続されている。

【0028】以上のような配線基板50によれば、各チップコンデンサ(電子部品)62は、図4に示すように、樹脂64に固着されて内面にシールド層60a, 60bを形成した凹部58内に内蔵されると共に、凹部58上の開口部は配線層72内の配線72aに覆われ、且つかかる配線72aと電極63とが導通している。このため、各チップコンデンサ62は、外部からの電磁波から確実にシールドされるので、誤動作を生じることなく本来の機能を発揮すると共に、配線層72などと導通し、且つこれらを介して第1主面90上に搭載されるICチップや第2主面91側のマザーボードなどとの間でも安定して導通できる。

【0029】従って、配線基板50においては、内蔵したチップコンデンサ62が正常に動作し、且つ内部におけるクロストークノイズを低減できるなどの電気的特性も向上・安定する。しかも、コンデンサ62が構成する回路が発生するノイズが凹部58から外部に漏れる事態も防げるので、上記ICチップなどに悪影響を与えることも予防できる。尚、上記実施の形態において、絶縁基板52は、単層の絶縁層(コア基板52)を用いたがこれに限るものではない。即ち、複数の絶縁層(コア基板を含む)を積層した形態や、複数の絶縁層を積層し且つこれらの間に配線層を形成した形態も含まれる。また、上記複数の絶縁層の一部に貫通孔を予め穿孔しておき、他の絶縁層と積層した際に、前記凹部58を形成するようにしても良い。更に、上記複数の絶縁層は、1種類または複数種類の材料を用いても良い。尚更に、上記実施の形態において、凹部58の開口部は、ICチップなどを

実装するハンダバンプ92側に開口していたが、これに限ることはなく、凹部58の開口部がマザーボードなどとの接続に用いられる接続端子94側に開口する形態としても良い。

【0030】図5, 6は、前記図4に示した配線基板50の製造方法に関する。図5(A)に示すように、前記同様の絶縁基板52の表・裏面53, 54にも、厚さ数10 μ mの銅箔55, 56が予め被覆されている。図5(B)に示すように、絶縁基板52の略中央をルータ加工して、表面53側に開口した凹部58を形成し、且つその両側にドリルによりスルーホール57, 57を穿孔する。次に、上記凹部58およびスルーホール57の内面に、前記と同様にして銅メッキを施す。この結果、図5(C)に示すように、凹部8の四周の壁面(内面)と底面(内面)には、厚さ25 μ mの銅メッキ層からなるシールド層60a, 60bが形成され、スルーホール57の内面には、スルーホール導体59が形成された配線基板61が得られる。この配線基板61も、本発明の請求項1に相当する。

【0031】更に、図5(D)に示すように、スルーホール導体59の内側に充填樹脂59aを形成する。尚、スルーホール導体59およびシールド層60a, 60bは、銅箔55, 56と連続している。次いで、図5(E)に示すように、複数のチップコンデンサ62を凹部58内に挿入し、シールド層60b上における所定の位置にそれぞれ配置する。上記コンデンサ62は、上端のみに複数の電極63を突設している。各電極63の上端面は、銅箔55の表面よりも低い位置にある。更に、図6(A)に示すように、表面53側から凹部58内に、前記同様の溶けた樹脂64を充填した後、且つ前記同様のキュア処理を行う。この結果、図示のように、樹脂64が固化することにより、各コンデンサ62は、樹脂64を介して凹部58内の所定の位置に内蔵される。尚、図6(A)に示すように、固化した樹脂64の表面65は盛り上がり、各コンデンサ62の電極63を埋設する。

【0032】次に、絶縁基板52を固定した状態で、樹脂64の表面65を例えばバフ研磨により整面する。この結果、図6(B)に示すように、新たに形成される樹脂64の表面66が、絶縁基板52の表面53上の銅箔55と同一平面となった配線基板67を得ることができる。この配線基板20も本発明の請求項2に相当する。更に、図6(C)に示すように、樹脂64の表面66側から垂直に前記同様のレーザーLを、各コンデンサ62上端の電極63の真上に照射する。この結果、図示のように、各電極63の真上には、内径が約100 μ mで断面台形状のビアホール68が形成され、その底部に電極63の上端面が露出する。

【0033】次いで、各ビアホール68内および樹脂64の表面66に前記触媒核を付着させて、表面66および銅箔55, 56上に前記同様の銅メッキを施す。この

結果、図6(D)に示すように、絶縁基板52の表面53側には、ビア導体69を含む銅メッキ層70が形成され、裏面54側には平坦な銅メッキ層71が形成される。各ビア導体69は、コンデンサ62の電極63と接続されている。かかる状態で、銅メッキ層70の上および銅メッキ層71の下に、図示しない感光性樹脂の層を形成し、且つ所定パターンによる露光および現像を行って、パターンレジストを形成する。更に、このレジスト中の間隙を介して、銅メッキ層70、71をエッチングした後、上記レジストを剥離する。

【0034】この結果、図6(E)に示すように、絶縁基板52の表面53上には、凹部58および樹脂64を覆い且つビア導体69を有する配線72aを含む配線層72が形成され、裏面4上には、配線層73が形成される。これにより、本発明の請求項3に相当する配線基板75が得られる。上記配線72aは、前記シールド層60a、60bと共に、各コンデンサ62を外部の電磁波からシールドするシールド層をも兼ねる。また、図6(E)に示すように、左右のスルーホール導体59の両端面にも、配線層72、73が形成されるため、配線層72、73は、スルーホール導体59を介して導通する。そして、配線基板75における配線層72、73の上または下に、絶縁層76、77など、配線層80、81など、ビア導体78、79など、およびハンダバンプ(フリップチップバンプ)92などを、前述した公知のビルドアップ技術にて形成することにより、前記図4に示した多層構造を有する配線基板50を得ることができる。

【0035】図7(A)は、前記図3(B)に対応した断面図で、絶縁基板2の貫通孔8内に内蔵された各チップコンデンサ12は、上下端の電極14、13の端面を樹脂16の表・裏面19、18に露出させている。かかる表・裏面19、18および絶縁基板2の銅箔5、6上に前記同様の銅メッキ層を形成し、且つエッチングレジストを形成した後、前記同様にエッチングする。これにより、図7(B)に示すように、各コンデンサ12の電極14、13と接続する配線95a、96aを含む配線層95、96を表・裏面3、4に有する配線基板97を得ることができる。配線95a、96aは、貫通孔8内面のシールド層10と共に、各コンデンサ12をシールドするシールド層をも兼ねる。また、配線基板97では、各コンデンサ12の電極14、13は、配線95a、96aと直に接続できるため、製造工程が少なくなり、且つコンデンサ12と配線層95などとの導通も、前記ビア導体23を介在させる配線基板28に比べて安定したものとなる。

【0036】図7(C)は、前記図6(B)に対応した断面図で、絶縁基板52の凹部58内に内蔵された各チップコンデンサ62は、上端の電極63の端面を樹脂64の表面66に露出させている。かかる表面66および絶縁基板52の銅箔55、56上に前記同様の銅メッキ層を

形成し、且つエッチングレジストを形成した後、前記同様にエッチングする。これにより、図7(D)に示すように、各コンデンサ62の電極63と接続する配線98aを含む配線層98を表面53側に有し、且つ裏面54側に配線層73を有する配線基板99を得ることができる。上記配線98aは、凹部58内面のシールド層60a、60bと共に、各コンデンサ62をシールドするシールド層をも兼ねる。また、配線基板99では、各コンデンサ62の電極63は、配線98aと直に接続されるため、製造工程が少なくなり、且つ各チップコンデンサ62と配線層98などとの導通も、前記ビア導体69を介在させる配線基板75に比べて安定したものになる。

【0037】本発明は、以上において説明した各形態に限定されるものではない。例えば、前記貫通孔8や凹部58内に内蔵する電子部品は、1つのみでも良い。逆に、複数の絶縁基板2、52を含む多数個取り用のパネル内における製品単位(絶縁基板2、52)1個内に複数の貫通孔8や凹部58を形成しても良い。また、前記絶縁基板2の貫通孔8内に、上端のみに電極63を有する前記コンデンサ62のような電子部品を内蔵することも可能である。更に、複数のチップ状電子部品を互いの側面間で予め接着したユニットとし、これを前記貫通孔8または凹部58内に挿入し内蔵することもできる。また、チップ状電子部品には、前記チップコンデンサ12などの他、チップ状にしたインダクタ、抵抗、フィルタなどの受動部品や、トランジスタ、メモリ、ローノイズアンプ(LNA)などの能動部品も含まれると共に、互いに異種の電子部品同士を、同じ貫通孔や凹部内に併設して内蔵することも可能である。

【0038】更に、絶縁基板2などの材質は、前記ガラスエポキシ樹脂の複合材料の他、同様の耐熱性、機械強度、可撓性、加工容易性などを有するガラス織布や、ガラス織布などのガラス繊維とエポキシ樹脂、ポリイミド樹脂、またはBT樹脂などの樹脂との複合材料であるガラス繊維—樹脂材料を用いても良い。あるいは、ポリイミド繊維などの有機繊維と樹脂との複合材料や、連続気孔を有するPTFE等3次元網目構造のフッ素系樹脂にエポキシ樹脂などの樹脂を含浸させた樹脂—樹脂の複合材料などを用いることも可能である。また、シールド層10、60a、60bおよび配線層26、72などの材質は、前記銅メッキの他、Niや、Ni—Auなどにしても良く、或いは、金属メッキを用いず、導電性樹脂を塗布するなどの方法にて形成することも可能である。更に、前記ビア導体34などは、ビアホール内を埋め尽くす前記フィルドビアの形態に限らず、ビアホールに倣った円錐形状の形態としても良い。

【0039】また、絶縁層32、76などの材質は、前記エポキシ樹脂を主成分とするものの他、同様の耐熱性、パターン成形性などを有するポリイミド樹脂、BT

樹脂、PPE樹脂、或いは、連続気孔を有するPTFE等3次元網目構造のフッ素系樹脂にエポキシ樹脂などの樹脂を含浸させた樹脂-樹脂の複合材料などを用いることもできる。且つ絶縁層の形成には、液状樹脂をロールコートにより塗布する方法の他、絶縁性のフィルムを熱圧着する方法を用いることもできる。更に、配線基板1, 50の第1主面48, 90上に搭載されるICチップとの接続端子には、前記フリップチップバンプ(ハンダバンプ)46, 92の他に、フリップチップパッド、ワイヤボンディングパッド、或いはTAB接続用パッドを形成したものなどを用いても良い。また、コンデンサ12, 62では BaTiO_3 を主成分とする高誘電体セラミックを用いたが、 PbTiO_3 , PbZrO_3 , TiO_2 , SrTiO_3 , CaTiO_3 , MgTiO_3 , KNbO_3 , NaTiO_3 , KTaO_3 , PbTaO_3 , $(\text{Na}_{1/2}\text{Bi}_{1/2})\text{TiO}_3$, $\text{Pb}(\text{Mg}_{1/2}\text{W}_{1/2})\text{O}_3$, $(\text{K}_{1/2}\text{Bi}_{1/2})\text{TiO}_3$ などを主成分とするものを用いても良い。

【0040】更に、前記コンデンサ12などの電極13などの材質は、Cuを主成分としたが、電子部品との適合性を有するPt, Ag, Ag-Pt, Ag-Pd, Pd, Au, Niなどを用いることができる。加えて、前記電子部品のコンデンサ12などは、高誘電体セラミックを主成分とする誘電体層やAg-Pdなどからなる電極層と、樹脂やCuメッキ、Niメッキなどからなるビア導体や配線層とを複合させたコンデンサとしても良い。尚、前記配線基板1, 50の第1主面48, 90上において複数の搭載エリアを形成し、複数のICチップを各エリアに個別に搭載することも可能である。

【0041】

【発明の効果】以上において説明した本発明の配線基板(請求項1)によれば、貫通孔または凹部は、シールド層により周囲を囲まれるため、かかる貫通孔などに内蔵される電子部品を外部の電磁波からシールドしたり、逆に電子部品が構成する回路のノイズが配線基板の内外に漏れる事態を低減できる。このため、上記電子部品やICチップなどを正常に作動させると共に、配線基板内におけるクロストークノイズを低減できるなどの電気的特性も安定させることができる。また、請求項3の配線基板によれば、絶縁基板に内蔵される電子部品は、その全周囲をシールド層に包囲されるため、かかる電子部品自体、当該配線基板に実装するICチップ、或いは、マザーボードを介して導通する他の配線基板に実装されるICチップを一層正確且つ確実に作動させることができる。更に、請求項4, 5の配線基板によれば、上記に加え、内蔵される電子部品と配線層との導通は基より、この配線層を介して配線基板の表面に実装されるICチップや第2主面側のマザーボードなどとの導通も安定して取ることができる。

【0042】一方、本発明の配線基板の製造方法(請求項6)によれば、少ない工程により、上記貫通孔または凹部に内蔵される電子部品を外部の電磁波からシールドしたり、電子部品が構成する回路のノイズが配線基板の内外に漏れるのを予防できる配線基板を、容易且つ確実に提供することができる。また、請求項7の配線基板の製造方法によれば、貫通孔または凹部に内蔵した電子部品を絶縁しつつ外部の電磁波からシールドし、且つ電子部品が構成する回路が発生するノイズが漏洩しない配線基板を、確実に提供することができる。更に、請求項8の配線基板の製造方法によれば、上記に加えて、内蔵する電子部品と配線層との間における導通や、配線層を介して配線基板の第1主面上に搭載されるICチップや第2主面側のマザーボードなどとの導通も安定して取れる配線基板を、確実に製造することができる。

【図面の簡単な説明】

【図1】本発明の配線基板の主要部を示す断面図。

【図2】(A)～(E)は図1に示した配線基板を製造するための各工程を示す概略図。

【図3】(A)～(E)は図2(E)に続く各製造工程を示す概略図。

【図4】異なる形態の配線基板の主要部を示す断面図。

【図5】(A)～(E)は図4に示した配線基板を製造するための各工程を示す概略図。

【図6】(A)～(E)は図5(E)に続く各製造工程を示す概略図。

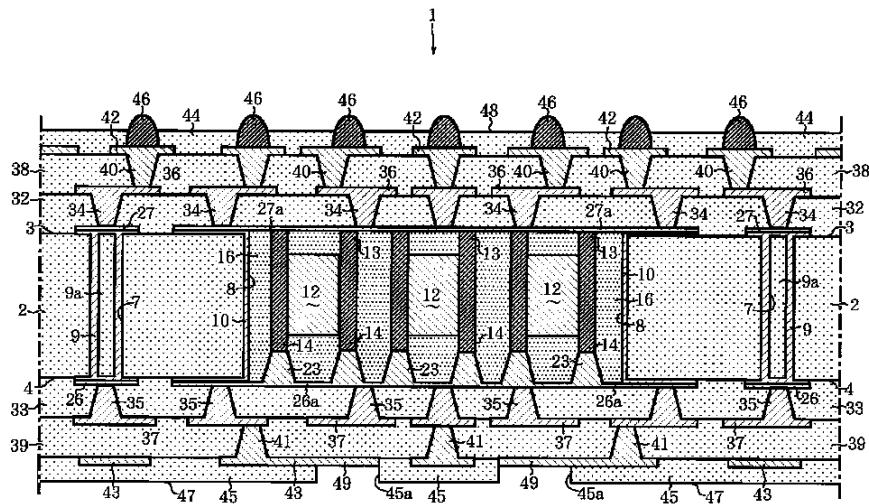
【図7】(A)～(D)は変形形態の配線基板を製造するための各工程を示す概略図。

【図8】(A), (B)は従来の配線基板を示す断面図。

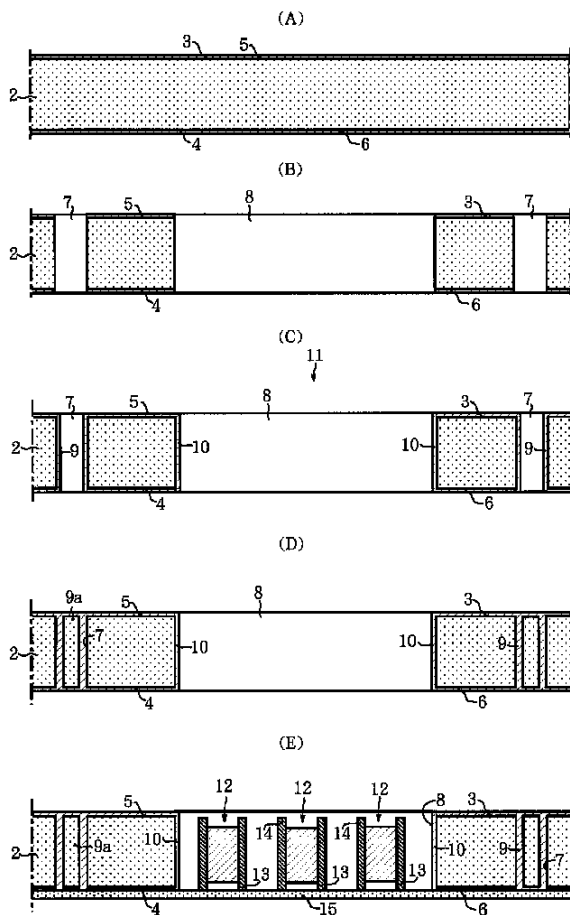
【符号の説明】

1, 11, 20, 28, 50, 61, 67, 75, 97, 99...
配線基板
2, 52.....
絶縁基板
8.....
貫通孔
10, 60a, 60b.....
シールド層
12, 62.....チップ
コンデンサ(電子部品)
13, 14, 63.....
電極
16, 64.....
樹脂
26, 27, 36, 37, 42, 43, 72, 73, 80, 81, 86, 87, 95, 96, 98...
配線層
26a, 27a, 72a, 95a, 96a, 98a.....
配線(兼シールド層)

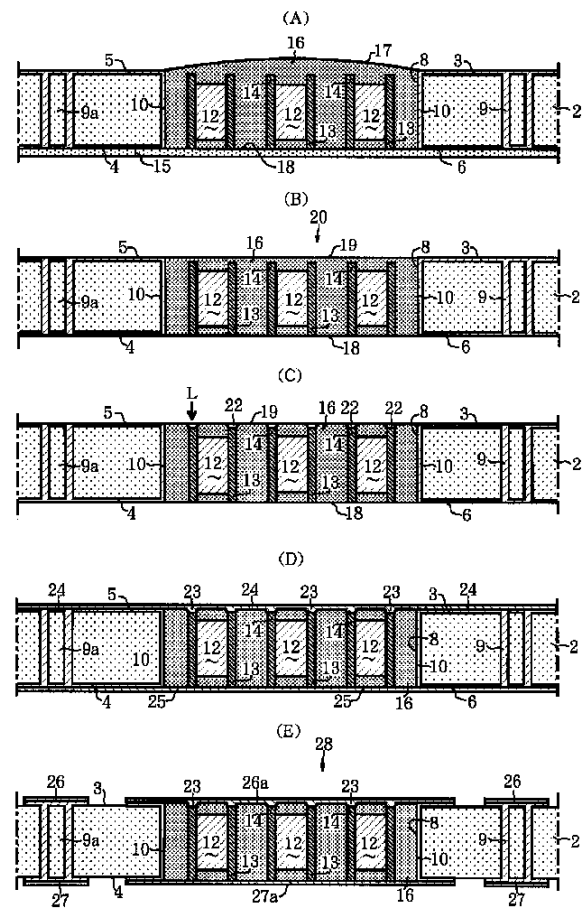
【図1】



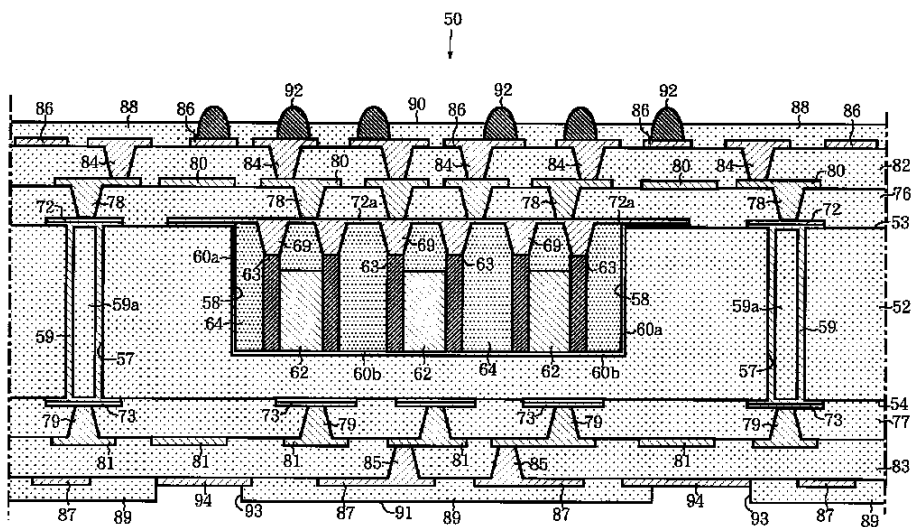
【図2】



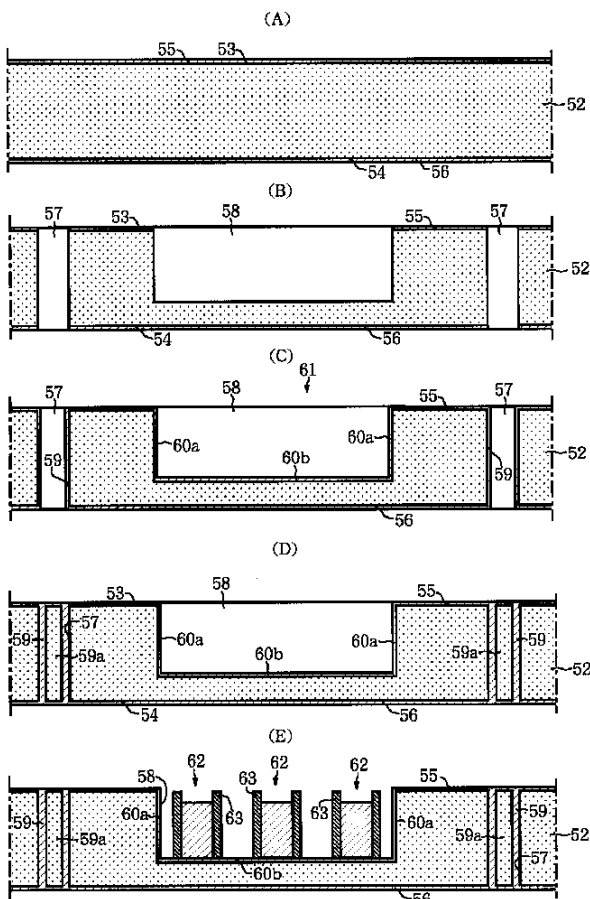
【図3】



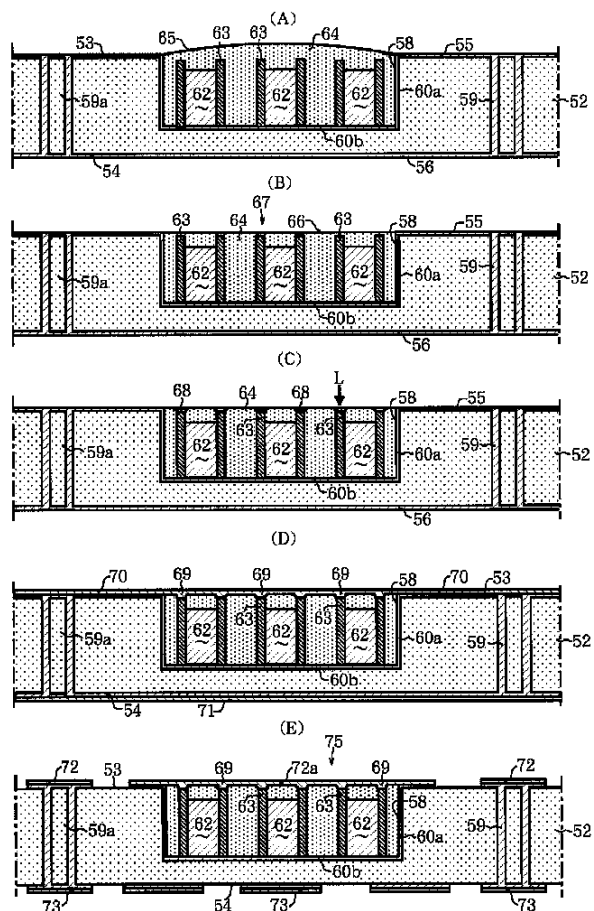
【図4】



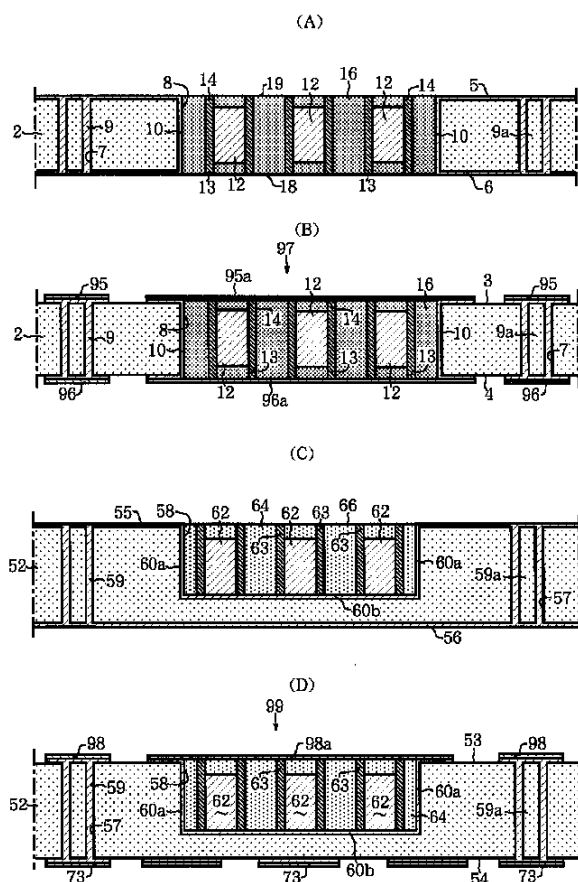
【図5】



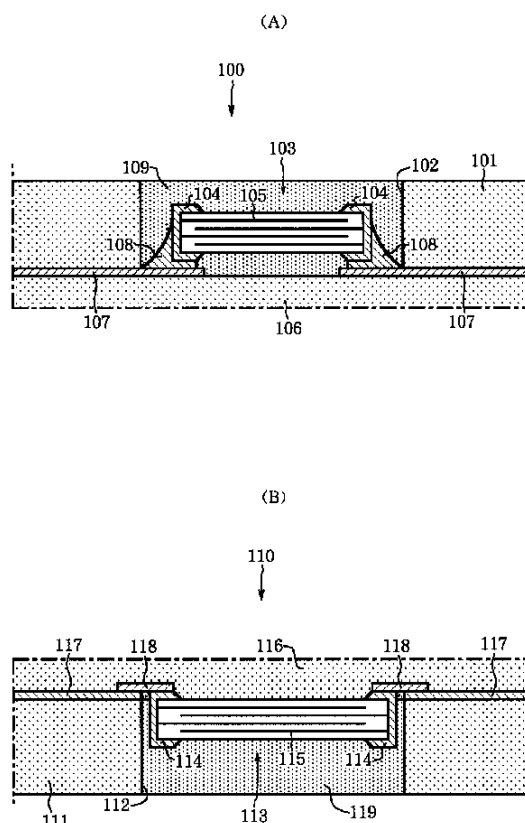
【図6】



【図7】



【図8】



フロントページの続き

(51)Int.Cl.⁷

H05K 3/46

識別記号

F I

H05K 3/46

ページコード(参考)

Z

Fターム(参考) 5E336 AA07 AA08 AA11 AA16 BB02
 BB03 BC02 BC15 BC26 BC34
 CC32 CC43 CC53 GG11
 5E338 AA02 AA03 BB03 BB13 BB19
 BB25 BB75 CC01 CC04 CC05
 CC06 CD01 CD23 EE13
 5E346 AA05 AA06 AA12 AA15 AA43
 AA60 BB02 BB03 BB04 BB07
 CC08 CC31 DD01 DD22 EE31
 FF04 FF45 GG15 GG17 GG40
 HH01