

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-152347

(43)公開日 平成7年(1995)6月16日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36				
G 0 2 F 1/133	5 0 5			

審査請求 未請求 請求項の数3 O L (全 8 頁)

(21)出願番号 特願平5-298604

(22)出願日 平成5年(1993)11月29日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 上原 豊

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

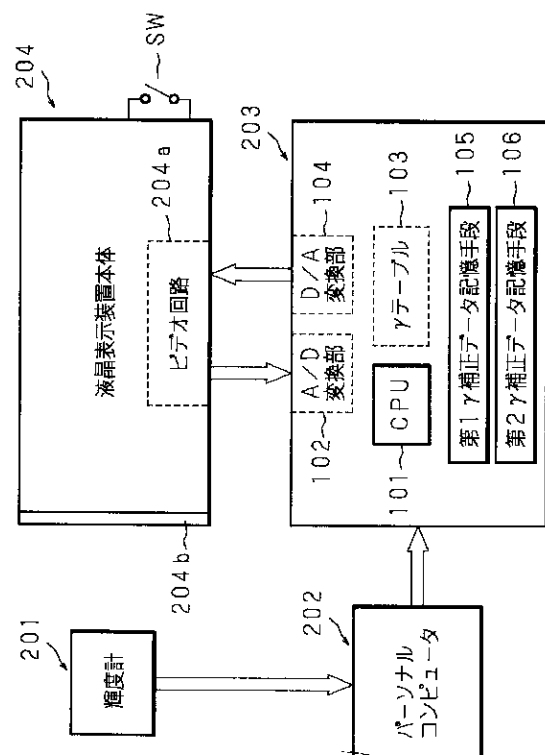
(74)代理人 弁理士 河野 登夫

(54)【発明の名称】 液晶表示装置の γ 特性補正方法及び液晶表示装置

(57)【要約】

【目的】 液晶表示装置の γ 特性を、 γ 補正してある映像信号の γ 特性を考慮して補正する。

【構成】 液晶表示装置本体204の液晶パネル204bに異なる電圧を順次印加し、液晶パネル204bの光透過率を変化させる。異なる電圧を印加したときの光透過率を輝度計201で測定する。測定した光透過率特性に基づいて γ 補正してある映像信号の γ 特性を考慮し、印加した電圧の変化に対して光透過率の直線性が得られる γ 補正データをパーソナルコンピュータ202により算出し、算出した γ 補正データを、第1 γ 補正データ記憶手段106へ書き込む。



【特許請求の範囲】

【請求項1】 電圧を印加した液晶パネルの光透過率を測定し、測定した光透過率に基づいて液晶パネルの γ 特性を求め、液晶パネルの γ 特性を補正する液晶表示装置の γ 特性補正方法において、

前記液晶パネルに印加すべき異なる電圧を順次発生させるステップと、光透過率に基づいて求めた液晶パネルの γ 特性のその逆関数に、 γ 補正してある映像信号の γ 特性の逆関数を乗じて、 γ 補正してある映像信号の γ 特性を考慮した γ 補正データを算出するステップとを有することを特徴とする液晶表示装置の γ 特性補正方法。

【請求項2】 液晶パネルの γ 特性を補正する γ 補正データにより、映像信号を γ 補正するようにしている液晶表示装置において、 γ 補正していない映像信号の γ 特性を考慮しない前記 γ 補正データを記憶する第1記憶手段と、 γ 補正してある映像信号の γ 特性を考慮した γ 補正データを記憶する第2記憶手段と、第1記憶手段及び第2記憶手段を択一的に選択する手段とを備えていることを特徴とする液晶表示装置。

【請求項3】 R、G、B夫々の映像信号の γ 補正手段、前記第1記憶手段及び前記第2記憶手段を、単一のCPUにより制御する構成にしてあることを特徴とする請求項2に記載の液晶表示装置。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】本発明は、液晶表示装置の γ 特性補正方法及び液晶表示装置に関し、更に詳述すれば γ 補正してある映像信号の γ 特性を考慮した γ 特性補正方法及び γ 補正していない映像信号であっても γ 補正を強調しない液晶表示装置を提案するものである。

【0002】

【従来の技術】液晶表示装置においては、液晶パネルにおける液晶素子の電圧-光透過率特性の非直線性及び製造上のバラツキを補正する、所謂 γ 補正をしている。このような γ 補正をする液晶表示装置における γ 補正回路の自動調整方法は、例えば特開平5-64037号に示されている。図5はその自動調整方法を実施する場合のブロック図である。入力端子100に入力されるR（赤）の映像信号は γ 補正装置1へ入力され、それから出力される映像信号は増幅及び交流駆動装置112へ入力される。増幅及び交流駆動装置112から出力される映像信号は液晶表示素子108へ与えられる。これら γ 補正装置1、増幅及び交流駆動装置112及び液晶表示素子108により、R（赤）の映像信号用の光変調装置8が構成されている。

【0003】また光変調装置8と同様の構成によりG（緑）の映像信号用の光変調装置9及びB（青）の映像信号用の光変調装置10が設けられている。R、G、Bの液晶表示素子108で変調された変調光は光学的合成装置113で光学的に合成される。光学的に合成された変調光は輝度計2に入射するようになっている。輝度計2が測

定した測定出力たる光透過率特性はインターフェース5を介して汎用マイクロコンピュータ4へ入力され、汎用マイクロコンピュータ4から出力された光透過率データはインターフェース3を介して γ 補正装置1へ与えられるようになっている。

【0004】次に γ 補正回路の自動調整方法の動作を説明する。液晶表示装置の入力電圧に対する輝度出力より、入力電圧の変化に対する輝度出力、即ちV-T特性を測定し、このV-T特性に基づき液晶表示装置の γ 特性を適正に補正する γ 補正データを汎用マイクロコンピュータ4で演算する。この演算結果を γ 補正データとして γ 補正装置1内の図示しないメモリに記憶させることにより γ 補正回路の γ 補正データを自動調整する。

【0005】

【発明が解決しようとする課題】しかし乍ら、前述した従来の液晶表示装置における γ 補正回路の自動調整方法により液晶パネルの γ 特性を補正した場合は、入力される映像信号が γ 補正してある場合には、この γ 補正がなされた状態で液晶パネルの γ 補正が行われることになり、映像信号の γ 補正が強調されてしまうという問題がある。また、例え γ 補正してある映像信号の γ 補正を考慮していたとしても、 γ 補正していない映像信号の場合は、映像信号の逆 γ 補正が行われて、この場合も γ 特性が強調されるという問題がある。

【0006】本発明は斯かる問題に鑑み、 γ 補正してある映像信号の γ 特性を考慮した場合の γ 補正データと、考慮しない場合の γ 補正データとを得る液晶表示装置の γ 特性補正方法、及び γ 補正してある映像信号、 γ 補正していない映像信号のいずれにおいても γ 補正が強調されない液晶表示装置を提供することを目的とする。

【0007】

【課題を解決するための手段】第1発明の液晶表示装置における γ 特性調整方法は、電圧を印加した液晶パネルの光透過率を測定し、測定した光透過率に基づいて液晶パネルの γ 特性を求め、液晶パネルの γ 特性を補正する液晶表示装置の γ 特性補正方法において、前記液晶パネルに印加すべき異なる電圧を順次発生させるステップと、光透過率に基づいて求めた液晶パネルの γ 特性のその逆関数に、 γ 補正してある映像信号の γ 特性の逆関数を乗じて、 γ 補正してある映像信号の γ 特性を考慮した γ 補正データを算出するステップとを有することを特徴とする。

【0008】第2発明の液晶表示装置は、液晶パネルの γ 特性を補正する γ 補正データにより、映像信号を γ 補正するようにしている液晶表示装置において、 γ 補正していない映像信号の γ 特性を考慮しない前記 γ 補正データを記憶する第1記憶手段と、 γ 補正してある映像信号の γ 特性を考慮した γ 補正データを記憶する第2記憶手段と、第1記憶手段及び第2記憶手段を択一的に選択する手段とを備えていることを特徴とする。

【0009】

【作用】第1発明では、テスト信号を発生させて、テスト信号に対応する電圧を液晶パネルに印加する。印加した電圧に応じて液晶パネルの光透過率が変化し、変化した液晶パネルの光透過率を測定する。測定した光透過率に基づいて液晶パネルの γ 特性が求まる。液晶パネルの γ 特性の、その逆関数と、 γ 補正してある映像信号の γ 特性の逆関数とを乗算すると、 γ 補正してある映像信号の γ 特性を考慮した γ 補正データが得られる。これにより、パネルの光透過率を測定する場合、液晶パネルに印加する電圧をテスト信号により自動的に与え得る。 γ 補正してある映像信号の場合に、 γ 補正を強調しない γ 補正データが得られる。

【0010】第2発明では、 γ 補正していない映像信号の γ 特性を考慮しない γ 補正データを第1記憶手段へ、 γ 特性を考慮した γ 補正データを第2記憶手段へ書き込む。 γ 補正していない映像信号の場合は第1記憶手段の γ 補正データにより映像信号を γ 補正する。 γ 補正してある映像信号の場合は、第2記憶手段の γ 補正データにより映像信号を γ 補正する。これにより γ 補正していない映像信号又は γ 補正してある映像信号のいずれにおいても映像信号の γ 補正が強調されることがない。

【0011】

【実施例】以下本発明をその実施例を示す図面により詳述する。図1は第1発明に係る液晶表示装置における γ 特性補正方法の実施状態を示すブロック図である。液晶表示装置本体204にはビデオ回路204aを内蔵し、液晶パネル204bを設けており、また液晶表示装置の外面には、後述する γ 補正データ記憶手段を選択するスイッチSW及び図示していない映像信号入力端子等を設けている。液晶パネル204bと輝度計201の光入射側とを対向させており、輝度計201により液晶パネル204bの光透過率を測定できるようになっている。輝度計201の測定出力はパーソナルコンピュータ202へ入力される。

【0012】パーソナルコンピュータ202から出力される信号は γ 補正回路203へ入力される。 γ 補正回路203から出力される信号は液晶表示装置本体204へ入力され、液晶表示装置本体204から出力される信号は γ 補正回路203へ入力される。 γ 補正回路203は、アナログ／デジタル変換部（以下A/D変換部という）102、デジタル／アナログ変換部（以下D/A変換部という）104、CPU101、 γ 補正データを記憶させる γ テーブル103、第1 γ 補正データ記憶手段105及び第2 γ 補正データ記憶手段106を内蔵している。

【0013】図2、図3は γ 補正回路203の実回路を示すブロック図である。液晶表示装置本体204から入力端子100R_i（100G_i、100B_i）へ入力されたR（G、B）の映像信号は、A/D変換部102のA/D変換回路AD_R（AD_G、AD_B）へ入力される。アナログ／デジタル変換（以下A/D変換という）されてA/D変換回路AD_R（A

D_G、AD_B）から出力される映像信号はA/D変換部102のラッチ回路L_R（L_G、L_B）へ入力される。ラッチ回路L_R（L_G、L_B）から出力される映像信号はセレクトラSL_{R1}（SL_{G1}、SL_{B1}）を介して γ テーブル103のSRAM SM_R（SM_G、SM_B）のアドレス端子A₀～A₇へ入力される。SRAM SM_R（SM_G、SM_B）の入出力端子D₀～D₇から出力される映像信号はセレクトラSL_{R2}（SL_{G2}、SL_{B2}）を介してD/A変換部104のD/A変換回路DA_R（DA_G、DA_B）へ入力される。

【0014】デジタル／アナログ変換（以下D/A変換という）されてD/A変換回路DA_R（DA_G、DA_B）から出力される映像信号は出力端子100R₀（100G₀、100B₀）へ出力される。SRAM SM_R（SM_G、SM_B）のチップセレクト端子CS2には、チップセレクト制御回路CS_R（CS_G、CS_B）から出力されるチップセレクト信号が入力され、書き込みイネーブル端子#WEには書き込み信号#WRが入力される。またアウトプットイネーブル端子#OEには、アウトプットイネーブル制御回路OEから出力されるアウトプットイネーブル信号が入力される。アウトプットイネーブル制御回路OEにはモード切替信号P10と読み出し信号#RDとが与えられる。

【0015】パーソナルコンピュータ202から出力される後述のテスト信号データはラッチ回路L₁へ、モード切替信号P10、ゲート制御信号P16等の制御指令信号はラインドライバLDへ入力される。ラッチ回路L₁の出力側とCPU101のポートP0とラッチ回路L₂の入力側と、プログラムメモリPGMの出力側とバストランシーバBTR_R、BTR_G、BTR_Bの一方の入出力側と、テスト信号出力部たるラッチ回路L₃の入力側と、EEPROM105_R、105_G、105_Bの入出力端子D₀～D₇とEEPROM106_R、106_G、106_Bの入出力端子D₀～D₇とがデータバスDBにより接続される。

【0016】ラッチ回路L₃は液晶パネル204bの光透過率を定めるべく液晶パネルに印加する電圧に対応するテスト信号を出力するようになっている。ラッチ回路L₃の出力側と、セレクトラSL_{R2}、SL_{G2}、SL_{B2}の一方の入力側とがデータバスDBにより接続される。バストランシーバBTR_R（BTR_G、BTR_B）の他方の入出力側と、SRAM SM_R（SM_G、SM_B）の入出力端子D₀～D₇とセレクトラSL_{R2}（SL_{G2}、SL_{B2}）の他方の入力側とがデータバスにより接続される。セレクトラSL_{R2}、SL_{G2}、SL_{B2}にはモード切替信号P10が与えられる。バストランシーバBTR_R、BTR_G、BTR_Bには、ゲート制御回路GCからバストランシーバ制御信号が与えられる。ゲート制御回路GCにはゲート制御信号P16と読み出し信号#RDと書き込み信号#WRとが与えられる。

【0017】EEPROM105_R、105_G、105_BはR、G、Bの映像信号に対応していて、 γ 補正していない映像信号の γ 特性を考慮しない γ 補正データを記憶する第1 γ 補正データ記憶手段105を構成している。またEEPROM10

$6_R, 106_G, 106_B$ はR, G, Bの映像信号に対応している。γ補正してある映像信号のγ特性を考慮したγ補正データを記憶する第2γ補正データ記憶手段106を構成している。EEPROM $105_R, 105_G, 105_B$ 及びEEPROM $106_R, 106_G, 106_B$ のアウトプットイネーブル端子#OEには読み出し信号#RDが与えられ、書き込みイネーブル端子#WEには書き込み信号#WRが与えられる。またEEPROM $105_R (105_G, 105_B)$ 及び $106_R (106_G, 106_B)$ にはEEPROMセレクト信号Y1(Y2, Y3) が与えられ、EEPROM $105_R (105_G, 105_B)$ 及び $106_R (106_G, 106_B)$ のR/B端子からEEPROM待機/動作(READY/BUSY) 判別信号T0が出力される。

【0018】更にEEPROM $105_R, 105_G, 105_B$ のチップセレクト端子#CSには、液晶表示装置本体204に設けたスイッチSWのオン、オフに応じた切替信号 S_{SL} が与えられ、EEPROM $106_R, 106_G, 106_B$ のチップセレクト端子#CSには、切替信号 S_{SL} をインバータINVを介して与えられる。

【0019】ラインドライバLDの出力側とCPU 101のポートP1とがバスにより接続される。またラインドライバLDから割り込み制御信号INT0がCPU 101へ与えられる。プログラムメモリPGMの入力側と、ラッチ回路 L_2 の出力側と、アドレスデコーダADDのアドレス端子と、CPU 101のポートP2と、セレクト $SL_{R1}, SL_{G1}, SL_{B1}$ の入力端子と、EEPROM $105_R, 105_G, 105_B, 106_R, 106_G, 106_B$ のアドレス端子 $A_0 \sim A_7$ とがアドレスバスADBにより接続される。CPU 101からモード切替信号P10、ゲート制御信号P16、読み出し信号#RD及び書き込み信号#WRが出力される。

【0020】またCPU 101には、EEPROM $105_R, 105_G, 105_B, 106_R, 106_G, 106_B$ からφEEPROM待機/動作判別信号T0が与えられる。アドレスデコーダADDからラッチ回路 L_1 の出力制御端子#OCへ出力制御信号が与えられる。またアドレスデコーダADDからEEPROMセレクト信号Y1, Y2, Y3及びSRAMセレクト信号Y4, Y5, Y6が出力される。SRAMセレクト信号Y4(Y5, Y6) 及びモード切替信号P10はチップセレクト制御回路 $CS_R (CS_G, CS_B)$ へ与えられる。アドレスデコーダADDから出力されるラッチ制御信号Y0は、ラッチ回路 L_3 へ与えられる。

【0021】次に液晶表示装置のγ特性補正方法を説明する。まずパーソナルコンピュータ202及び液晶表示装置本体204に電源を投入して、パーソナルコンピュータ202、液晶表示装置本体204及びγ補正回路203を動作状態にする。そうすると、パーソナルコンピュータ202から、液晶パネル204bに印加する電圧に応じたテスト信号を発生させるためのテスト信号データ及びモード切替信号、ゲート制御信号等の制御指令信号が出力され、γ補正回路203へ入力される。このテスト信号データはA/D変換回路 AD_R, AD_G, AD_B が例えば8ビットの場合に表現できる数は0~256であるので、この範囲内の適宜

の数に決めている電圧レベルを発生させる内容となる。そして、このテスト信号データがγ補正回路203へ入力され、ラッチ回路 L_1 を介してラッチ回路 L_3 及びCPU 101へ入力される。

【0022】また制御指令信号をラインドライバLDを介してCPU 101へ入力する。これらの信号の入力によりCPU 101から例えばLレベルのモード切替信号P10が出力され、セレクト $SL_{R2}, SL_{G2}, SL_{B2}$ へ与えられる。それによりセレクト $SL_{R2}, SL_{G2}, SL_{B2}$ はラッチ回路 L_3 を選択するよう切替動作する。またCPU 101によりアドレスデコーダADDが制御され、アドレスデコーダADDからラッチ制御信号Y0が出力されてラッチ回路 L_3 へ与えられ、そのタイミングでラッチ回路 L_3 からテスト信号データによるテスト信号が発生する。このテスト信号がセレクト $SL_{R2} (SL_{G2}, SL_{B2})$ を介してD/A変換回路 $DA_{R2} (DA_{G2}, DA_{B2})$ へ入力され、D/A変換される。D/A変換したアナログ電圧は、出力端子 $100R_0, 100G_0, 100B_0$ を介して液晶表示装置本体204へ入力され、液晶パネル204bに印加される。

【0023】これにより液晶パネル204bは、その全面が印加電圧に応じた光透過率に変化する。輝度計201は液晶パネル204bの光透過率(輝度)を測定する。測定した光透過率の測定値をパーソナルコンピュータ202が取り込みメモリに書き込む。続いてパーソナルコンピュータ202によりテスト信号データを変更し、前述したと同様にラッチ回路 L_3 へ入力して、液晶パネル204bに印加する電圧を変更して液晶パネル204bの光透過率を変化させる。その光透過率を輝度計201で測定し、その測定値を前述したと同様にメモリに書き込む。同様の動作を繰り返して、液晶パネル204bの印加電圧を例えば黒レベルから白レベルまで順次変化させて、夫々の印加電圧に対応する光透過率を測定する。

【0024】このようにして黒レベルから白レベルまでの全ての光透過率を測定することにより、液晶パネル204bのγ特性が求まる。それによりパーソナルコンピュータ202はメモリに記憶している光透過率の測定値を読み出して、液晶パネル204bのγ特性であるそのγ特性の逆関数を演算して液晶パネル204bのγ特性を補正するγ補正データを算出する。このように算出したγ補正データをパーソナルコンピュータ202に一旦格納する。

【0025】ところで、例えば放送局から送信される映像信号は次式のようにしてγ補正されたγ特性となっている。

$$L = \{ (V + 0.1115) / 1.1115 \}^{(1/0.45)} \dots (1)$$

但し、 $V \geq 0.0913$ の場合

$$L = V / 4.0 \dots (2)$$

但し、 $V < 0.081$ の場合

(L: 白 100%に対する相対光透過率、V: 液晶パネルに印加する電圧の白100%に対する相対印加電圧)

【0026】そのため、γ補正してある映像信号の場合

は、 γ 補正してある映像信号の γ 特性についても補正する必要がある。そこで、パーソナルコンピュータ202により、 γ 補正してある映像信号の γ 特性の逆関数を演算し、演算した逆関数と、液晶パネルの γ 特性を補正する γ 補正データ、つまり液晶パネル204bの γ 特性の逆関数とを乗算して、 γ 補正してある映像信号の γ 特性を考慮した γ 補正データを算出する。

【0027】これにより、液晶パネルの γ 特性及び γ 補正してある映像信号の γ 特性を補正できる γ 補正データが得られる。このようにして算出した γ 補正データをパーソナルコンピュータ202に一旦格納する。

【0028】次に液晶表示装置本体204に設けているスイッチSWを例えばオフにして切替信号 S_{SL} をLレベルにしてEEPROM 105_R, 105_G, 105_Bを選択させる。その後、 γ 補正データを記憶した後にパーソナルコンピュータ202から出力される制御指令信号を γ 補正回路203へ入力し、CPU 101からアドレス信号及び書き込み信号#WRを出力させて、EEPROM 105_R, 105_G, 105_B、106_R, 106_G, 106_Bへ与える。ここでパーソナルコンピュータ202から、例えば γ 補正していない映像信号の γ 特性を考慮しない γ 補正データを読み出して γ 補正回路203へ入力し、その γ 補正データをEEPROM 105_R, 105_G, 105_Bへ書き込む。この γ 補正データの書き込みが終了した後、スイッチSWを切替えて切替信号 S_{SL} をHレベルにして、EEPROM 106_R, 106_G, 106_Bを選択させる。そしてパーソナルコンピュータ202から γ 補正してある映像信号の γ 特性を考慮した γ 補正データを読み出し、 γ 補正回路203へ入力して、EEPROM 106_R, 106_G, 106_Bへ書き込む。

【0029】これにより、 γ 補正していない映像信号の γ 特性を考慮しない γ 補正データと、 γ 補正してある映像信号の γ 特性を考慮した γ 補正データとが得られることになる。つまり、 γ 補正していない映像信号及び γ 補正してある映像信号のいずれであっても、映像信号の γ 補正を強調しない γ 補正データが得られる。

【0030】なお、本実施例ではパーソナルコンピュータ202からの γ 補正データをEEPROM 105_R, 105_G, 105_B及び106_R, 106_G, 106_Bに直接に各別に書き込んだが、SRAM 105_R, 105_G, 105_B及び106_R, 106_G, 106_Bへ各別に転送して書き込むこともできる。また γ 補正していない映像信号の γ 特性を考慮しない γ 補正データ及びその γ 特性を考慮した γ 補正データを、第1 γ 補正データ記憶手段105及び第2 γ 補正データ記憶手段106に分けて書き込んだが、例えば一方の γ 補正データ記憶手段を第1記憶領域と第2記憶領域とに区分して、 γ 特性を考慮しない γ 補正データを第1記憶領域に、 γ 特性を考慮した γ 補正データを第2記憶領域に書き込むようにしても同様の効果が得られる。

【0031】次に液晶表示装置本体204と γ 補正回路203とからなる液晶表示装置の動作を説明する。図4は画

像を表示する場合の液晶表示装置の構成図であり、液晶表示装置本体204及び γ 補正回路203の構成は、図1における液晶表示装置本体204及び γ 補正回路203と同様であり、 γ 補正回路203の構成は図2の γ 補正回路と同様である。

【0032】まず、第1 γ 補正データ記憶手段105には、 γ 補正していない映像信号の γ 特性を考慮しない γ 補正データを、第2 γ 補正データ記憶手段106には γ 補正してある映像信号の γ 特性を考慮した γ 補正データを前述した γ 特性補正方法により記憶させておく。いま、液晶表示装置本体204に γ 補正していない映像信号を入力して画像を表示させる場合は、液晶表示装置本体204に設けたスイッチSWをオフしておく。ここで液晶表示装置の電源を投入すると切替信号 S_{SL} がLレベルとなり第1 γ 補正データ記憶手段105のEEPROM 105_R, 105_G, 105_Bが選択される。

【0033】またCPU 101が制御動作を開始し、CPU 101からHレベルのモード切替信号P10、ゲート制御信号P16、読み出し信号#RD及び書き込み信号#WRが出力される。そしてゲート制御回路GCにゲート制御信号P16及び読み出し信号#RDが与えられると、ゲート制御回路GCからバストランシーバBTR_R, BTR_G, BTR_Bにゲート信号が与えられて、バストランシーバBTR_R (BTR_G, BTR_B)はEEPROM 105_R (105_G, 105_B)の γ 補正データをSRAM 105_R (105_G, 105_B)へ入力できる状態になる。

【0034】またEEPROM 105_R, 105_G, 105_Bにアドレス信号及び読み出し信号#RDが与えられ、アドレスデコードADDからのEEPROMセレクト信号Y1, Y2, Y3が与えられると、EEPROM 105_R (105_G, 105_B)から γ 補正していない映像信号の γ 特性を考慮しない γ 補正データが読み出されて、バストランシーバBTR_R (BTR_G, BTR_B)を通過してSRAM 105_R (105_G, 105_B)へ入力される。モード切替信号P10及びSRAMセレクト信号Y6がチップセレクト制御回路CS_R, CS_G, CS_Bへ入力されるとチップセレクト制御回路CS_R, CS_G, CS_Bから出力されるチップセレクト信号がSRAM 105_R, 105_G, 105_Bへ与えられ、また書き込み信号#WRがSRAM 105_R, 105_G, 105_Bへ与えられると、EEPROM 105_R, 105_G, 105_Bから与えられた補正データをSRAM 105_R, 105_G, 105_Bに書き込んで γ テーブル103に γ 補正データが設定される。

【0035】続いて、セレクトSL_{R1}, SL_{G1}, SL_{B1}及びSL_{R2}, SL_{G2}, SL_{B2}にHレベルのモード切替信号P10が与えられると、セレクトSL_{R1} (SL_{G1}, SL_{B1})はラッチ回路L_R (L_G, L_B)を選択し、セレクトSL_{R2} (SL_{G2}, SL_{B2})はSRAM 105_R (105_G, 105_B)を選択するよう切替動作する。そうすると、入力端子100R_i (100G_i, 100B_i)に入力された γ 補正していない映像信号をA/D変換し、ラッチ回路L_R (L_G, L_B)へ入力している映像信号は、セレクトSL_{R1} (SL_{G1}, SL_{B1})を通過してSRAM 105_R (105_G, 105_B)へ入力される。この映像信号の電圧レ

ベルがアドレス信号となり、それに応じてSRAM SM_R (SM_G , SM_B) に記憶させている γ 補正データにより映像信号が γ 補正される。

【0036】そしてモード切替信号P10 及び読み出し信号#RDが入力されたアウトプットイネーブル制御回路OE から出力されるアウトプットイネーブル信号がSRAM SM_R , SM_G , SM_B に与えられると γ 補正された映像信号を読み出す。読み出した映像信号はセレクト SL_{R2} , SL_{G2} , SL_{B2} を通ってD/A 変換回路 DA_R , DA_G , DA_B へ入力されD/A 変換される。D/A 変換したアナログの映像信号は出力端子 $100R_0$, $100G_0$, $100B_0$ を通って液晶表示装置本体204 の液晶パネル204bへ印加されて液晶パネルに画像を表示する。

【0037】このように γ 補正していない映像信号を、 γ 補正していない映像信号の γ 特性を考慮しない γ 補正データにより γ 補正するから、 γ 補正回路203 から出力する映像信号は、液晶パネルの γ 特性に応じて γ 補正され、映像信号の γ 補正が強調されることがない。

【0038】次に、 γ 補正してある映像信号を入力して画像を表示する場合は、液晶表示装置本体204 に設けているスイッチSWをオンにする。そうすると切替信号がHレベルとなり、第2 γ 補正データ記憶手段106 のEEPROM 106_R , 106_G , 106_B が選択された状態になる。そして前述したと同様にして、この場合にはEEPROM 106_R , 106_G , 106_B に記憶している γ 補正してある映像信号の γ 特性を考慮した γ 補正データがバストランシーバ BT R_R , BTR_G , BTR_B を通ってSRAM SM_R , SM_G , SM_B に与えられ書き込まれる。これにより、入力端子 $100R_i$ ($100G_i$, $100B_i$) へ入力された γ 補正してある映像信号をA/D 変換してラッチ回路 L_R (L_G , L_B) へ入力し、ラッチ回路 L_R (L_G , L_B) から出力される映像信号を、セレクト SL_{R1} (SL_{G1} , SL_{B1}) を通してSRAM SM_R (SM_G , SM_B) へ入力し、それに記憶させている γ 補正データにより γ 補正してある映像信号が γ 補正される。

【0039】そしてSRAM SM_R (SM_G , SM_B) から γ 補正してある映像信号の γ 特性を考慮した γ 補正データにより γ 補正された映像信号を読み出し、セレクト SL_{R2} (SL_{G2} , SL_{B2}) を通ってD/A 変換回路 DA_R (DA_G , DA_B) へ入力させる。そしてD/A 変換されたアナログの映像信号を出力端子 $100R_0$ ($100G_0$, $100B_0$) を通って液晶表示装置本体204 の液晶パネル204bに印加させて液晶パネル204bに画像を表示する。

【0040】このように入力端子 $100R_i$, $100G_i$, $100B_i$ へ入力された γ 補正してある映像信号を、 γ 補正してある映像信号の γ 特性を考慮した γ 補正データにより γ 補正されるから、出力端子 $100R_0$ ($100G_0$, $100B_0$) から出力される映像信号は、液晶パネルの γ 特性及び γ 補正してある映像信号の γ 特性がともに γ 補正さ

れて、映像信号の γ 補正が強調されることがない。これにより、 γ 補正していない映像信号及び γ 補正してある映像信号のいずれにも適正に対応して γ 補正をすることができる液晶表示装置が得られる。

【0041】

【発明の効果】以上詳述したように第1発明によれば、液晶パネルの光透過率を測定するときに、テスト信号発生ステップにより、液晶パネルに印加する電圧をテスト信号データにより順次変化させて、液晶パネルの光透過率の測定の自動化が可能になる。また γ 補正してある映像信号の γ 特性を考慮した γ 補正データを得ることができる。

【0042】第2発明によれば、 γ 補正していない映像信号の γ 特性を考慮しない γ 補正データと、 γ 補正してある映像信号の γ 特性を考慮した γ 補正データとを記憶でき、それらの γ 補正データを選択して γ 補正していない映像信号又は γ 補正してある映像信号を γ 補正できるようにしたからいずれの映像信号であっても、映像信号の γ 補正が強調されることがない液晶表示装置を提供できる、等の優れた効果を奏する。

【図面の簡単な説明】

【図1】液晶表示装置の γ 特性補正方法を実施する場合の構成図である。

【図2】 γ 補正回路の実回路を示すブロック図の半部である。

【図3】 γ 補正回路の実回路を示すブロック図の半部である。

【図4】液晶表示装置により画像表示する場合の構成図である。

【図5】従来の液晶表示装置の模式的ブロック図である。

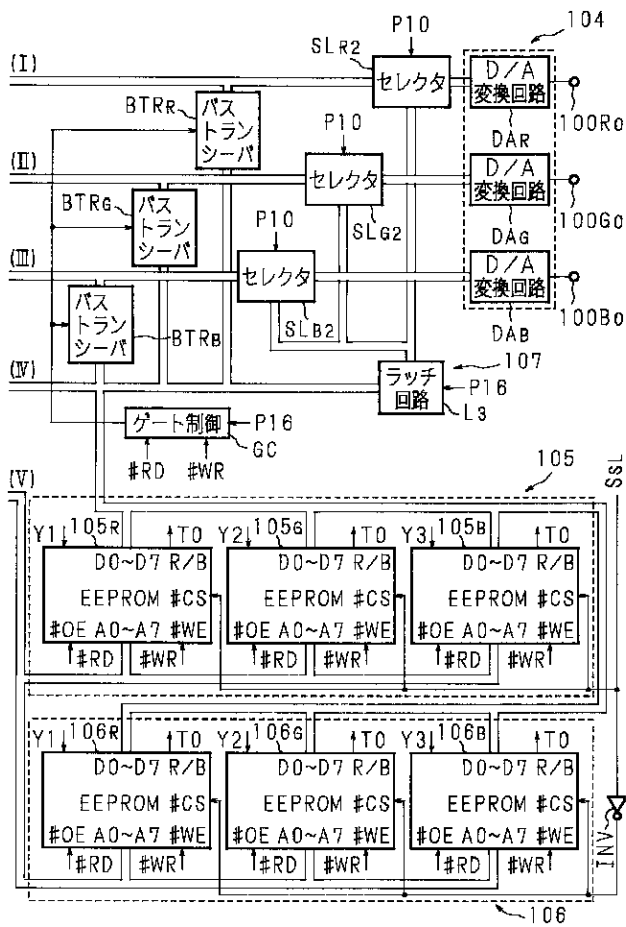
【符号の説明】

101	CPU
201	輝度計
202	パーソナルコンピュータ
203	γ 補正回路
204	液晶表示装置本体
204b	液晶パネル
$100R_i$, $100G_i$, $100B_i$	入力端子
105_R , 105_G , 105_B	EEPROM
106_R , 106_G , 106_B	EEPROM
AD_R , AD_G , AD_B	アナログ／デジタル変換回路
DA_R , DA_G , DA_B	デジタル／アナログ変換回路
SL_{R1} , SL_{G1} , SL_{B1}	セレクト
SL_{R2} , SL_{G2} , SL_{B2}	セレクト
$L_1 \sim L_3$	ラッチ回路
INV	インバータ
OE	アウトプットイネーブル制御回路
GC	ゲート制御回路

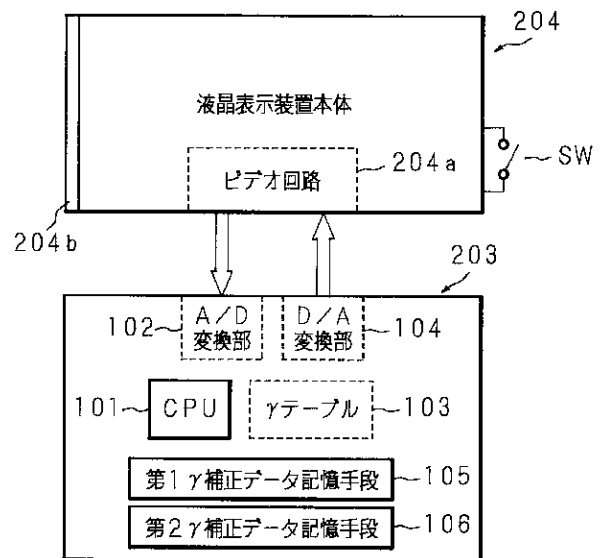
Figure 1 is a block diagram of a color calibration system. The system includes a luminance meter (201) connected to a personal computer (202). The personal computer (202) is connected to a liquid crystal display device (204) via a video circuit (204a). The liquid crystal display device (204) also includes a switch (SW) and a video circuit (204b). The personal computer (202) contains a CPU (101), an A/D converter (102), a D/A converter (104), a gamma table (103), and two gamma correction data storage units (105 and 106).

[illegible]

【図3】



【図4】



【図5】

