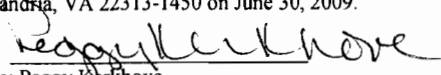


UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: INOUE
Attorney Docket: 20186.0012US01
Title: SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND
SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD

CERTIFICATE OF TRANSMISSION

I hereby certify that the papers listed below are being transmitted by EFS Web to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on June 30, 2009.

By: 
Name: Peggy Kerkhove

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

53148
CUSTOMER NUMBER

Sir:

The following papers are transmitted herewith:

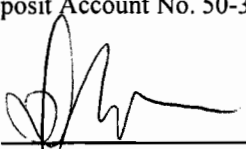
- ☒ Transmittal sheet containing Certificate of Transmission;
- ☒ Utility Patent Application including: Description - 20 pages; Claims - 2 pages; Abstract - 1 page; Drawings - 11 sheets (formal);
- ☒ Signed Combined Declaration and Power of Attorney;
- ☒ Application Data Sheet - 4 pages;
- ☒ Information Disclosure Statement, Form 1449, 4 references
- ☒ Please charge Deposit Account No. 50-3478 for the amount of \$1090 to cover the filing fee calculated below

CLAIMS AS FILED

Number of Claims Filed	No.	In Excess of	Extra	Rate		Fee
Total Claims	5	20	0	52.00	=	0.00
Independent Claims	2	3	0	220.00	=	0.00
Multiple Dependent Claims Fee					=	0.00
Basic Filing Fee					=	330.00
Search Fee					=	540.00
Examination Fee					=	220.00
Utility Application Size Fee	34	100	0	270.00	=	0.00
Total					=	1090.00

Please charge any additional fees or credit overpayment to Deposit Account No. 50-3478.

Hamre, Schumann, Mueller & Larson, P.C.
P.O. Box 2902, Minneapolis, MN 55402-2902
612.455-3800

By: 
Name: Douglas P. Mueller
Reg. No.: 30,300
Initials: DPM/pjk

(PTO TRANSMITTAL - NEW FILING)

BOE Ex. 1002
BOE v. Bishop Display
IPR2025-01331
Page 00001

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

Application Data Sheet 37 CFR 1.76		Attorney Docket Number	20186.12US01
		Application Number	
Title of Invention	SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD		
The application data sheet is part of the provisional or nonprovisional application for which it is being submitted. The following form contains the bibliographic data arranged in a format specified by the United States Patent and Trademark Office as outlined in 37 CFR 1.76. This document may be completed electronically and submitted to the Office in electronic format using the Electronic Filing System (EFS) or the document may be printed and included in a paper filed application.			

Secrecy Order 37 CFR 5.2

☐ Portions or all of the application associated with this Application Data Sheet may fall under a Secrecy Order pursuant to 37 CFR 5.2 (Paper filers only. Applications that fall under Secrecy Order may not be filed electronically.)

Applicant Information:

Applicant 1					Remove
Applicant Authority		☒ Inventor		☐ Legal Representative under 35 U.S.C. 117	☐ Party of Interest under 35 U.S.C. 118
Prefix	Given Name	Middle Name	Family Name	Suffix	
	Shuji		INOUE		
Residence Information (Select One) ☐ US Residency ☒ Non US Residency ☐ Active US Military Service					
City	Okayama	Country Of Residenceⁱ	JP		
Citizenship under 37 CFR 1.41(b)ⁱ		JP			
Mailing Address of Applicant:					
Address 1	c/o Panasonic Corporation				
Address 2	1006, Oaza Kadoma				
City	Kadoma-shi, Osaka	State/Province			
Postal Code	571-8501	Countryⁱ	JP		
All Inventors Must Be Listed - Additional Inventor Information blocks may be generated within this form by selecting the Add button.					
Add					

Correspondence Information:

Enter either Customer Number or complete the Correspondence Information section below. For further information see 37 CFR 1.33(a).			
☐ An Address is being provided for the correspondence Information of this application.			
Customer Number	53148		
Email Address		Add Email	Remove Email

Application Information:

Title of the Invention	SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD		
Attorney Docket Number	20186.12US01	Small Entity Status Claimed ☐	
Application Type	Nonprovisional		
Subject Matter	Utility		
Suggested Class (if any)		Sub Class (if any)	
Suggested Technology Center (if any)			
Total Number of Drawing Sheets (if any)	11	Suggested Figure for Publication (if any)	

Application Data Sheet 37 CFR 1.76		Attorney Docket Number	20186.12US01
		Application Number	
Title of Invention	SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD		

Publication Information:

☐	Request Early Publication (Fee required at time of Request 37 CFR 1.219)
☐	Request Not to Publish. I hereby request that the attached application not be published under 35 U.S.C. 122(b) and certify that the invention disclosed in the attached application has not and will not be the subject of an application filed in another country, or under a multilateral international agreement, that requires publication at eighteen months after filing.

Representative Information:

Representative information should be provided for all practitioners having a power of attorney in the application. Providing this information in the Application Data Sheet does not constitute a power of attorney in the application (see 37 CFR 1.32). Enter either Customer Number or complete the Representative Name section below. If both sections are completed the Customer Number will be used for the Representative Information during processing.			
Please Select One:	☒ Customer Number	☐ US Patent Practitioner	☐ Limited Recognition (37 CFR 11.9)
Customer Number	53148		

Domestic Benefit/National Stage Information:

This section allows for the applicant to either claim benefit under 35 U.S.C. 119(e), 120, 121, or 365(c) or indicate National Stage entry from a PCT application. Providing this information in the application data sheet constitutes the specific reference required by 35 U.S.C. 119(e) or 120, and 37 CFR 1.78(a)(2) or CFR 1.78(a)(4), and need not otherwise be made part of the specification.			
Prior Application Status		Remove	
Application Number	Continuity Type	Prior Application Number	Filing Date (YYYY-MM-DD)
Additional Domestic Benefit/National Stage Data may be generated within this form by selecting the Add button.			Add

Foreign Priority Information:

This section allows for the applicant to claim benefit of foreign priority and to identify any prior foreign application for which priority is not claimed. Providing this information in the application data sheet constitutes the claim for priority as required by 35 U.S.C. 119(b) and 37 CFR 1.55(a).			
			Remove
Application Number	Country ⁱ	Parent Filing Date (YYYY-MM-DD)	Priority Claimed
2008-175070	JP	2008-07-03	☒ Yes ☐ No
Additional Foreign Priority Data may be generated within this form by selecting the Add button.			Add

Assignee Information:

Providing this information in the application data sheet does not substitute for compliance with any requirement of part 3 of Title 37 of the CFR to have an assignment recorded in the Office.	
Assignee 1	Remove

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

Application Data Sheet 37 CFR 1.76		Attorney Docket Number	20186.12US01
		Application Number	
Title of Invention	SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD		

If the Assignee is an Organization check here. ☒			
Organization Name	Panasonic Corporation		
Mailing Address Information:			
Address 1	1006, Oaza Kadoma		
Address 2			
City	Kadoma-shi, Osaka	State/Province	
Country ⁱ	JP	Postal Code	571-8501
Phone Number		Fax Number	
Email Address			
Additional Assignee Data may be generated within this form by selecting the Add button. Add			

Signature:

A signature of the applicant or representative is required in accordance with 37 CFR 1.33 and 10.18. Please see 37 CFR 1.4(d) for the form of the signature.					
Signature	/Douglas P. Mueller/			Date (YYYY-MM-DD)	2009-07-01
First Name	Douglas P.	Last Name	Mueller	Registration Number	30300

This collection of information is required by 37 CFR 1.76. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 23 minutes to complete, including gathering, preparing, and submitting the completed application data sheet form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. **SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.**

Privacy Act Statement

The Privacy Act of 1974 (P.L. 93-579) requires that you be given certain information in connection with your submission of the attached form related to a patent application or patent. Accordingly, pursuant to the requirements of the Act, please be advised that: (1) the general authority for the collection of this information is 35 U.S.C. 2(b)(2); (2) furnishing of the information solicited is voluntary; and (3) the principal purpose for which the information is used by the U.S. Patent and Trademark Office is to process and/or examine your submission related to a patent application or patent. If you do not furnish the requested information, the U.S. Patent and Trademark Office may not be able to process and/or examine your submission, which may result in termination of proceedings or abandonment of the application or expiration of the patent.

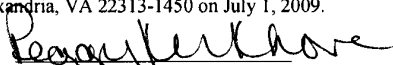
The information provided by you in this form will be subject to the following routine uses:

1. The information on this form will be treated confidentially to the extent allowed under the Freedom of Information Act (5 U.S.C. 552) and the Privacy Act (5 U.S.C. 552a). Records from this system of records may be disclosed to the Department of Justice to determine whether the Freedom of Information Act requires disclosure of these records.
2. A record from this system of records may be disclosed, as a routine use, in the course of presenting evidence to a court, magistrate, or administrative tribunal, including disclosures to opposing counsel in the course of settlement negotiations.
3. A record in this system of records may be disclosed, as a routine use, to a Member of Congress submitting a request involving an individual, to whom the record pertains, when the individual has requested assistance from the Member with respect to the subject matter of the record.
4. A record in this system of records may be disclosed, as a routine use, to a contractor of the Agency having need for the information in order to perform a contract. Recipients of information shall be required to comply with the requirements of the Privacy Act of 1974, as amended, pursuant to 5 U.S.C. 552a(m).
5. A record related to an International Application filed under the Patent Cooperation Treaty in this system of records may be disclosed, as a routine use, to the International Bureau of the World Intellectual Property Organization, pursuant to the Patent Cooperation Treaty.
6. A record in this system of records may be disclosed, as a routine use, to another federal agency for purposes of National Security review (35 U.S.C. 181) and for review pursuant to the Atomic Energy Act (42 U.S.C. 218(c)).
7. A record from this system of records may be disclosed, as a routine use, to the Administrator, General Services, or his/her designee, during an inspection of records conducted by GSA as part of that agency's responsibility to recommend improvements in records management practices and programs, under authority of 44 U.S.C. 2904 and 2906. Such disclosure shall be made in accordance with the GSA regulations governing inspection of records for this purpose, and any other relevant (i.e., GSA or Commerce) directive. Such disclosure shall not be used to make determinations about individuals.
8. A record from this system of records may be disclosed, as a routine use, to the public after either publication of the application pursuant to 35 U.S.C. 122(b) or issuance of a patent pursuant to 35 U.S.C. 151. Further, a record may be disclosed, subject to the limitations of 37 CFR 1.14, as a routine use, to the public if the record was filed in an application which became abandoned or in which the proceedings were terminated and which application is referenced by either a published application, an application open to public inspections or an issued patent.
9. A record from this system of records may be disclosed, as a routine use, to a Federal, State, or local law enforcement agency, if the USPTO becomes aware of a violation or potential violation of law or regulation.

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: INOUE
Docket: 20186.0012US01
Filed: Herewith
Title: SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND
SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD

CERTIFICATE OF TRANSMISSION
I hereby certify that the papers listed below are being transmitted by EFS Web to: Commissioner for Patents, P.O. Box 1450,
Alexandria, VA 22313-1450 on July 1, 2009.

By: 
Name: Peggy Kerkhove

INFORMATION DISCLOSURE STATEMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

With regard to the above-identified application, the items of information listed on the enclosed Form SB08 are brought to the attention of the Examiner. Copies of any foreign patent documents or "Other Documents" are enclosed.

A concise explanation of the relevance of each non-English language document or other information is as follows (37 C.F.R. §(a)(3)):

English abstracts have been included for the cited Japanese references.

In accordance with the provisions of 37 C.F.R. §1.97, this statement is being filed (CHECK ONE):

- ☒ (1) within three (3) months of the Filing Date, before the mailing date of a First Office Action on the merits, or before the mailing date of a First Office Action on the merits after the filing of a request for continued examination under 37 C.F.R. §1.114; or
- ☐ (2) after the period defined in (1) but before the mailing date of a Final Rejection or Notice of Allowance, and
- ☐ the requisite Statement is below, OR
- ☐ the requisite fee of \$180.00 under Rule 1.17(p) is included herein, or

- ☐ (3) after the mailing date of a Final Rejection or Notice of Allowance but on or before the payment of the Issue Fee, AND the requisite Statement is below AND the requisite fee of \$180.00 under Rule 1.17(p) is included herein.

STATEMENT

Applicants hereby state that:

- ☐ Each item of information contained in the Information Disclosure Statement was first cited in a communication from a foreign patent office in a counterpart application or by the USPTO in a related application not more than three months prior to the filing date of the Information Disclosure Statement

- ☐ If this box is checked, Applicant provides the following:

Certification Under 37 C.F.R. §1.704(d)

In accordance with 37 C.F.R. §1.704(d), the undersigned hereby certifies that each item listed on the enclosed Form SB08 was first cited in a communication from a foreign patent office in a counterpart application, and that this communication was not received by any individual designated in 37 C.F.R. §1.56(c) more than thirty (30) days prior to the filing of this Information Disclosure Statement.

- ☐ The Examiner is hereby advised of the following co-pending U.S. applications. A copy of each U.S. patent application publication (if published) or application (if not published) is enclosed.

Application No.

Filing Date

Group

No representation is made that a reference is "prior art" within the meaning of 35 U.S.C. §§ 102 and 103 and Applicants reserve the right, pursuant to 37 C.F.R. § 1.131 or otherwise, to establish that the reference(s) are not "prior art." Moreover, Applicants do not represent that a reference has been thoroughly reviewed or that any relevance of any portion of a reference is intended.

Consideration of the items listed is respectfully requested. Pursuant to the provisions of M.P.E.P. 609, it is requested that the Examiner return a copy of the attached Form SB08, marked as being considered and initialed by the Examiner, to the undersigned with the next official communication.

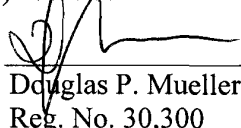
FEE AUTHORIZATION

Should any fee associated with the submission of this paper not be attached hereto as a check, the Commissioner is authorized to charge the missing fee to our Deposit Account, No. 50-3478. Any overpayments should be credited to said Deposit Account.

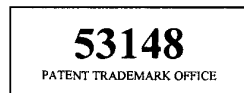
Respectfully submitted,

HAMRE, SCHUMANN, MUELLER &
LARSON, P.C.
P.O. Box 2902
Minneapolis, MN 55402
(612) 455-3800

Dated: July 1, 2009

By: 
Douglas P. Mueller
Reg. No. 30,300

DPM/pjk

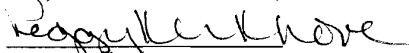


UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: INOUE
Attorney Docket: 20186.0012US01
Title: SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND
SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD

CERTIFICATE OF TRANSMISSION

I hereby certify that the papers listed below are being transmitted by EFS Web to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on June 30, 2009.

By: 

Name: Peggy Kerkhove

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

53148

CUSTOMER NUMBER

Sir:

The following papers are transmitted herewith:

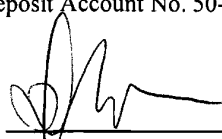
- ☒ Transmittal sheet containing Certificate of Transmission;
- ☒ Utility Patent Application including: Description - 20 pages; Claims - 2 pages; Abstract - 1 page; Drawings - 11 sheets (formal);
- ☒ Signed Combined Declaration and Power of Attorney;
- ☒ Application Data Sheet - 4 pages;
- ☒ Information Disclosure Statement, Form 1449, 4 references
- ☒ Please charge Deposit Account No. 50-3478 for the amount of \$1090 to cover the filing fee calculated below

CLAIMS AS FILED

Number of Claims Filed	No.	In Excess of	Extra	Rate	Fee
Total Claims	5	20	0	52.00	= 0.00
Independent Claims	2	3	0	220.00	= 0.00
Multiple Dependent Claims Fee					= 0.00
Basic Filing Fee					= 330.00
Search Fee					= 540.00
Examination Fee					= 220.00
Utility Application Size Fee	34	100	0	270.00	= 0.00
Total					= 1090.00

Please charge any additional fees or credit overpayment to Deposit Account No. 50-3478.

Hamre, Schumann, Mueller & Larson, P.C.
P.O. Box 2902, Minneapolis, MN 55402-2902
612.455-3800

By: 

Name: Douglas P. Mueller
Reg. No.: 30,300
Initials: DPM/pjk

(PTO TRANSMITTAL - NEW FILING)

FORM SB08* INFORMATION DISCLOSURE STATEMENT IN AN APPLICATION (Use several sheets if necessary)	Docket Number: 20186.0012US01	Application Number: Unknown
	Applicant: INOUE	
	Filing Date: Herewith	Group Art Unit: Unknown

[illegible]

53148

Customer Number

EXAMINER	DATE CONSIDERED
EXAMINER: Initial if reference considered, whether or not citation is in conformance with MPEP 609; draw line through citation if not in conformance and not considered. Include copy of this form for next communication to the Applicant.	

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2006-187187

(43)Date of publication of application : 13.07.2006

(51)Int.Cl.

H02M 3/00 (2006. 01)
G05F 1/56 (2006. 01)
G05F 3/24 (2006. 01)
H01L 33/00 (2006. 01)
H02M 3/07 (2006. 01)
H05B 37/02 (2006. 01)

(21)Application number : 2005-143522

(71)Applicant : ROHM CO LTD

(22)Date of filing : 17.05.2005

(72)Inventor : YAMAMOTO ISAO
ITO TOMOMASA

(30)Priority

Priority number : 2004350871

Priority date : 03.12.2004

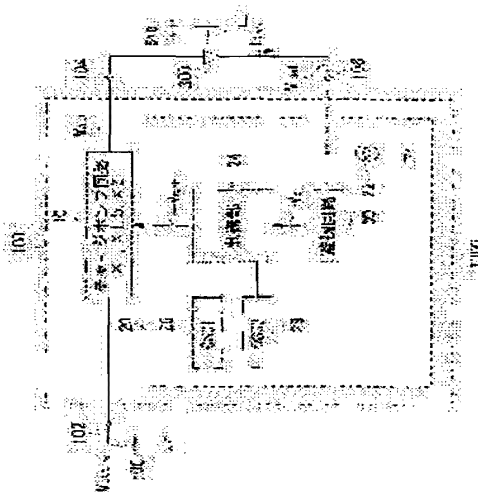
Priority country : JP

(54) POWER SUPPLY AND LIGHT-EMITTING DEVICE USING THE SAME, ELECTRONIC APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a power supply for properly setting the drive voltage of a load circuit, and enabling more efficient operation.

SOLUTION: In the power supply 100 for implementing a constant-current drive of a light emitting diode 300 as the load circuit, a constant-current circuit 22 is provided on a drive path of the load circuit. A charge pump circuit 10 as a voltage generating circuit outputs a drive voltage to the light-emitting diode 300. A monitor circuit 30 monitors the voltage across the constant current circuit 22. The monitor circuit 30 includes a voltage source for generating threshold voltage for tracking fluctuations of the voltage for stably operating the constant-current circuit 22, compares the voltage across the constant-current circuit with the threshold voltage generated from the voltage source, and outputs a comparison result Vs to a control section 24. The control section 24 controls the charge pump circuit 10, based on the output from a monitor circuit 30.



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-187187

(P2006-187187A)

(43) 公開日 平成18年7月13日(2006.7.13)

(51) Int.Cl.	F 1	テーマコード (参考)
HO2M 3/00 (2006.01)	HO2M 3/00 J	3K073
GO5F 1/56 (2006.01)	GO5F 1/56 31OT	5F041
GO5F 3/24 (2006.01)	GO5F 1/56 31OU	5H420
HO1L 33/00 (2006.01)	GO5F 3/24 A	5H430
HO2M 3/07 (2006.01)	HO1L 33/00 J	5H730
審査請求 有 請求項の数 15 O L (全 23 頁) 最終頁に続く		

(21) 出願番号	特願2005-143522 (P2005-143522)	(71) 出願人	000116024
(22) 出願日	平成17年5月17日 (2005.5.17)		ローム株式会社
(31) 優先権主張番号	特願2004-350871 (P2004-350871)	(74) 代理人	京都府京都市右京区西院溝崎町21番地 100105924
(32) 優先日	平成16年12月3日 (2004.12.3)		弁理士 森下 賢樹
(33) 優先権主張国	日本国 (JP)	(72) 発明者	山本 聡 京都府京都市右京区西院溝崎町21番地 ローム株式会社内
		(72) 発明者	伊藤 智将 京都府京都市右京区西院溝崎町21番地 ローム株式会社内
		Fターム (参考)	3K073 AA43 BA09 CF01 CF10 CG01 CJ17 CM02 5F041 AA03 BB02 BB03 BB06 BB10 5H420 NB02 NB25 NC02 NC23 最終頁に続く

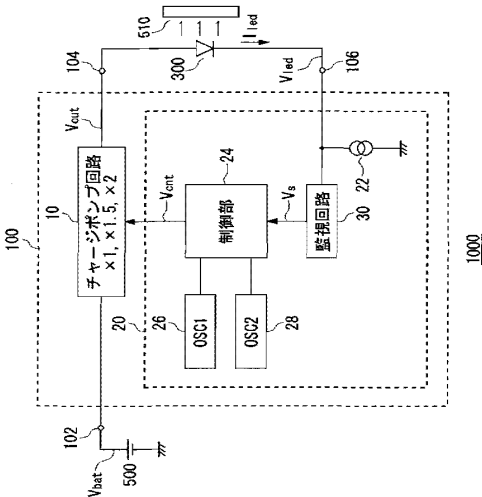
(54) 【発明の名称】 電源装置およびそれを用いた発光装置、電子機器

(57) 【要約】

【課題】 負荷回路の駆動電圧を適切に設定し、より高効率動作が可能な電源装置を提供する。

【解決手段】 負荷回路である発光ダイオード300を定電流駆動するための電源装置100において、定電流回路22は、負荷回路の駆動経路上に設けられる。電圧生成回路であるチャージポンプ回路10は、発光ダイオード300に駆動電圧を出力する。監視回路30は、定電流回路22の両端の電圧を監視する。この監視回路30は、定電流回路22が安定に動作可能な電圧の変動に追従したしきい値電圧を生成する電圧源を含み、定電流回路の両端の電圧と、電圧源により生成されるしきい値電圧を比較し、比較結果Vsを制御部24へと出力する。制御部24は、監視回路30の出力にもとづきチャージポンプ回路10を制御する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

負荷回路を定電流駆動するための電源装置であって、
前記負荷回路の駆動経路上に設けられた定電流回路と、
前記負荷回路に駆動電圧を出力する電圧生成回路と、
前記定電流回路の両端の電圧を監視する監視回路と、
前記電圧生成回路から出力される駆動電圧を制御する制御部と、を備え、
前記監視回路は、前記定電流回路が安定に動作可能な電圧の変動に追従したしきい値電圧を生成するしきい値電圧源を含み、前記定電流回路の両端の電圧と、前記しきい値電圧源により生成されるしきい値電圧を比較した結果を前記制御部へと出力し、
前記制御部は、前記監視回路の出力にもとづき前記電圧生成回路を制御することを特徴とする電源装置。

10

【請求項 2】

前記定電流回路は、
駆動対象の負荷回路が接続される電流出力端子と、
所定の基準電圧が第 1 の入力端子に印加された演算増幅器と、
前記演算増幅器の出力電圧が制御端子に印加され、一端が前記電流出力端子に接続された第 1 トランジスタと、
前記第 1 トランジスタの他端に接続され、一端に所定の固定電圧が印加された第 1 抵抗と、
前記第 1 トランジスタと前記第 1 抵抗の接続点の電位を前記演算増幅器の第 2 の入力端子に帰還する帰還経路と、を含み、
前記しきい値電圧源は、
所定の定電流を出力する定電流源と、
前記定電流源から出力される定電流の経路上に直列に設けられた第 2 トランジスタと、
一端に前記固定電圧が印加され、他端に前記第 2 トランジスタが接続された第 2 抵抗と、
を含み、前記第 2 トランジスタと前記定電流源の接続点の電圧を前記しきい値電圧として出力することを特徴とする請求項 1 に記載の電源装置。

20

【請求項 3】

半導体集積回路上において、前記第 2 トランジスタと前記第 1 トランジスタ、および前記第 2 抵抗と前記第 1 抵抗はそれぞれペアリングして形成されることを特徴とする請求項 2 に記載の電源装置。

30

【請求項 4】

前記定電流源から出力される前記定電流は、前記第 2 トランジスタが定電流領域で動作する範囲に設定されることを特徴とする請求項 2 に記載の電源装置。

【請求項 5】

前記監視回路は、
前記定電流回路の両端の電圧と、前記しきい値電圧源により生成される前記しきい値電圧とを比較する電圧比較器と、
前記電圧比較器のオフセット電圧を調節するオフセット電圧調節回路と、を含むことを特徴とする請求項 2 に記載の電源装置。

40

【請求項 6】

前記定電流回路は、
前記定電流源から出力される定電流に応じた基準電流の経路上に設けられ、一端に前記固定電圧が印加された基準抵抗をさらに含み、当該基準抵抗の他端に現れる電圧を前記基準電圧として前記演算増幅器の第 1 の入力端子に印加することを特徴とする請求項 2 に記載の電源装置。

【請求項 7】

半導体集積回路上において、前記基準抵抗は、前記第 1、第 2 抵抗とペアリングして形

50

成されることを特徴とする請求項 6 に記載の電源装置。

【請求項 8】

前記オフセット電圧調節回路は、前記電圧比較器の差動電流を調節することを特徴とする請求項 5 に記載の電源装置。

【請求項 9】

前記オフセット電圧調節回路は、
前記電圧比較器の差動対に供給すべきテール電流を生成する主電流源と、
第 1 可変電流を生成し、前記差動対により生成される一方の差動電流を変化させる第 1 可変電流源と、
第 2 可変電流を生成し、前記差動対により生成される他方の差動電流を変化させる第 2 可変電流源と、
を含むことを特徴とする請求項 8 に記載の電源装置。 10

【請求項 10】

前記電圧生成回路は複数の昇圧率が切り替え可能なチャージポンプ回路であって、前記制御部は、前記監視回路の電圧比較結果にもとづいて前記チャージポンプ回路の昇圧率を切り替えることを特徴とする請求項 1 に記載の電源装置。

【請求項 11】

前記電圧生成回路はスイッチングレギュレータ回路であって、
前記制御部は、前記監視回路において前記定電流回路の両端の電圧と、前記しきい値電圧が等しくなるように前記スイッチングレギュレータ回路のスイッチング動作を制御することを特徴とする請求項 1 に記載の電源装置。 20

【請求項 12】

前記定電流回路と、前記監視回路と、前記制御部とは、ひとつの半導体基板上に一体集積化されることを特徴とする請求項 1 に記載の電源装置。

【請求項 13】

前記負荷回路は発光ダイオードであって、
前記定電流回路は、前記発光ダイオードのカソード端子に接続され、前記監視回路は、前記発光ダイオードのカソード端子の電圧を監視することを特徴とする請求項 1 から 12 のいずれかに記載の電源装置。

【請求項 14】

発光ダイオードと、
前記発光ダイオードを定電流駆動するための請求項 1 から 12 のいずれかに記載の電源装置と、
を備えることを特徴とする発光装置。 30

【請求項 15】

液晶パネルと、
前記液晶パネルのバックライトとして設けられる請求項 14 に記載の発光装置と、
を備えること特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電源装置に関する。

【背景技術】

【0002】

近年の携帯電話、PDA (Personal Digital Assistance) 等の小型情報端末においては、例えば液晶のバックライトに用いられる発光ダイオード (Light Emitting Diode、以下LEDともいう) などのように電池の出力電圧よりも高い電圧を必要とするデバイスが存在する。これらの小型情報端末では、Liイオン電池が多く用いられ、その出力電圧は通常 3.5 V 程度であり、満充電時においても 4.2 V 程度であるが、LEDはその駆動電圧として電池電圧よりも高い電圧を 50

必要とする。このように、電池電圧よりも高い電圧が必要とされる場合には、チャージポンプ回路などを用いた昇圧型の電源装置を用いて電池電圧を昇圧し、LEDなどの負荷回路を駆動するために必要な電圧を得ている。

【0003】

このような電源装置により、LEDを駆動する際には、LEDの駆動経路上に定電流回路を接続して、LEDに流れる電流を一定に保つことによってその発光輝度の制御の安定化を図っている（特許文献1参照）。

【0004】

LEDのカソード端子に接続された定電流回路を安定に動作させるためには、定電流回路を構成するトランジスタが定電流領域で動作する必要がある。ここでトランジスタの定電流領域とは、バイポーラトランジスタでは活性領域を、電界効果トランジスタ（以下、FETという）では飽和領域をいう。定電流回路を構成するトランジスタは、LEDのカソード端子と接地端子間に直列に設けられており、このトランジスタが定電流領域で動作するためには、LEDのカソード端子が一定電圧以上に保たれている必要がある。以下、定電流回路が安定動作可能な電圧を単に安定動作電圧という。

【0005】

ここでLEDを駆動する電源装置において、昇圧率が切り替え可能なチャージポンプ回路を用いる場合を考える（特許文献2参照）。チャージポンプ回路に入力される電池電圧が低下してくると、チャージポンプ回路の出力電圧、すなわちLEDのアノード端子の電圧も降下する。それに伴い、LEDのアノード端子の電圧から順方向電圧 V_f だけ降下したLEDのカソード端子の電圧も低下するため、定電流回路を安定に動作させるとができなくなる。したがって、この場合には、LEDのカソード端子の電圧をモニタし、所定の安定動作電圧より低くならないように、チャージポンプ回路の昇圧率を切り替えることによって、定電流回路を安定に動作させることができる。

【特許文献1】特開2004-22929号公報

【特許文献2】特開平6-78527号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

上述のように、LEDのカソード端子の電圧をモニタしてチャージポンプ回路の昇圧率を切り替える場合、定電流回路の安定動作電圧に対応したしきい値電圧を設定し、カソード端子の電圧が、このしきい値電圧よりも高くなるように制御する必要がある。

【0007】

ところが、定電流回路を構成するトランジスタや抵抗は半導体製造プロセスのばらつきや温度によって素子の特性が変動するため、定電流回路の安定動作電圧もそれに伴い変動する。そのため、プロセスばらつきや温度特性を考慮して、しきい値電圧を高く設定しておく必要がある。たとえば、定電流回路の安定動作電圧が、設計値の0.3Vを中心として最大で±0.1Vの範囲で変動する場合には、マージンを確保し、0.4V以上の電圧をしきい値電圧として設定することになる。

【0008】

ここで、しきい値電圧を0.4Vに設定しておいた場合に、定電流回路の安定動作電圧がプロセスばらつきによって0.2Vとなった場合には、本来0.2V以上で安定化すればよいはずのカソード端子の電圧を0.4V以上に安定化することになる。つまり、カソード端子の電圧が0.2V以下となったときに昇圧率を上げればよいところ、0.4V以下になった時点で昇圧率を上げる必要がある。

【0009】

チャージポンプ回路の効率は、昇圧率が高いほど悪化するため、上述のように、定電流回路を安定に動作させるためのしきい値電圧にマージンを設定すると、回路全体の効率が悪化することになる。

【0010】

本発明はこうした課題に鑑みてなされたものであり、その目的は、負荷回路の駆動電圧を適切に設定し、より高効率動作が可能な電源装置の提供にある。

【課題を解決するための手段】

【0011】

本発明のある態様は電源装置に関する。この電源装置は、負荷回路を定電流駆動するための電源装置であって、負荷回路の駆動経路上に設けられた定電流回路と、負荷回路に駆動電圧を出力する電圧生成回路と、定電流回路の両端の電圧を監視する監視回路と、電圧生成回路から出力される駆動電圧を制御する制御部と、を備える。監視回路は、定電流回路が安定に動作可能な電圧の変動に追従したしきい値電圧を生成するしきい値電圧源を含み、定電流回路の両端の電圧と、しきい値電圧源により生成されるしきい値電圧を比較した結果を制御部へと出力し、制御部は、監視回路の出力にもとづき電圧生成回路を制御する。

10

【0012】

この態様によれば、定電流回路を構成するトランジスタ、抵抗の素子特性が半導体製造プロセスのばらつきや温度変動によって変動し、それにもとない定電流回路の安定動作電圧が変動した場合に、その変動に追従したしきい値電圧にもとづいて電圧生成回路を制御することにより、適切な駆動電圧を出力することができる。

【0013】

定電流回路は、駆動対象の負荷回路が接続される電流出力端子と、所定の基準電圧が第1の入力端子に印加された演算増幅器と、演算増幅器の出力電圧が制御端子に印加され、一端が前記電流出力端子に接続された第1トランジスタと、第1トランジスタの他端に接続され、一端に所定の固定電圧が印加された第1抵抗と、第1トランジスタと第1抵抗の接続点の電位を演算増幅器の第2の入力端子に帰還する帰還経路と、を含み、しきい値電圧源は、所定の定電流を出力する定電流源と、定電流源から出力される定電流の経路上に直列に設けられた第2トランジスタと、一端に固定電圧が印加され、他端に第2トランジスタが接続された第2抵抗と、を含み、第2トランジスタと定電流源の接続点の電圧をしきい値電圧として出力してもよい。

20

【0014】

しきい値電圧を生成するしきい値電圧源と、定電流回路の主要部を同様の構成とすることによって、定電流回路の第1抵抗、第1トランジスタの特性の変動すると、しきい値電圧源から出力されるしきい値電圧も、この変動に合わせて変化するため、電圧生成回路を適切に制御することができる。

30

【0015】

半導体集積回路において、第2トランジスタと第1トランジスタ、および第2抵抗と第1抵抗はそれぞれペアリングして形成してもよい。

しきい値電圧を生成する電圧源と定電流回路とで、互いに対応する素子同士をペアリングして形成することにより、対応する素子の特性変動をそろえることができ、より適切なしきい値電圧の生成を行うことができる。

【0016】

定電流源から出力される定電流は、第2トランジスタが定電流領域で動作する範囲に設定されてもよい。

40

【0017】

監視回路は、定電流回路の両端の電圧と、電圧源により生成されるしきい値電圧とを比較する電圧比較器と、電圧比較器のオフセット電圧を調節するオフセット電圧調節回路と、を含んでもよい。この場合、電圧比較器のオフセット電圧を調節することにより、定電流回路の安定動作電圧と、しきい値電圧との誤差電圧をキャンセルすることができる。

【0018】

定電流回路は、定電流源から出力される定電流に応じた基準電流の経路上に設けられ、一端に固定電圧が印加された基準抵抗をさらに含み、当該基準抵抗の他端に現れる電圧を基準電圧として演算増幅器の第1の入力端子に印加してもよい。この場合、定電流源から

50

出力される定電流が変動すると、定電流回路により生成される電流と、しきい値電圧とが同時に変動するため、誤差をキャンセルすることができる。

【0019】

オフセット電圧調節回路は、電圧比較器の差動電流を調節してもよい。電圧比較器の差動電流を増減させることにより、オフセット電圧を正方向、負方向の両方にシフトさせることができるため、より正確にしきい値電圧を調節することができる。

また、オフセット電圧調節回路は、電圧比較器の差動対に供給すべきテール電流を生成する主電流源と、第1可変電流を生成し、差動対により生成される一方の差動電流を変化させる第1可変電流源と、第2可変電流を生成し、差動対により生成される他方の差動電流を変化させる第2可変電流源と、を含んでもよい。

10

【0020】

オフセット電圧調節回路の主電流源、第1、第2可変電流源は、第2の定電流源と、この定電流源により生成される定電流を複製するミラー比が調節可能なカレントミラー回路と、を含んで一体に構成され、カレントミラーにより複製された電流を、テール電流、第1可変電流、第2可変電流として電圧比較器に出力してもよい。

この場合、配線やヒューズのトリミングにより、カレントミラー回路のミラー比を調節することにより、テール電流に対する第1、第2可変電流の比率を変化させることができ、電圧比較器のオフセット電圧を好適に調節することができる。さらに、3つの電流は、ひとつの定電流にもとづき生成されるため、相対的なばらつきを小さく抑えることができる。

20

【0021】

オフセット電圧調節回路は、電圧比較器の差動対を構成するトランジスタと並列に設けられた複数の調節用トランジスタと、調節用トランジスタそれぞれの電流経路上に設けられたトリミング可能なヒューズと、を含んでもよい。また、オフセット電圧調節回路は、電圧比較器の差動対に接続されるカレントミラー負荷を構成するトランジスタと並列に設けられた複数の調節用トランジスタと、調節用トランジスタそれぞれの電流経路上に設けられたトリミング可能なヒューズと、を含んでもよい。

調節用トランジスタを用いて、差動対やカレントミラー負荷のトランジスタサイズを微調節することにより、電圧比較器のオフセット電圧を調節することができる。

【0022】

30

電圧生成回路は複数の昇圧率が切り替え可能なチャージポンプ回路であって、制御部は、監視回路の電圧比較結果にもとづいてチャージポンプ回路の昇圧率を切り替えてもよい。また、電圧生成回路はスイッチングレギュレータ回路であって、制御部は、監視回路において定電流回路の両端の電圧と、しきい値電圧が等しくなるようにスイッチングレギュレータ回路のスイッチング動作を制御してもよい。

【0023】

負荷回路は発光ダイオードであって、定電流回路は、発光ダイオードのカソード端子に接続され、監視回路は、発光ダイオードのカソード端子の電圧を監視してもよい。この場合、効率よく発光ダイオードを定電流駆動することができる。

【0024】

40

本発明の別の態様は、発光装置である。この発光装置は、発光ダイオードと、発光ダイオードを定電流駆動するための上述の電源装置と、を備える。この態様によれば、発光ダイオードを高効率に定電流駆動ことができ、電池の寿命を延ばすことができる。

【0025】

なお、以上の構成要素の任意の組合せや本発明の構成要素や表現を方法、装置、システムなどの間で相互に置換したものもまた、本発明の態様として有効である。

【発明の効果】

【0026】

本発明に係る電源装置によれば、負荷回路の駆動電圧を適切に設定することができる。

【発明を実施するための最良の形態】

50

【0027】

図1は、本発明の実施の形態に係る発光装置1000を示す。以降の図において、同一の構成要素には同一の符号を付し、適宜重複した説明を省略するものとする。発光装置1000は、たとえば携帯電話端末やPDAなどの電子機器に搭載され、液晶のバックライトとして機能する。図1には、発光装置1000とともに、液晶パネル510が図示される。発光ダイオード300は、液晶パネル510の背面に設置され、バックライトとして機能する。

【0028】

この発光装置1000は、発光素子である発光ダイオード300と、その発光ダイオード300を駆動するための電源装置100を含む。発光装置1000は、電池500により駆動される情報端末に搭載され、電源装置100は、電池500から出力される電池電圧Vbatを昇圧して発光ダイオードを駆動するために必要な駆動電圧Voutを生成する。

10

【0029】

電源装置100は、入出力端子として、電池電圧Vbatが入力される入力端子102、発光ダイオード300のアノード端子に接続され、電池電圧Vbatを昇圧した出力電圧Voutを出力する出力端子104、発光ダイオード300のカソード端子に接続されるLED端子106を含む。

【0030】

電源装置100は、チャージポンプ回路10およびその駆動回路20を含む。チャージポンプ回路10は、入力端子102から入力された電池電圧Vbatを所定の昇圧率で昇圧し、出力端子104から出力電圧Voutを生成する。このチャージポンプ回路10は、複数の昇圧率が切り替え可能に構成されている。本実施の形態において、昇圧率は1倍、1.5倍、2倍の3通りで切り替えられるものとする。

20

【0031】

図2は、チャージポンプ回路10の構成例を示す回路図である。チャージポンプ回路10は、第1コンデンサC1、第2コンデンサC2、およびこれらのコンデンサの接続状態を制御するための第1スイッチSW1から第9スイッチSW9を含む。以下、これらのスイッチを特に区別する必要のないときはスイッチSWと総称する。第1コンデンサC1および第2コンデンサC2は容量値が等しく設定され、集積回路の外部に外付けされている。

30

【0032】

第1スイッチSW1から第9スイッチSW9は、N型またはP型の電界効果トランジスタFETによって構成することができ、ゲートに印加する電圧によってドレインソース間の導通状態を制御し、スイッチング素子として動作させることができる。このチャージポンプ回路10においては、第1スイッチSW1から第9スイッチSW9のオンオフの状態が、駆動回路20から出力される制御信号Vcntによって切り替えられる。なお、制御信号Vcntは、図2には図示していないが、第1スイッチSW1から第9スイッチSW9それぞれへ入力されているものとする。

【0033】

チャージポンプ回路10は、上述のように複数の昇圧率が切り替えられるように構成されている。ここで、チャージポンプ回路10の昇圧率に応じた動作について説明する。

40

【0034】

昇圧率が1倍に設定されるときには、駆動回路20から出力される駆動信号Vcntによって、第1スイッチSW1、第3スイッチSW3、第7スイッチSW7、第8スイッチSW8が定常的にオンされ、その他のスイッチはすべてオフされる。その結果、入力端子102と出力端子104がオンしたスイッチによって導通状態となるため、入力端子102に印加された電池電圧Vbatが出力端子104から出力され、昇圧率が1倍に設定されることになる。

したがって、昇圧率が1倍に設定されるときに駆動回路20から出力される制御信号V

50

c n t は、時間的にオンオフを繰り返すスイッチング信号ではなく、一定電圧となる。

【0035】

次に、昇圧率が1.5倍に設定されるとき動作について説明する。昇圧率が1より大きいとき、すなわち昇圧動作を行う場合には、チャージポンプ回路10は、スイッチの接続状態の異なる第1期間、第2期間を繰り返す。

第1期間においては、第1スイッチSW1、第5スイッチSW5、第6スイッチSW6をオンし、その他のスイッチをすべてオフすることにより、第1コンデンサC1および第2コンデンサC2を直列に接続し、電池電圧Vbatで充電する。第1コンデンサC1および第2コンデンサC2の容量値は等しいため、2つのコンデンサは、それぞれ電池電圧の1/2となるVbat/2で充電される。

10

【0036】

第2期間では、第2スイッチSW2と第7スイッチSW7、第4スイッチSW4と第8スイッチSW8をオンし、その他のスイッチをすべてオフする。このとき、入力端子102と出力端子104間には、第1コンデンサC1、第2コンデンサC2が並列に接続される。その結果、出力端子104からは、入力端子102に印加された電池電圧Vbatと、コンデンサの充電電圧の和が出力されることになる。第1期間において、第1コンデンサC1、第2コンデンサC2は電圧Vbat/2で充電されているため、結局、出力端子104からは、 $Vbat + Vbat/2 = 1.5 \times Vbat$ の電圧が出力される。

このように、チャージポンプ回路10は、第1期間と第2期間を繰り返すことにより電池電圧Vbatを1.5倍して出力する。

20

【0037】

次に、昇圧率が2倍に設定されるとき動作について説明する。

第1期間においては、第1スイッチSW1と第9スイッチSW9、第3スイッチSW3と第6スイッチSW6をオンし、その他のスイッチをすべてオフする。第1コンデンサC1および第2コンデンサC2は、入力端子102と接地端子GND間に並列に接続されることになり、それぞれは、電池電圧Vbatで充電される。

【0038】

第2期間においては、第2スイッチSW2と第7スイッチSW7、第4スイッチSW4と第8スイッチSW8がオンし、他のスイッチはすべてオフされる。その結果、入力端子102と出力端子104間には、第1コンデンサC1、第2コンデンサC2が並列に接続される。出力端子104からは、入力端子102に印加された電池電圧Vbatと、コンデンサの充電電圧の和が出力されることになる。第1期間において、第1コンデンサC1、第2コンデンサC2はそれぞれ電池電圧Vbatで充電されているため、出力端子104からは、 $Vbat + Vbat = 2 \times Vbat$ の電圧が出力される。

30

このようにチャージポンプ回路10は、第1期間と第2期間を繰り返すことにより、電池電圧Vbatを2倍して出力する。

【0039】

図1に戻る。駆動回路20は、チャージポンプ回路10の昇圧率を設定し、昇圧動作、すなわちチャージポンプ回路10のスイッチSWの接続状態を制御する。この駆動回路20は、定電流回路22、制御部24、第1発振器26、第2発振器28、監視回路30を含む。

40

【0040】

定電流回路22は、LED端子106を介して発光ダイオード300のカソード端子と接続されている。発光ダイオード300の発光輝度は、発光ダイオード300に流れる電流Iledによって決まるため、定電流回路22は、発光ダイオード300の発光輝度が所望の値となるように、電流Iledを制御する。

【0041】

監視回路30は、チャージポンプ回路10の昇圧率を切り替えるために、定電流回路22の両端の電圧を監視する。監視回路30は、定電流回路22の両端の電圧と、所定のしきい値電圧を比較し、比較結果を制御部24に出力する。本実施の形態においては、定電

50

流回路 22 の両端の電圧は、接地端子と LED 端子 106 間の電圧に相当する。詳細は後述するが、制御部 24 は、監視回路 30 からの出力 V_s にもとづきチャージポンプ回路 10 の昇圧率を切り替える。

【0042】

図 3 は、定電流回路 22 および監視回路 30 の構成を示す回路図である。

定電流回路 22 は、第 1 トランジスタ M1、第 1 抵抗 R1、演算増幅器 40 を含む。第 1 トランジスタ M1 は、N 型の MOSFET (Metal Oxide Semiconductor Field Effect Transistor) である。

演算増幅器 40 の非反転入力端子には、所定の基準電圧 V_e が印加されている。この基準電圧 V_e は、発光ダイオード 300 の発光輝度を制御するための電圧である。第 1 トランジスタ M1 は、制御端子であるゲートに演算増幅器 40 の出力電圧が印加され、ドレインが LED 端子 106 に接続される。第 1 抵抗 R1 は、一端が第 1 トランジスタ M1 のソースに接続され、他端に所定の接地電圧が印加される。第 1 トランジスタ M1 と第 1 抵抗 R1 の接続点の電位 V_{r1} は、演算増幅器 40 の反転入力端子に帰還される。

【0043】

演算増幅器 40 の反転入力端子には、第 1 抵抗 R1 に印加される電圧 V_{r1} が帰還されており、反転入力端子と非反転入力端子の電圧が等しくなるように帰還がかかるため、第 1 抵抗 R1 に印加される電圧は基準電圧 V_e に近づくことになる。第 1 抵抗 R1 に印加される電圧 V_{r1} が基準電圧 V_e と等しいとき、第 1 抵抗 R1 には、電流 $I_{drv} = V_e / R1$ が流れることになる。この電流 I_{drv} は、第 1 トランジスタ M1 および LED 端子 106 を介して発光ダイオード 300 に流れる電流 I_{led} に他ならない。

このようにして、定電流回路 22 は、基準電圧 V_e にもとづく定電流 $I_{led} = V_e / R1$ を生成し、発光ダイオード 300 に流れる電流 I_{led} を制御する。

【0044】

ここで、この定電流回路 22 が安定に電流を生成するためには、第 1 トランジスタ M1 を定電流領域で動作させる必要がある。定電流領域とは、トランジスタが電界効果トランジスタ FET のときには飽和領域を意味し、バイポーラトランジスタのときには活性領域を意味する。

【0045】

LED 端子 106 の電圧 V_{led} が低下すると、第 1 トランジスタ M1 の両端間の電位差、すなわちドレインソース間電圧が小さくなり、非飽和領域で動作するようになる。非飽和領域においては、ドレインソース間に流れる電流がドレインソース間電圧に依存してしまうため、定電流回路 22 が定電流回路として動作しなくなってしまう、発光ダイオード 300 の発光輝度を安定させることができなくなる。

【0046】

そこで、図 3 に示すように、監視回路 30 は、LED 端子 106 の電圧 V_{led} が所定のしきい値電圧 V_{th} を下回らないように監視する。このしきい値電圧 V_{th} は、第 1 トランジスタ M1 が定電流領域（飽和領域）で動作する範囲に、すなわち、定電流回路 22 が所定の定電流を生成できる範囲に設定されている。

監視回路 30 は、電圧比較器 50、しきい値電圧 V_{th} を出力するしきい値電圧源 52 を含む。電圧比較器 50 には、LED 端子 106 の電圧 V_{led} と、しきい値電圧 V_{th} が入力されており、 $V_{led} > V_{th}$ のときハイレベルを、 $V_{led} < V_{th}$ のときローレベルを出力する。この電圧比較器 50 の出力 V_s は、制御部 24 へと入力されている。

【0047】

制御部 24 は、監視回路 30 から出力される電圧 V_s がローレベルになった状態、すなわち $V_{led} < V_{th}$ となる状態が所定の時間持続すると、チャージポンプ回路 10 の昇圧率を 1 段階上昇させる。すなわち、昇圧率が 1 倍で動作していたときに、監視回路 30 から出力される電圧 V_s がローレベルとなると、昇圧率を 1.5 倍に設定する。同様に、1.5 倍で動作していたときに監視回路 30 から出力される電圧 V_s がローレベルとなると、昇圧率を 2 倍に設定する。

【0048】

その結果、電池500の放電により電池電圧 V_{bat} が低下し、それにともなって、発光ダイオード300のカソード端子の電圧 V_{led} が低下した場合にも、昇圧率を適切に切り替えることができる。昇圧率が高く設定されると、出力端子104から出力される出力電圧 V_{out} が上昇することになるため、LED端子106の電圧 V_{led} をしきい値電圧 V_{th} よりも高くすることができ、定電流回路22を安定に動作させることができる。

【0049】

しきい値電圧源52から出力されるしきい値電圧 V_{th} は、定電流回路22の安定動作電圧、すなわち、第1トランジスタM1が定電流領域（飽和領域）で動作する範囲に設定される。たとえば、このしきい値電圧 V_{th} は0.3Vに設定される。

10

【0050】

ここで、定電流回路22を構成する第1トランジスタM1、第1抵抗 R_1 、演算増幅器40の素子特性、回路特性は、半導体製造プロセスのばらつきや温度によって変動する。図4は、第1トランジスタM1であるFETの電流電圧特性（IV特性）を示す図であり、縦軸はドレインソース電流 I_{ds} 、横軸がドレインソース電圧 V_{ds} を示す。

図中、平均的な電流電圧特性 IV_{m1} では、ドレインソース電圧が電圧 V_{x1} より高いとき飽和領域であり、電圧 V_{x1} より低いとき非飽和領域となる。いま、半導体製造プロセスのばらつきや温度変化によって、電流電圧特性が、電流電圧特性 IV_{m2} に変化したとすると、これにともなって、飽和領域と非飽和領域の境界電圧も V_{x2} にシフトすることになる。

20

【0051】

定電流回路22の両端の電圧は、第1抵抗 R_1 における電圧降下 V_{r1} と、第1トランジスタM1のドレインソース間電圧の和となる。したがって、第1トランジスタM1の電流電圧特性の変動にともなって、定電流回路22の安定動作電圧も変化することになる。同様に、第1抵抗 R_1 の抵抗値のばらつきによってもこの安定動作電圧は変化することになる。

【0052】

第1トランジスタM1の電流電圧特性が、半導体製造プロセスのばらつきや温度変化によって、図4の IV_{m1} と IV_{m2} の間で変動するるとき、定電流回路22を安定に動作させるための電圧は、 $V_{th1} = I_c \times R_1 + V_{x1}$ から $V_{th2} = I_c \times R_1 + V_{x2}$ の範囲で変動することになる。

30

監視回路30のしきい値電圧源52により生成されるしきい値電圧 V_{th} を一定値とする場合、第1トランジスタM1の電流電圧特性が変動するすべての範囲において定電流回路22を安定に動作させるためには、マージンを考慮してしきい値電圧 V_{th} を、 $V_{th1} = I_c \times R_1 + V_{x1}$ に設定しておく必要がある。

【0053】

ここで、チャージポンプ回路10の効率について検討する。図5は、チャージポンプ回路10の入力電圧となる電池電圧 V_{bat} と、効率 η の関係を示す図である。

ここで、しきい値電圧源52により生成されるしきい値電圧 V_{th} を、ある電圧 V_{th1} に固定した場合を考える。昇圧率が1倍のとき、電池電圧 V_{bat} とLED端子106の電圧 V_{led} の関係は、発光ダイオード300の順方向電圧 V_f を用いて $V_{bat} = V_{led} + V_f$ と表される。いま、電池電圧 V_{bat} の低下にともない、 $V_{bat} < V_{bat1}$ （ $= V_{th1} + V_f$ ）となると、LED端子106の電圧 V_{led} は $< V_{th1}$ となるため、昇圧率が1倍から1.5倍へと切り替えられることになる。

40

【0054】

このように、しきい値電圧 V_{th} をある電圧 V_{th1} に固定すると、もし第1トランジスタM1の特性がばらつき、定電流回路22の安定動作電圧がある電圧 V_{th1} より低くなった場合にも、 $V_{bat} < V_{bat1}$ となった状態で昇圧率が1.5倍に切り替えられることになり、効率の面で改善の余地がある。

50

【0055】

そこでチャージポンプ回路10の効率を改善するために、本実施の形態に係る監視回路30のしきい値電圧源52は、第1トランジスタM1および第1抵抗R1の特性変動に追従したしきい値電圧 V_{th} を生成するように構成されている。

図3に戻る。しきい値電圧源52は、第2トランジスタM2、第2抵抗R2、電流源54を含む。

第2トランジスタM2、第2抵抗R2、電流源54は直列に接続されており、第2トランジスタM2および第2抵抗R2には、電流源54により生成される定電流 I_c が流されている。第2トランジスタM2のゲートには電源電圧 V_{dd} が印加される。

【0056】

このしきい値電圧源52は、第2トランジスタM2と電流源54の接続点の電圧をしきい値電圧 V_{th} として出力する。第2トランジスタM2のドレインソース間電圧 V_{ds2} は、定電流 I_c によって決定され、第2抵抗R2に現れる電圧 V_{r2} は、 $V_{r2} = I_c \times R_2$ で与えられる。その結果、しきい値電圧 V_{th} は、 $V_{th} = I_c \times R_2 + V_{ds2}$ と表すことができる。

【0057】

このように、しきい値電圧源52は、しきい値電圧 V_{th} を生成するための主要部の構成が、定電流回路22とほぼ同一となっている。半導体集積回路において、好ましくは、第1抵抗R1と第2抵抗R2は互いに近接して、ペアリングをとって形成することが望ましい。同様に、第1トランジスタM1と第2トランジスタM2も互いに近接して形成し、ペアリングをとることが望ましい。

このように定電流回路22としきい値電圧源52の主要な構成を同一とし、回路を構成する抵抗、トランジスタをペアリングして形成することによって、対応する素子特性の変動量をほぼ等しくすることができる。

【0058】

その結果、第1トランジスタM1の電流電圧特性が変動し、飽和領域と非飽和領域の境界電圧 V_x が変動した場合、第2トランジスタM2の飽和領域と非飽和領域の境界電圧 V_x も変動するため、しきい値電圧 V_{th} を、第1トランジスタM1の特性変動に追従して変化させることができる。

【0059】

同様に、第1抵抗R1の抵抗値が半導体製造プロセスのばらつきや温度変化によって変動した場合、第2抵抗R2の抵抗値も同様に変動するため、しきい値電圧 V_{th} は、第2抵抗R2の特性変動にも追従することになる。

【0060】

以上のように監視回路30を構成することにより、プロセスばらつきや温度変化による素子特性の変動によって定電流回路22の安定動作電圧が変動した場合にも、その変動に応じてしきい値電圧 V_{th} を生成するため、制御部24において、最適な昇圧率の設定を行うことができる。

この結果、図5に示すように、昇圧率を切り替える電圧を V_{bat1} から V_{bat2} の範囲で適切に設定できることを意味するため、チャージポンプ回路10の効率を改善することができる。同様に、1.5倍から2倍への昇圧率の切り替えも、最適な電圧で行われるため、効率を改善することができる。

【0061】

次に、監視回路30を用い、さらに最適な昇圧率の設定を行うための技術について説明する。図6は、監視回路30および定電流回路22の構成を示す回路図である。図6の監視回路30は、オフセット電圧調節回路56を備えている。

電圧比較器50は、定電流回路22の両端の電圧であるLED端子106の電圧 V_{led} と、しきい値電圧源52により生成されるしきい値電圧 V_{th} とを比較する。オフセット電圧調節回路56は、電圧比較器50のオフセット電圧 ΔV を調節する。

【0062】

図6の定電流源58、トランジスタM3、トランジスタM5は、図3の電流源54に相当する。定電流源58は、基準電流 I_{ref} を生成する。トランジスタM3、M5はカレントミラー回路を構成しており、基準電流 I_{ref} に比例した定電流 I_c がしきい値電圧源52へと出力される。また、トランジスタM3、M4、M5はカレントミラー回路を構成しているため、定電流回路22に入力される基準電流 I_{ref}' は、しきい値電圧源52に出力される定電流 I_c に応じた電流となっている。定電流回路22において、演算増幅器40の非反転入力端子に印加される基準電圧 V_e は、基準電流 I_{ref}' を基準抵抗 R_{ref} に流すことにより生成される。すなわち、基準電圧 V_e は、 $V_e = I_{ref}' \times R_{ref}$ で与えられ、駆動電流 I_{drv} は、 $I_{drv} = I_{ref}' \times R_{ref} / R_1$ となり、基準電流 I_{ref}' に比例する。基準抵抗 R_{ref} も、第1抵抗 R_1 および第2抵抗 R_2 とペアリングして形成するのが望ましい。

【0063】

基準電流 I_{ref}' の値がプロセスばらつきや温度変化にともなって変動し、駆動電流 I_{drv} の値が変動すると、第1トランジスタM1のドレインソース間の飽和電圧、すなわち定電流回路22の安定動作電圧が変動する。図6の監視回路30において、しきい値電圧源52により生成されるしきい値電圧 V_{th} と、定電流回路22により生成される駆動電流 I_{drv} は、いずれも、定電流源58により生成される基準電流 I_{ref} にもとづいて設定される。したがって、基準電流 I_{ref} が変動し、定電流回路22の安定動作電圧が変動した場合には、しきい値電圧 V_{th} もこれにともなって変動する。このとき、電圧比較器50への入力電圧は、同方向にシフトするため、プロセスばらつきをキャンセルすることができる。

【0064】

図7は、電圧比較器50、オフセット電圧調節回路56の構成を示す回路図である。電圧比較器50は、トランジスタM30～M36、定電流源80、90、92、増幅段86を含む。トランジスタM30、M31は入力差動対を構成しており、各ゲート82、84は、電圧比較器50の2つの入力端子に対応している。トランジスタM30、M31のドレインは、定電流負荷として設けられたトランジスタM33、M34を含むカレントミラー負荷と接続されている。トランジスタM33、M34は、トランジスタM32とゲートおよびソースが共通に接続されたカレントミラー回路であって、各トランジスタには定電流源80により生成される定電流が流れている。

【0065】

トランジスタM33、M34のドレインは、それぞれトランジスタM35、M36のソースと接続されている。トランジスタM35、M36はゲートが共通に接続されており、トランジスタM35のゲート、ドレインは接続されている。トランジスタM35、M36のドレインには、それぞれ定電流源90、92が接続される。トランジスタM36のドレインは、増幅段86に接続される。トランジスタM36のドレイン電流は、トランジスタM30、M31のゲート電圧が差動増幅された差動電流となる。増幅段86は、定電流源92により生成される電流とトランジスタM36のドレイン電流の差を増幅し、電圧比較器50の出力端子44から出力する。なお、図7に示した電圧比較器50の構成は一例であって、その他のさまざまな回路形式の電圧比較器を用いることができる。

【0066】

オフセット電圧調節回路56は、電圧比較器50の差動電流を調節することにより、オフセット電圧 ΔV を調節する。オフセット電圧調節回路56は、トランジスタM20～M25、ヒューズ R_{f1} ～ R_{f4} 、定電流源94を含む。

トランジスタM21は、電圧比較器50の入力差動対（トランジスタM30、M31）に供給すべきテール電流 I_{ss} を生成する主電流源として機能する。また、トランジスタM22、M23、ヒューズ R_{f1} 、 R_{f2} は、第1可変電流 I_{v1} を生成し、差動対（M30、M31）により生成される一方の差動電流 I_{d1} を増加させる第1可変電流源として機能する。また、トランジスタM24、M25、ヒューズ R_{f3} 、 R_{f4} は、第2可変電流 I_{v2} を生成し、差動対（M30、M31）により生成される一方の差動電流 I_{d2}

を増加させる第2可変電流源として機能する。

【0067】

定電流源94は、定電流 I_{c1} を生成する。トランジスタM20～M25は、ゲートおよびソースが共通に接続されたカレントミラー回路を構成しており、各トランジスタのサイズ比に応じたミラー比に従って、定電流 I_{c1} を複製し、テール電流 I_{ss} 、第1可変電流 I_{v1} 、第2可変電流 I_{v2} を生成する。第1可変電流 I_{v1} の電流値は、ヒューズRf1、Rf2の切断状態によって可変となる。第2可変電流 I_{v2} の電流値も、ヒューズRf3、Rf4の切断状態に応じて同様に变化する。たとえば、トランジスタM21、M22、M23のサイズ比を100:2:1に設定した場合、第1可変電流 I_{v1} は、テール電流 I_{ss} に対して、3%、2%、1%、0%の範囲で調節することができる。トランジスタM24、M25についても同様である。 10

【0068】

第1可変電流 I_{v1} は、電圧比較器50の入力差動対の一方のトランジスタM30側に供給され、第2可変電流 I_{v2} は、差動対の他方のトランジスタM31側に供給される。図7のオフセット電圧調節回路56によれば、ヒューズRf1～Rf4の切断状態によって、電圧比較器50の差動電流を調節することができる。演算増幅器の差動電流を調節すると、入力差動対の電圧－電流特性がシフトするため、オフセット電圧 ΔV を調節することができる。

【0069】

図6に戻る。一般に、半導体集積回路の抵抗値やトランジスタ特性は、半導体製造プロセスによってばらつき、このばらつきの大きさは、各素子のレイアウトや半導体製造プロセスの種類などによってさまざまである。したがって、カレントミラー回路を構成するトランジスタM4、M5のミラー比も、半導体製造プロセスに依存したばらつきを有することになる。 20

【0070】

たとえば、基準電流 $I_{ref'}$ と定電流 I_c の値が、 $\pm 2\%$ 程度の範囲で相対的にばらつくとする。このばらつきは、しきい値電圧源52により生成されるしきい値電圧 V_{th} と、定電流回路22の安定動作電圧の誤差となる。しきい値電圧 V_{th} が最適値から逸脱すると、上述のように電源装置100の効率悪化を招くことになるため望ましくない。

【0071】

そこで、図6および図7に示したオフセット電圧調節回路56において、ヒューズRf1～Rf4をトリミングすることにより、トランジスタM4、M5のミラー比のばらつきをキャンセルする方向に電圧比較器50のオフセット電圧 ΔV を、シフトさせる。上述のように、第1可変電流 I_{v1} 、第2可変電流 I_{v2} は、それぞれ、差動対のテール電流 I_{ss} に対して0%、1%、2%、3%の範囲で調節することができる。また、ヒューズRf1、Rf2をトリミングした場合と、ヒューズRf3、Rf4をトリミングした場合とでは、オフセット電圧 ΔV の正負は逆向きになる。 30

電圧比較器50のオフセット電圧 ΔV を変化させることにより、プロセスばらつきによる定電流回路22の安定動作電圧の変動を相殺することができ、電源装置100の効率の悪化を抑えることができる。 40

【0072】

すなわち、オフセット電圧調節回路56において、テール電流 I_{ss} 、第1可変電流 I_{v1} 、第2可変電流 I_{v2} を生成するトランジスタM21～M25のサイズ比は、しきい値電圧 V_{th} と、定電流回路22の安定動作に必要な電圧との誤差を十分に低減できるように設計すればよい。

【0073】

図8は、図7の電圧比較器50およびオフセット電圧調節回路56の変形例を示す回路図である。

図7では、第1可変電流 I_{v1} は、差動対の一方のトランジスタM30側に供給され、第2可変電流 I_{v2} は、差動対の他方のトランジスタM31側に供給されている。一方、 50

図 8 においては、第 1 可変電流 I_{v1} は、差動対 (M30、M31) に接続されるカレントミラー負荷 (M35、M36) の一方のトランジスタ M35 側に供給され、第 2 可変電流 I_{v2} は、カレントミラー負荷の他方のトランジスタ M36 側に供給される。このようにして差動電流を調節した場合においても、電圧比較器 50 のオフセット電圧 ΔV を調節することができ、図 7 と同様の効果を得ることができる。第 1 可変電流 I_{v1} 、第 2 可変電流 I_{v2} を、差動電流を調節可能なその他の位置に供給した場合も同様である。

【0074】

電圧比較器 50 のオフセット電圧 ΔV は、図 9 に示す回路によっても調節することができる。図 9 は、オフセット電圧が調節可能な電圧比較器 50 の構成を示す回路図である。この電圧比較器 50 は、オフセット電圧調節回路 56 と一体に構成される。本実施の形態において、オフセット電圧調節回路は、調節用トランジスタ M40～M43、ヒューズ Rf1～Rf4 を含む。 10

調節用トランジスタ M40～M43 は、電圧比較器 50 の差動対を構成するトランジスタ M30、M31 と並列に設けられる。調節用トランジスタのトランジスタ M40～M43 の電流経路上には、トリミング可能なヒューズ Rf1～Rf4 が設けられる。

【0075】

図 9 の電圧比較器 50 によれば、ヒューズ Rf1～Rf4 のトリミング状態によって、実質的に電圧比較器 50 の差動対を構成するトランジスタのサイズを変更することができる。その結果、差動電流が調節されて、オフセット電圧 ΔV をシフトすることができる。

【0076】

また、図 9 では、差動対のトランジスタのサイズを調節したが、変形例としてカレントミラー負荷を構成するトランジスタ M33、M34 のサイズを調節してもよい。すなわち、トランジスタ M33、M34 と並列に複数の調節用トランジスタを設け、この調節用トランジスタの各トランジスタの電流経路上にトリミング可能なヒューズを設ける。調節用トランジスタとヒューズによりオフセット電圧調節回路 56 を構成し、ヒューズのトリミングを行うことにより、差動電流を調節し、オフセット電圧 ΔV を調節することができる。

同様に、トランジスタ M33、M34 に代えて、トランジスタ M35、M36 のサイズを調節してもよい。

【0077】

図 1 に戻る。制御部 24 は、チャージポンプ回路 10 の昇圧率を設定し、設定した昇圧率に応じた制御信号 V_{cnt} を生成する。この制御部 24 は、監視回路 30 の出力信号 V_s をモニタしており、出力信号 V_s がローレベルとなった状態が所定の時間持続すると昇圧率を上昇させる。本実施の形態においては、制御部 24 は、監視回路 30 の出力信号 V_s が 2 ms の間、ローレベルとなったときに、チャージポンプ回路 10 の昇圧率を 1 段階上昇させる。 20

【0078】

制御部 24 が、制御信号 V_{cnt} を生成し、時間の計測を行うために必要な周期信号は、第 1 発振器 26、第 2 発振器 28 から出力される。第 1 発振器 26 および第 2 発振器 28 はそれぞれ図示しないイネーブル端子を備えており、動作を停止することができるよう構成されている。 30

【0079】

制御部 24 は、チャージポンプ回路 10 により昇圧動作を行うとき、すなわち昇圧率を 1.5 倍、または 2 倍に設定したときの制御信号 V_{cnt} は、第 1 スイッチ SW1 から第 9 スイッチ SW9 をオンオフさせるスイッチング信号となる。第 1 発振器 26 は、このスイッチング信号に必要とされる周波数を有する第 1 周期信号 V_{osc1} を生成する。たとえば、この第 1 周期信号 V_{osc1} の周波数は 1 MHz に設定される。

【0080】

また、制御部 24 は、監視回路 30 の出力信号 V_s をモニタする際に時間 2 ms を計測するために必要とされる周波数を有する第 2 周期信号 V_{osc2} を生成する。2 ms 程度 40

の時間は、数十kHz程度の周波数で測定することができるため、本実施の形態では、この第2周期信号Vosc2の周波数は64kHzに設定されているものとする。

【0081】

駆動回路20は、チャージポンプ回路10の昇圧率に応じて、第1発振器26および第2発振器28のいずれかを切り替えて使用する。そのため、制御部24は、チャージポンプ回路10の昇圧率に応じて第1発振器26、第2発振器28のイネーブル端子に対してオンオフを制御するイネーブル信号を出力する。

【0082】

以下、駆動回路20において、チャージポンプ回路10の昇圧率を切り替える際の動作について説明する。

電池500から出力される電池電圧Vbatが十分高いときには、昇圧率は1倍に設定されている。いま、電力消費により電池電圧Vbatが低下してくると、LED端子106の電圧Vledも低下する。監視回路30においては、しきい値電圧源52から出力されるしきい値電圧Vthと、LED端子106の電圧Vledを比較し、 $Vled < Vth$ となると出力信号Vsとしてローレベルを出力する。

【0083】

チャージポンプ回路10の昇圧率が1倍に設定されるとき、チャージポンプ回路10において、第1スイッチSW1、第3スイッチSW3、第7スイッチSW7、第8スイッチSW8を定常的にオンすればよいため、周波数1MHzの第1周期信号Vosc1は必要とされない。このため、昇圧率が1倍のとき、制御部24は、第1発振器26をオフしておき、第2発振器28のみを動作させ、第2周期信号Vosc2を利用して時間測定を行う。

【0084】

監視回路30の出力信号Vsが2msローレベルとなると、制御部24は、昇圧率を1.5倍に切り替える。昇圧率が1倍より高いとき、上述のようにチャージポンプ回路10へ出力すべき制御信号Vcntとしてオンオフを繰り返すスイッチング信号を生成する必要がある。このとき、制御部24は第1周期信号Vosc1を必要とするため、第1発振器26をオンする。昇圧率が1.5倍のとき、制御部24は、監視回路30の出力信号Vsの状態のモニタのための時間測定を、第1周期信号Vosc1を用いて行う。このとき、第2周期信号Vosc2は必要とされないため、制御部24は第2発振器28をオフする。

【0085】

さらに、電池電圧Vbatが低下し、昇圧率が2倍に設定されるときにも、制御部24は第1発振器26のみをオンしておき、第1周期信号Vosc1にもとづいて、制御信号Vcntの生成および2msの時間測定を行う。

【0086】

発振器の消費電流は、周波数に依存し、周波数が高いほど消費電流は増加する。すなわち、第1発振器26の消費電流は第2発振器28の消費電流よりも大きい。そのため、本実施の形態に係る駆動回路20によれば、昇圧動作を行う場合には、1MHzで発振する第1発振器26をオンしておき、制御信号Vcntを生成するとともに、昇圧率を設定するための時間測定を行う。一方、昇圧率が1倍のとき、制御信号Vcntとして周波数の高い信号を生成する必要がないため、消費電流の小さい第2発振器28に切り替えることにより回路の消費電流を低減し、高効率化を図ることができる。

【0087】

以上、本実施の形態に係る電源装置100の構成および動作について説明した。

本実施の形態に係る電源装置100によれば、プロセスばらつきや温度変化による素子特性の変動によって定電流回路22の安定動作電圧が変動した場合にも、その変動に応じてしきい値電圧Vthを生成するため、制御部24において、最適な昇圧率の設定を行い、適切な出力電圧Voutを生成することができる。

【0088】

上記実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

【0089】

図10は、電源装置100の変形例を示す図である。図10の電源装置100は、電圧生成回路として、チャージポンプ回路10ではなく、スイッチングレギュレータ70が用いられている。このスイッチングレギュレータ70は、スイッチング素子のオンオフにより、インダクタとコンデンサ間でエネルギー変換を行い、入力電圧を昇圧する電圧生成回路である。

【0090】

制御部24からは、パルス幅変調（以下PWMという）されたスイッチング信号V_{pwm}が出力され、このスイッチング信号によってスイッチングレギュレータ70のスイッチング素子のオンオフが制御され、出力電圧V_{out}が所望の電圧値に安定化される。

【0091】

図11は、図10の駆動回路20の構成の一部を示す回路図である。定電流回路22、しきい値電圧源52の構成は図3と同様である。図11の駆動回路20においては、LED端子106の電圧V_{led}と、しきい値電圧源52から出力されるしきい値電圧V_{th}が、誤差増幅器60に入力されている。誤差増幅器60は、電圧V_{led}としきい値V_{th}の誤差を増幅し、誤差電圧V_{err}として制御部24へ出力する。

【0092】

制御部24は、この誤差電圧V_{err}にもとづいてスイッチング信号V_{pwm}を生成する。制御部24は、電圧比較器62、ドライバ64、発振器66を含む。発振器66は、三角波状の周期信号V_{saw}を出力し、電圧比較器62は、この周期信号V_{saw}と誤差電圧V_{err}を比較することにより、パルス幅変調された信号を生成する。ドライバ64は、電圧比較器62の出力にもとづき、スイッチングレギュレータ70を駆動するためのスイッチング信号を生成する。

その結果、スイッチングレギュレータ70の出力電圧V_{out}は、LED端子106の電圧V_{led}がしきい値電圧V_{th}に近づくように調節されるため、定電流回路22を安定に動作させつつ、必要以上に高い出力電圧V_{out}を生成することがなくなるため、高効率な動作を実現することができる。

【0093】

図12は、定電流回路22の変形例を示す図である。図12の定電流回路22では、電源電圧V_{dd}を固定電圧として駆動電流I_{drv}が生成される。図12の定電流回路22は、トランジスタM1、第1抵抗R1、基準抵抗R_{ref}、演算増幅器40を含む。LED端子106には、駆動対象のLED300が接続される。基準抵抗R_{ref}は、一端に所定の固定電圧V_{dd}が印加され、基準電流I_{ref}の経路上に設けられる。演算増幅器40は、基準抵抗R_{ref}の他端に現れる電圧V_eが非反転入力端子に印加される。トランジスタM1は、演算増幅器40の出力電圧がゲートに印加され、ソースがLED端子106に接続される。第1抵抗R1は、トランジスタM1のソースに接続され、一端に固定電圧V_{dd}が印加される。トランジスタM1と第1抵抗R1の接続点の電位は、演算増幅器40の反転入力端子に帰還される。定電流回路22をこのように構成した場合においても、 $I_{drv} = I_{ref} \times R_{ref} / R1$ で与えられる駆動電流I_{drv}を生成することができる。

【0094】

本実施の形態において、電源装置100、発光装置1000を構成する素子はすべて一体集積化されていてもよいし、あるいはその一部がディスクリート部品で構成されていてもよく、複数の部品がひとつのパッケージにモジュール化されていてもよい。どの部分を集積化するかは、コストや占有面積などによって決めればよい。

【0095】

実施の形態では、電源装置100によりLEDを駆動する場合について説明したが、負

荷回路はこれには限定されず、有機ELなどのその他の発光素子を駆動してもよいし、さらに、発光素子以外の電流駆動デバイスを駆動することも可能である。

【0096】

本実施の形態においては、使用するトランジスタはFETとしたがバイポーラトランジスタ等の別のタイプのトランジスタを用いてもよく、これらの選択は、電源装置に要求される設計仕様、使用する半導体製造プロセスなどによって決めればよい。

【図面の簡単な説明】

【0097】

【図1】実施の形態に係る電源装置および発光装置全体の構成を示す図である。

【図2】図1のチャージポンプ回路の構成を示す回路図である。

10

【図3】図1の定電流回路および監視回路の構成を示す回路図である。

【図4】第1トランジスタであるFETの電流電圧特性を示す図である。

【図5】チャージポンプ回路の入力電圧となる電池電圧と、効率 η の関係を示す図である。

【図6】監視回路および定電流回路の構成を示す回路図である。

【図7】電圧比較器、オフセット電圧調節回路の構成を示す回路図である。

【図8】図7の電圧比較器およびオフセット電圧調節回路の変形例を示す回路図である。

【図9】オフセット電圧が調節可能な電圧比較器の構成を示す回路図である。

【図10】図1の電源装置の変形例を示す図である。

【図11】図10の駆動回路の構成の一部を示す回路図である。

20

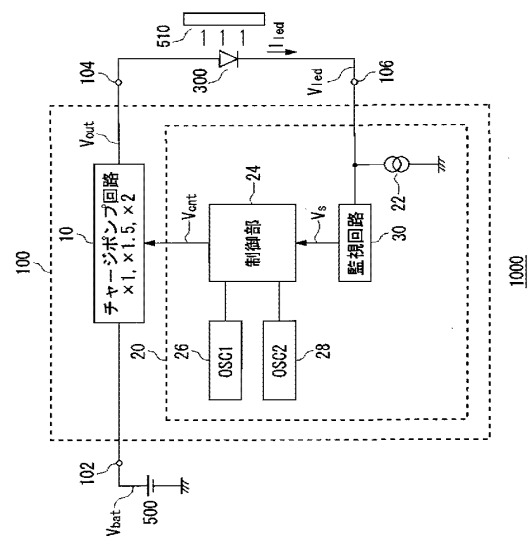
【図12】図3の定電流回路の変形例を示す図である。

【符号の説明】

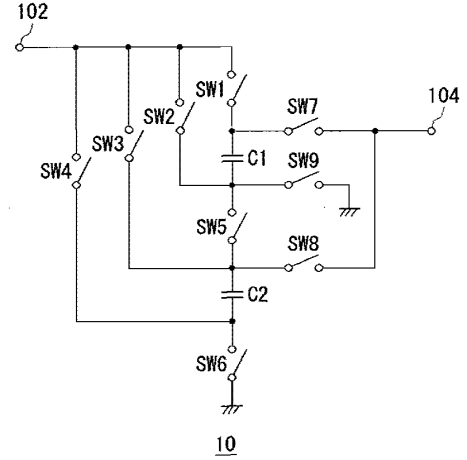
【0098】

C1 第1コンデンサ、 M1 第1トランジスタ、 R1 第1抵抗、 C2 第2コンデンサ、 M2 第2トランジスタ、 R2 第2抵抗、 Rref 基準抵抗、 10 チャージポンプ回路、 20 駆動回路、 22 定電流回路、 24 制御部、 26 第1発振器、 28 第2発振器、 30 監視回路、 40 演算増幅器、 52 しきい値電圧源、 100 電源装置、 102 入力端子、 104 出力端子、 106 LED端子、 300 発光ダイオード、 1000 発光装置。

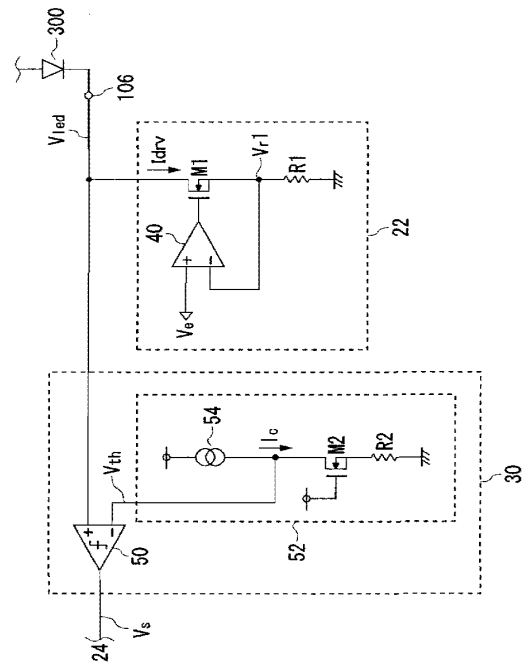
【図 1】



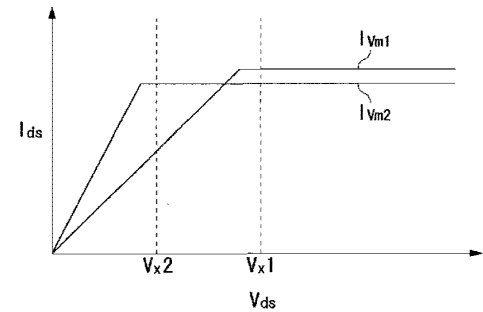
【図 2】



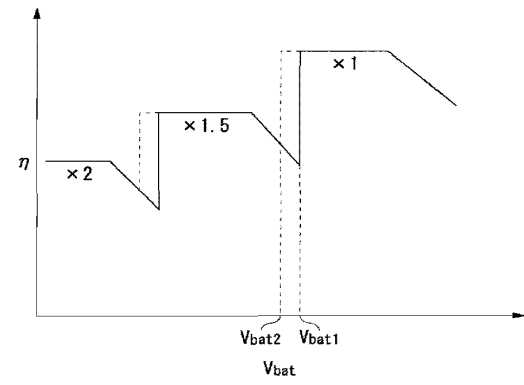
【図 3】



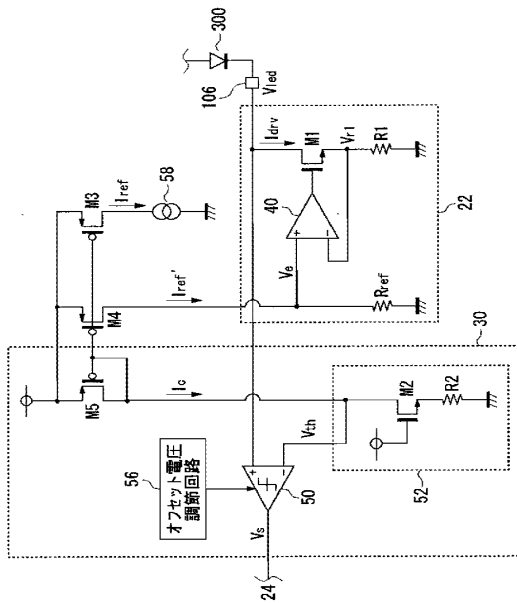
【図 4】



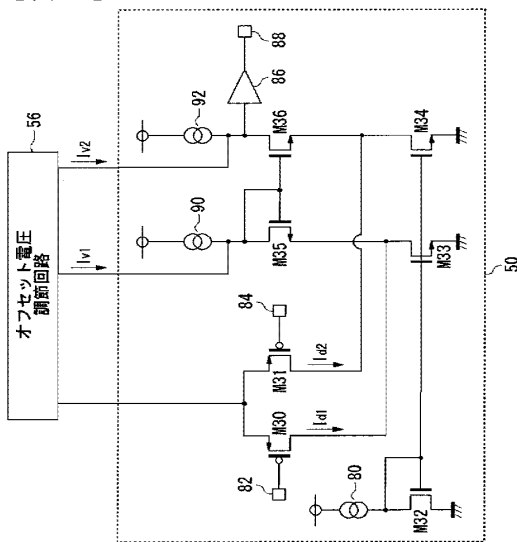
【図 5】



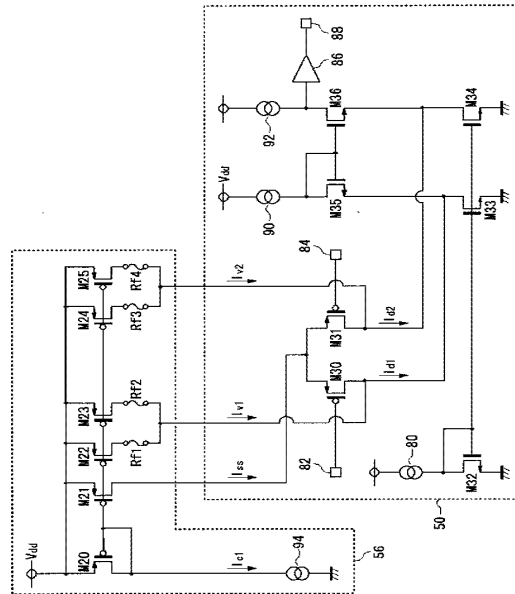
【图 6】



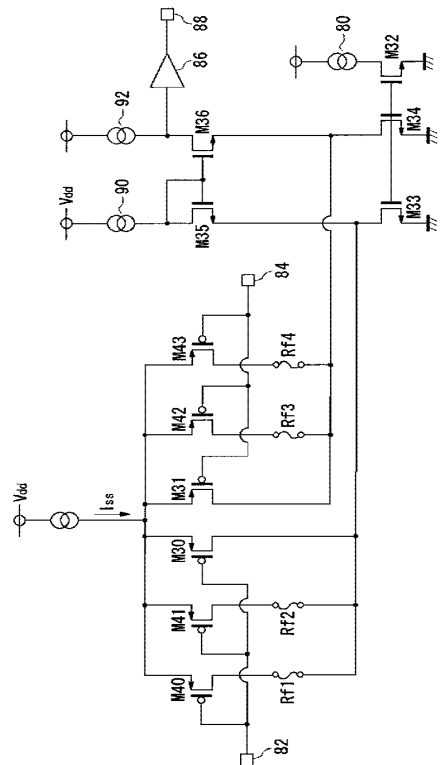
【图 8】



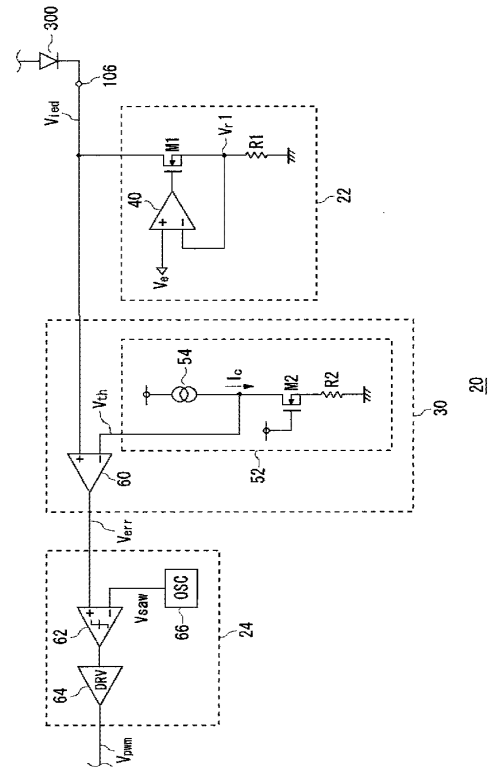
【 図 7 】



【图 9】



【 1 1 】



【手続補正書】

【提出日】平成18年3月31日(2006.3.31)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

負荷回路を定電流駆動するための電源装置であって、
前記負荷回路の駆動経路上に設けられた定電流回路と、
前記負荷回路に駆動電圧を出力する電圧生成回路と、
前記定電流回路が安定に動作可能な電圧に対応付けられた所定のしきい値電圧を生成するしきい値電圧源を含み、前記定電流回路の両端の電圧が、前記定電流回路が安定に動作可能な電圧を下回らないように監視し、前記定電流回路の両端の電圧と、前記所定のしきい値電圧との比較結果を出力する監視回路と、

前記監視回路から出力される比較結果にもとづき、前記電圧生成回路から出力される駆動電圧を制御する制御部と、を備え、

前記しきい値電圧源は、その一部が前記定電流回路の一部と同一に構成され、前記定電流回路が安定に動作可能な電圧が変動すると、その変動に追従して、前記しきい値電圧を変動せしめることを特徴とする電源装置。

【請求項2】

前記定電流回路は、
駆動対象の負荷回路が接続される電流出力端子と、
所定の基準電圧が第1の入力端子に印加された演算増幅器と、
前記演算増幅器の出力電圧が制御端子に印加され、一端が前記電流出力端子に接続された第1トランジスタと、
前記第1トランジスタの他端に接続され、一端に所定の固定電圧が印加された第1抵抗と、

前記第1トランジスタと前記第1抵抗の接続点の電位を前記演算増幅器の第2の入力端子に帰還する帰還経路と、を含み、

前記しきい値電圧源は、

所定の定電流を出力する定電流源と、

前記定電流源から出力される定電流の経路上に直列に設けられた第2トランジスタと、
一端に前記固定電圧が印加され、他端に前記第2トランジスタが接続された第2抵抗と、

を含み、前記第2トランジスタと前記定電流源の接続点の電圧を前記しきい値電圧として出力することを特徴とする請求項1に記載の電源装置。

【請求項3】

半導体集積回路において、前記第2トランジスタと前記第1トランジスタ、および前記第2抵抗と前記第1抵抗はそれぞれペアリングして形成されることを特徴とする請求項2に記載の電源装置。

【請求項4】

前記定電流源から出力される前記定電流は、前記第2トランジスタが定電流領域で動作する範囲に設定されることを特徴とする請求項2に記載の電源装置。

【請求項5】

前記監視回路は、

前記定電流回路の両端の電圧と、前記しきい値電圧源により生成される前記しきい値電圧とを比較する電圧比較器と、

前記電圧比較器のオフセット電圧を調節するオフセット電圧調節回路と、を含むことを

特徴とする請求項 2 に記載の電源装置。

【請求項 6】

前記定電流回路は、

前記定電流源から出力される定電流に応じた基準電流の経路上に設けられ、一端に前記固定電圧が印加された基準抵抗をさらに含み、当該基準抵抗の他端に現れる電圧を前記基準電圧として前記演算増幅器の第 1 の入力端子に印加することを特徴とする請求項 2 に記載の電源装置。

【請求項 7】

半導体集積回路において、前記基準抵抗は、前記第 1、第 2 抵抗とペアリングして形成されることを特徴とする請求項 6 に記載の電源装置。

【請求項 8】

前記オフセット電圧調節回路は、前記電圧比較器の差動電流を調節することを特徴とする請求項 5 に記載の電源装置。

【請求項 9】

前記オフセット電圧調節回路は、

前記電圧比較器の差動対に供給すべきテール電流を生成する主電流源と、

第 1 可変電流を生成し、前記差動対により生成される一方の差動電流を変化させる第 1 可変電流源と、

第 2 可変電流を生成し、前記差動対により生成される他方の差動電流を変化させる第 2 可変電流源と、

を含むことを特徴とする請求項 8 に記載の電源装置。

【請求項 10】

前記電圧生成回路は複数の昇圧率が切り替え可能なチャージポンプ回路であって、前記制御部は、前記監視回路の電圧比較結果にもとづいて前記チャージポンプ回路の昇圧率を切り替えることを特徴とする請求項 1 に記載の電源装置。

【請求項 11】

前記電圧生成回路はスイッチングレギュレータ回路であって、

前記制御部は、前記監視回路において前記定電流回路の両端の電圧と、前記しきい値電圧が等しくなるように前記スイッチングレギュレータ回路のスイッチング動作を制御することを特徴とする請求項 1 に記載の電源装置。

【請求項 12】

前記定電流回路と、前記監視回路と、前記制御部とは、ひとつの半導体基板上に一体集積化されることを特徴とする請求項 1 に記載の電源装置。

【請求項 13】

前記負荷回路は発光ダイオードであって、

前記定電流回路は、前記発光ダイオードのカソード端子に接続され、前記監視回路は、前記発光ダイオードのカソード端子の電圧を監視することを特徴とする請求項 1 から 12 のいずれかに記載の電源装置。

【請求項 14】

発光ダイオードと、

前記発光ダイオードを定電流駆動するための請求項 1 から 12 のいずれかに記載の電源装置と、

を備えることを特徴とする発光装置。

【請求項 15】

液晶パネルと、

前記液晶パネルのバックライトとして設けられる請求項 14 に記載の発光装置と、

を備えること特徴とする電子機器。

フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

H 0 5 B 37/02 (2006.01)

H 0 2 M 3/07

H 0 5 B 37/02

J

F ターム(参考) 5H430 BB01 BB09 EE08 FF08 FF13 GG11 HH03
5H730 AA14 BB02 BB86 DD04 FD21 FD31 FG01 FG21

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2006-303093

(43)Date of publication of application : 02.11.2006

(51)Int.Cl.

H01L 33/00 (2006.01)

(21)Application number : 2005-121081

(71)Applicant : SONY CORP

(22)Date of filing : 19.04.2005

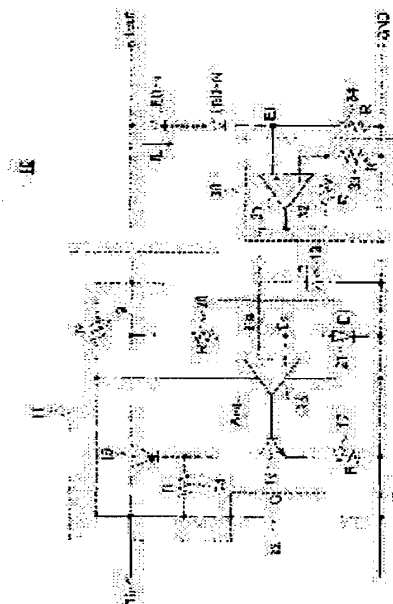
(72)Inventor : MATSUDA TOSHIO

(54) LED DRIVE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce power consumption of an LED drive by lowering the output voltage thereof.

SOLUTION: The LED drive comprises a first transistor 15 connected between input and output terminals, a reference potential generation circuit connected between the output terminal and a reference potential, a load circuit having an LED connected between the output terminal and the reference potential, a detection circuit for detecting a current flowing through the LED in the load circuit, a voltage conversion circuit 30 for converting an output signal from the detection circuit, a comparator for comparing the output voltage from the reference potential generating circuit with a signal output from the conversion circuit to output a control signal, and a second transistor 16 for controlling the amount of current by varying the input voltage of the first transistor depending on a control signal from the comparator wherein power consumption is reduced by lowering the voltage of the detection circuit using the conversion circuit thereby lowering the output voltage from the LED drive.



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-303093

(P2006-303093A)

(43) 公開日 平成18年11月2日(2006.11.2)

(51) Int.Cl.

H01L 33/00 (2006.01)

F1

H01L 33/00

J

テーマコード(参考)

5F041

審査請求 未請求 請求項の数 8 O L (全 11 頁)

(21) 出願番号 特願2005-121081 (P2005-121081)
 (22) 出願日 平成17年4月19日(2005.4.19)

(71) 出願人 000002185
 ソニー株式会社
 東京都品川区北品川6丁目7番35号
 (74) 代理人 100094053
 弁理士 佐藤 隆久
 (72) 発明者 松田 俊夫
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内
 Fターム(参考) 5F041 AA31 BB02 BB03 BB06 BB10
 BB23

(54) 【発明の名称】 LED駆動装置

(57) 【要約】

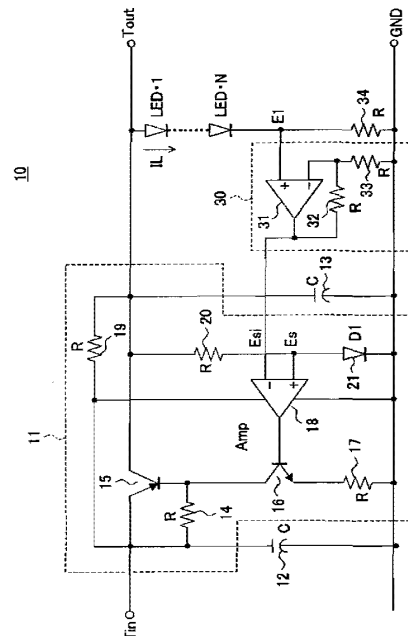
【課題】

LED駆動装置の出力電圧を下げ、消費電力を削減する。

【解決手段】

入出力端子間に接続された第1のトランジスタ15と、出力端子と基準電位間に接続された基準電位発生回路と、出力端子と基準電位間に接続されたLEDを有する負荷回路と、負荷回路のLEDに流れる電流を検出する検出回路と、検出回路からの出力信号を変換する電圧変換回路30と、基準電位発生回路から出力された電圧と変換回路から出力された信号を比較し、制御信号を出力する比較器と、比較器からの制御信号に応じて第1のトランジスタの入力電圧を可変し、電流量を制御する第2のトランジスタ16とを有し、変換回路を用いて検出回路の電圧を下げることによりLED駆動装置の出力電圧を下げ、消費電力を削減する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

入出力端子間に接続された第 1 のトランジスタと、
前記出力端子と基準電位間に接続された基準電位発生回路と、
前記出力端子と前記基準電位間に接続された L E D を有する負荷回路と、
前記負荷回路の L E D に流れる電流を検出する検出回路と、
前記検出回路からの出力信号のレベルを変換する変換回路と、
前記基準電位発生回路から出力された電圧と前記変換回路から出力された信号を比較し、
制御信号を出力する比較器と、
前記比較器からの制御信号に応じて前記第 1 のトランジスタの入力電圧を可変し、電流
量を制御する第 2 のトランジスタと
を有する L E D 駆動装置。 10

【請求項 2】

前記負荷回路は前記検出回路と直列接続された
請求項 1 記載の L E D 駆動装置。

【請求項 3】

前記検出回路は抵抗素子である
請求項 1 記載の L E D 駆動装置。

【請求項 4】

前記変換回路はアンプの反転入力端子と出力端子間に帰還抵抗が接続され、前記反転入
力端子と前記基準電位間に抵抗が接続され、非反転入力端子に供給される電圧をレベルシ
フトして出力する
請求項 1 記載の L E D 駆動装置。 20

【請求項 5】

入出力端子間に接続されたインダクタとダイオードと、
前記インダクタの出力端子と基準電位間をオン／オフするスイッチング手段と、
前記出力端子と前記基準電位間に接続された L E D を有する負荷回路と、
前記負荷回路の L E D に流れる電流を検出し、第 1 の制御信号を出力する検出回路と、
前記第 1 の制御信号をレベルシフトして第 2 の制御信号を出力する変換回路と
第 2 の制御信号を基準電圧と比較して、比較結果に応じた第 3 の制御信号を出力する比
較器と、
前記比較器からの第 3 の制御信号に応じて前記スイッチング手段をオン／オフする第 4
の制御信号を出力する制御回路と
を有する L E D 駆動装置。 30

【請求項 6】

前記負荷回路は前記検出回路と直列接続された
請求項 5 記載の L E D 駆動装置。

【請求項 7】

前記検出回路は抵抗素子である
請求項 5 記載の L E D 駆動装置。 40

【請求項 8】

前記変換回路はアンプの反転入力端子と出力端子間に帰還抵抗が接続され、前記反転入
力端子と前記基準電位間に抵抗が接続され、非反転入力端子に供給される電圧をレベルシ
フトして出力する
請求項 5 記載の L E D 駆動装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電池などで複数の L E D を駆動する定電流駆動の L E D 駆動装置に関し、特
に L E D を駆動させる電圧を下げる様にした L E D 駆動装置を提供する。 50

【背景技術】

【0002】

従来例のシリズレギュレータ（定電圧回路）を用いたLED駆動装置100を図3に示す。

図3（A）に示すLED駆動装置100回路構成について説明する。入力端子TinとGND（グラウンド）間にキャパシタC101が接続され、この入力端子TinはさらにPNPトランジスタ103のエミッタと抵抗R102、107の一方に端子にそれぞれ接続されている。PNPトランジスタ103のコレクタは抵抗R107の他方の端子と出力端子Toutに接続されている。

抵抗R102の他方の端子はPNPトランジスタ103のベースとNPNトランジスタ104のコレクタに接続されている。 10

出力端子ToutとGND間に直列に抵抗R108とバンドギャップダイオードD1B（109）が接続され、この共通接続点がAmp（アンプ）106の非反転入力端子に接続されている。また、出力端子ToutとGND間に直列に抵抗R110と抵抗R111が接続され、この共通接続点がAmp106の反転入力端子に接続されている。

Amp106の出力端子はNPNトランジスタ104のベースに接続され、このNPNトランジスタ104のエミッタは抵抗R105を介してGNDに接続されている。

【0003】

図3（B）に図3（A）に示した出力端子ToutとGND間に直列接続された抵抗R110、R111を示して、これはAmp106の反転入力端子に出力電圧を分圧して検出した電圧を出力している。 20

図3（C）は図3（B）に示した抵抗R110の代わりにLED・1B～LED・NBを接続した構成例を示している。

【0004】

つぎに、図3（A）と図3（C）を組み合わせた回路構成例の動作について説明する。いま出力端子Toutの電圧が下がり、その結果LED・1B～LED・NBに流れる電流が減少したとする。すると抵抗R111に発生する電圧Esiは下がり、その電圧EsiがAmp106の反転入力端子に供給される。一方、抵抗R108とバンドギャップダイオードD1Bの共通接続点から発生した基準電圧EsがAmp106の非反転入力端子に供給されて、反転入力端子に供給される電圧Esiと比較される。電圧Esiが基準電圧Esより下がるとAmp106の出力端子の電圧は上昇し、この上昇した電圧がNPNトランジスタ104のベースに供給される。 30

その結果、NPNトランジスタ104のエミッタ電流は増加しそれに伴いコレクタ電流も増加するから抵抗R102に流れる電流も増加し、抵抗R102の両端に発生する電圧差は大きくなる。すると、PNPトランジスタ103のエミッターベース間の電圧差が大きくなるから、このPNPトランジスタ103のエミッタ電流とコレクタ電流は増加し、その増加した電流がキャパシタC112に蓄積され、電圧が上昇する。

一方、出力端子Toutの電圧が上がり、その結果LED・1B～LED・NBに流れる電流が増加したとする。すると抵抗R111に発生する電圧Esiは増加し、その電圧EsiがAmp106の反転入力端子に供給される。バンドギャップダイオードD1Bのカソード端子で発生する基準電圧Esと電圧Esiと比較され、電圧Esiが基準電圧Esより電圧が高いのでAmp106の出力端子の電圧は減少し、この減少した電圧がNPNトランジスタ104のベースに供給される。 40

その結果、NPNトランジスタ104のエミッタ電流は減少しそれに伴いコレクタ電流も減少するから抵抗R102に流れる電流も減少し、抵抗R102の両端に発生する電圧差は小さくなる。すると、PNPトランジスタ103のエミッターベース間の電圧差が小さくなるから、このPNPトランジスタ103のエミッタ電流とコレクタ電流は減少し、キャパシタC112に蓄積されて電流がLED1・1B～LED・NBへ流れ、出力端子Toutの電圧は減少し、出力電圧が一定になるように働く。

【0005】

50

しかしながら、このLED駆動装置100において、降圧型の定電流LED駆動回路の出力電圧はLEDの点灯に必要な電圧+基準電圧(1.0V以上)と無駄な電圧の昇圧が必要であり、定電流LED駆動装置への入力電流が増え消費電力が多くなる問題がある。

【0006】

つぎに、従来例の他の昇圧型定電流駆動のLED(Light emitting Diode)点灯回路を図4に示す。

特許文献1(特開2003-152224号公報)に開示されたDC/DCコンバータを用いたLED点灯回路について述べる。

このLED点灯回路150は、電池153、LED昇圧駆動回路154、LED151、出力電圧制御回路158、電流検出回路159などで構成されている。

10

【0007】

LED昇圧駆動回路154は昇圧のDC/DCコンバータ160とダイオード163、インダクタ162、キャパシタ164で構成されている。これ以外の構成例として他にチャージポンプ方式の昇圧駆動回路もあるが、効率のよいDC/DCコンバータを用いる例が多い。

DC/DCコンバータ160の電圧の制御方法として、VCO(Voltage Controlled Oscillator)の入力電圧を変化させ、またPWM方式のパルス幅を可変するものがある。

電流検出回路159は、電流検出抵抗155、基準電圧源156、比較器157とで構成され、LED151に流れる電流を(電流)検出抵抗155で電圧に変換して比較器157の反転入力端子に供給している。一方、基準電圧源156から出力された基準電圧が比較器157の非反転入力端子に供給され、検出抵抗155で検出された電圧と比較され、その結果が出力端子から出力される。

20

出力電圧制御回路158は、比較器157から出力された電圧に応じてDC/DCコンバータのVCOの制御電圧を発生する。

【0008】

つぎにこのLED点灯回路150の動作について説明する。

電流検出抵抗155によりLED151に流れる電流ILEDが電圧に変換され比較器157に供給され、基準電圧源156で設定される基準電圧と比較される。電流検出抵抗155から検出された電圧が基準電圧よりも電圧が低いと、比較器157の出力電圧が高くなり、その電圧を出力電圧制御回路158に供給する。すると、出力電圧制御回路158からの制御信号によりDC/DCコンバータ160のVCOの入力電圧を変化させLED昇圧駆動回路154の出力を上昇させる。

30

逆に、電流検出抵抗155から検出された電圧が基準電圧よりも電圧が高いと、比較器157の出力電圧が低くなり、その電圧を出力電圧制御回路158に供給する。すると、出力電圧制御回路158の制御電圧によりVCOの入力電圧を変化させLED昇圧駆動回路154の出力を下降させる。

この結果、LED151に流れる電流ILEDが変化してもLED昇圧駆動回路154の出力端子Aの電圧は一定に保たれる。

また、このときのLED151の駆動電圧はLEDのVFの合計と電流検出抵抗155で発生する検出電圧を加算した値となり、LED151の動作余裕を見て出力端子Aの電圧は一般に高く設定されている。

40

【0009】

上述したように、電流検出回路159の基準電圧源156を可変にしていることと、この基準電圧の設定電圧により電流検出抵抗155の値を小さくできない場合があり、その結果電流検出抵抗155で発生する電圧を高くする必要がある。したがって、少なくともLED151で発生する電圧と電流検出抵抗155で発生する電圧を加えた電圧が必要であり、常に電源効率を十分高く設定できない。

【0010】

つぎに図5に特許文献2(特開2004-39684号公報)に開示された他の昇圧チ

50

ョッパ回路を用いたLED点灯回路200を示す。

LED点灯回路200は、電池Vdc201、チョークコイルCH203、スイッチング素子のFET204、制御回路202、ダイオードD(205)、LED208、218、カレントミラーを構成するTr1(207)、Tr2(217)、Tr3(209)、Tr4(219)、抵抗R5(221)などで構成されている。

【0011】

LED1C、LED2Cに流れる電流を抵抗R5(221)で電圧に変換し、この変換した電圧を制御回路202に供給する。制御回路202からの出力電圧がFET204のゲートに供給されON/OFFのスイッチング動作が行われる。

抵抗R221で検出された電圧が低下したとき、制御回路202から出力された制御電圧が下がり、FET204がON動作しON期間を長くし、チョークコイルCH203に蓄積されたエネルギーと電池Vdc201を加算した電圧がキャパシタC225に蓄えられ、電圧が上昇する。その結果LED1C、LED2Cに供給される電圧は高くなり、それに伴い電流も増加する。

一方抵抗R5(221)で検出された電圧が増加したとき、制御回路202から出力された制御電圧が増加し、FET204がON動作しON期間を短くし、電池Vdc201から電流が流れチョークコイルCH203にエネルギーが蓄積されえる。このとき、キャパシタC225に蓄えられた電流がLED1C、LED2Cに流れ、キャパシタC225の電圧は下がる。

【0012】

このように、抵抗R221に発生する電圧はLED1CとLED2Cに流れる電流を加算した値であるので、LED1Cの単独の場合と比較して出力電圧は高くなってしまい、電源効率が悪化してしまう問題点がある。

また、制御回路を制御する制御電圧が高いと、抵抗R5(221)の電圧を高くする必要があるので、消費電力が大きくなる問題がある。

【特許文献1】特開2003-152224号公報

【特許文献2】特開2004-39684号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

LEDを点灯するためのバイアス抵抗の抵抗値を下げ、この抵抗の両端に発生する電圧を所定値以下し、LED駆動装置の消費電流を削減し、電池の消費時間を長くする。

【課題を解決するための手段】

【0014】

本発明のLED駆動装置は、入出力端子間に接続された第1のトランジスタと、前記出力端子と基準電位間に接続された基準電位発生回路と、前記出力端子と前記基準電位間に接続されたLEDを有する負荷回路と、前記負荷回路のLEDに流れる電流を検出する検出回路と、前記検出回路からの出力信号のレベルを変換する変換回路と、前記基準電位発生回路から出力された電圧と前記変換回路から出力された信号を比較し、制御信号を出力する比較器と、前記比較器からの制御信号に応じて前記第1のトランジスタの入力電圧を可変し、電流量を制御する第2のトランジスタとを有する。

本発明のLED駆動装置は、入出力端子間に接続されたインダクタとダイオードと、前記インダクタの出力端子と基準電位間をオン/オフするスイッチング手段と、記出力端子と前記基準電位間に接続されたLEDを有する負荷回路と、前記負荷回路のLEDに流れる電流を検出し、第1の制御信号を出力する検出回路と、前記第1の制御信号をレベルシフトして第2の制御信号を出力する変換回路と第2の制御信号を基準電圧と比較して、比較結果に応じた第3の制御信号を出力する比較器と、前記比較器からの第3の制御信号に応じて前記スイッチング手段をオン/オフする第4の制御信号を出力する制御回路とを有する。

【発明の効果】

【0015】

定電圧電源回路やスイッチングレギュレータ回路を用いたLED点灯回路において、LEDを点灯するためのバイアス抵抗の抵抗値を下げ、この抵抗の両端に発生する電圧を所定値以下し、LED駆動回路の消費電流を削減し、電池の消費時間を長くする。

【発明を実施するための最良の形態】

【0016】

図1を用いて定電流型LED駆動装置10の実施形態例について説明する。

図1に示す実施形態例であるLED駆動装置10は、レギュレータ回路11、キャパシタC12、C13、電圧変換回路（レベルシフト）30、LED・1～LED・Nと電流検出用の抵抗R34で構成されている。

10

レギュレータ回路11の一部は図3（A）に示したLED駆動装置100と同じであるが、LEDに流れる電流を検出し、レギュレータ回路11に検出電圧を供給する電圧変換回路30の構成が異なっている。

入力端子TinとGND間にキャパシタC12が接続され、この入力端子TinはさらにPNPトランジスタ15のエミッタと抵抗R14、19の一方に端子にそれぞれ接続されている。PNPトランジスタ15のコレクタは抵抗R19の他方の端子と出力端子Toutに接続されている。

抵抗R14の他方の端子はPNPトランジスタ15のベースとNPNトランジスタ16のコレクタに接続されている。

出力端子ToutとGND間に直列に抵抗R20とバンドギャップダイオードD1（21）が接続され、この共通接続点がAmp（アンプ）18の非反転入力端子に接続されている。また出力端子ToutとGND間にキャパシタC13が接続されている。

20

さらに、出力端子ToutとGND間には、LED・1～LED・Nと抵抗R34が直列接続され、この抵抗R34とLED・Nの共通接続点はAmp31の非反転入力端子に接続されている。Amp31の出力端子は抵抗R32の一端と、Amp18の反転入力端子に接続されている。抵抗R32の他端はAmp31の反転入力端子と抵抗R33の一方の端子に接続され、この抵抗R33の他端はGNDに接続されている。

Amp18の出力端子はNPNトランジスタ16のベースに接続され、このNPNトランジスタ16のエミッタは抵抗R17を介してGNDに接続されている。

【0017】

30

つぎにLED駆動装置10の動作について説明する。

いま出力端子Toutの電圧が下がり、その結果LED・1～LED・Nに流れる電流（IL）が減少したとする。すると抵抗R34に発生する電圧E1は下がり、Amp31の入力端子間の差電圧が、Amp31の出力端子から所定倍増幅されて出力され、そしてAmp18の反転入力端子に供給される。

抵抗R20とバンドギャップダイオードD1の共通接続点から発生した基準電圧EsがAmp1Aの非反転入力端子に供給されて、反転入力端子に供給される電圧Esiと比較される。電圧Esiはこの基準電圧Esより低いのでAmp18の出力端子の電圧は上昇し、この上昇した電圧がNPNトランジスタ16のベースに供給される。

その結果、NPNトランジスタ16のエミッタ電流は増加しそれに伴いコレクタ電流も増加するから抵抗R14に流れる電流も増加し、抵抗R14の両端に発生する電圧差は大きくなる。すると、PNPトランジスタ15のエミッタ－ベース間の電圧差が大きくなるから、このPNPトランジスタ15のエミッタ電流とコレクタ電流は増加し、増加した電流がキャパシタC13に蓄積され、出力端子Toutの電圧は上昇する。

40

【0018】

一方、出力端子Toutの電圧が高くなり、その結果LED・1～LED・Nに流れる電流（IL）が増加したとする。すると抵抗R34に発生する電圧E1は上がり、Amp31の入力端子間の差電圧が、Amp31の出力端子から所定倍増幅されて出力され、そしてAmp18の反転入力端子に供給される。

抵抗R20とバンドギャップダイオードD1の共通接続点から発生した基準電圧Esが

50

A m p 1 8 の非反転入力端子に供給されて、反転入力端子に供給される電圧 $E_{s i}$ と比較される。電圧 $E_{s i}$ が基準電圧 E_s より高いので A m p 1 8 の出力端子の電圧は減少し、この減少した電圧が N P N トランジスタ 1 6 のベースに供給される。

その結果、N P N トランジスタ 1 6 のエミッタ電流は減少しそれに伴いコレクタ電流も減少するから抵抗 R 1 4 に流れる電流も減少し、抵抗 R 1 4 の両端に発生する電圧差は小さくなる。すると、P N P トランジスタ 1 5 のエミッターベース間の電圧差が小さくなるから、この P N P トランジスタ 1 5 のエミッタ電流とコレクタ電流は減少し、その結果キャパシタ C 1 3 に蓄積された電流が L E D ・ 1 ～ L E D ・ N に流れ、出力端子 T o u t の電圧は減少し、電圧が一定になるように働く。

【 0 0 1 9 】

上述した L E D 駆動装置 1 0 の L E D ・ 1 ～ L E D ・ N と直列接続された抵抗 R 3 4 の抵抗値は下記の式で表される。

[数 1]

$$R_{34} = E_{s i} * (R_{33} / (R_{32} + R_{33})) / I_{L} \quad \dots (1)$$

ここで * 印は乗算記号を表す。また I_L は L E D ・ 1 ～ L E D ・ N と抵抗 R 3 4 に流れる電流である。

一方、図 3 (C) に示した、L E D ・ 1 B ～ L E D ・ N B に流れる電流を $I_{L B}$ としたときの抵抗 R 1 1 1 の抵抗値は、

[数 2]

$$R_{111} = E_{s i} / I_{L B} \quad \dots (2)$$

と表される。

式 (1) と式 (2) から、抵抗 R 3 4 の抵抗値は抵抗 R 1 1 1 より小さく設定できることが解る。

これは、電圧変換回路 3 0 を用いて抵抗 R 3 4 で発生する電圧を変換して A m p 1 8 に $E_{s i}$ 電圧として供給したことによる。

抵抗 R 3 4 で発生する電圧を小さく設定することができるため、L E D ・ 1 ～ L E D ・ N と抵抗 R 3 4 に発生する電圧を加算した出力電圧を低く設定できるとともに、消費電力を削減できる。

【 0 0 2 0 】

つぎに、昇圧型スイッチングレギュレータ (回路) を用いた (定電流型) L E D 駆動装置 5 0 の実施形態例を図 2 に示す。

L E D 駆動装置 5 0 は、スイッチングレギュレータ基本ブロック 5 1、インダクタ L 1 (6 3)、ダイオード D 1 (6 4)、電圧変換回路 (レベルシフト) 7 0、L E D ・ 1 ～ L E D ・ N と電流検出用抵抗 R 7 4 で構成されている。

スイッチングレギュレータ基本ブロック 5 1 は、バイアス回路 5 4、S W (スイッチ) 5 5、抵抗 R (5 6)、バッファアンプ 5 7、昇圧制御回路 5 8、過電圧保護回路 5 9、A m p (アンプ) 6 0、基準電圧 (発生回路) 6 1 で構成されている。

バイアス回路 5 4 は入力端子 T i n から電源端子 T 2 1 を介して電源が供給され、スイッチングレギュレータ基本ブロック 5 1 の各回路に電源を供給するための電圧を発生する。

S W 5 5 はバッファアンプ 5 7 の制御信号により O N / O F F 制御され、インダクタ L 1 の出力と G N D 間をオープンまたはショートする働きをし、入力端子 T i n から供給される D C 電圧を昇圧する。また、この S W 5 5 として、一般に半導体素子が使用され、M O S トランジスタやバイポーラトランジスタで構成される。

昇圧制御回路 5 8 は A m p (アンプ) 6 0 から出力された制御電圧に従い例えばパルス幅などを調整し、S W 5 5 を O N / O F F するための制御電圧を出力する。またこれ以外に出力端子 T o u t に接続されているたとえば L E D などの負荷インピーダンスが下がったとき、過電圧保護回路 5 9 から制御電圧により、S W 5 5 を O F F 動作し、保護するよ

10

20

30

40

50

うにしている。

過電圧保護回路59は出力端子T o u tに接続されているL E Dなどの負荷インピーダンスが下がったとき制御信号を出力し、上述した昇圧制御回路58を介しS W 55をO F Fにして保護している。

A m p 60は基準電圧発生回路61から供給された基準電圧とL E D・1～L E D・Nに流れる電流量を検出して電圧に変換した値を比較する誤差検出用のA m p（アンプ）である。この誤差すなわち基準電圧に対して増加、減少した電圧を次段の昇圧制御回路58に供給し、出力端子T o u tで発生する電圧を一定に保持するようにしている。

スイッチングレギュレータ基本ブロック51の（入力）端子T 24に接続されている電圧変換回路70はA m p 71と抵抗R 72, R 73で構成され、抵抗R 74で検出した電流（電圧）を電圧変換（レベルシフト）してA m p 60へ供給している。このように電圧変換することにより、電流検出用の抵抗R 74で発生する電圧を小さくすることができ、L E D・1 A～L E D・N Aと抵抗R 74に印加されるトータル電圧を低く設定できる。その結果、出力端子T o u tで発生する出力電圧を下げることができ、消費電流を削減することができる。

【0021】

インダクタL 1（63）は昇圧用として用いられ、S W 55がO N／O F Fすることにより入力端子T i nから供給されるD C電圧（電流）をエネルギーとして蓄積し、S W 55がO F Fのとき入力電圧に重畳して出力する。

このインダクタL 1の飽和電流定格は、最大ピーク電流に対して十分余裕を持たせる必要があり、また電力変換効率を高めるため直流抵抗の値を小さいものを使用している。

ダイオードD 2（64）は定格電流と逆方向耐圧が仕様規格に対して十分余裕を持たせる必要がある。また、電力変換効率を高めるため順方向電圧（V f）が低く、かつスイッチングスピードが速いものが望ましい。たとえば、ショットキーダイオードなどが用いられる。

負荷回路または素子として、L E D・1 A～L E D・N Aと電流検出用の抵抗R（74）が出力端子T o u tとG N D間に接続されている。ここではL E D・1 A～L E D・N Aが1組だけ接続されているが、並列に接続されても良く、またこれらを組み合わせた構成でも良い。

さらに、L E D以外の負荷素子であってもよく、負荷素子に流れる電流または電圧を検出する手段を設け、この検出手段からの出力電圧（または制御信号）を次段の電圧変換回路70に供給するようにする。

【0022】

つぎにL E D駆動装置50の動作について説明する。

スイッチングレギュレータ基本ブロック51を動作させたときの初期状態において、S W 55がO Nの期間、入力端子T i nからインダクタンスL 1とS W 55、抵抗R 56を介してG N Dに電流が流れる。インダクタL 1に電流が1周期の所定期間流れると、昇圧制御回路58からセット信号を出力し、バッファアンプ57を介してS W 55をO F Fする。

キャパシタC 53に所定の電圧が蓄積された後、キャパシタC 53からT o u t即ちL E D・1 A～L E D・N Aの負荷に電流が流れて電圧が下がる。

するとA m p 60（レベルシフト回路70を含む）の電圧検出回路で所定の電圧を検出するまで初期動作と同じ動作を繰り返す。このときインダクタL 1に流す電流の周期を1周期の期間内で長くして、キャパシタC 53に蓄積する電圧を高くする。

このS W 55はキャパシタC 53で検出された直流電圧に応じて、一周期内でO N／O F F制御されている。

具体的には、キャパシタC 53に蓄積された電圧に比例する電圧、すなわち抵抗R 74で発生した電圧E 1がA m p 71の非反転入力端子に供給され、反転入力端子の電圧と比較され、その誤差電圧をA m p 60の反転入力端子に出力する。ここで、A m p 71の反転入力端子の電圧は抵抗R 72と抵抗R 73で分圧して、利得を決めている。また電圧E

s i の電圧を R 7 2 と R 7 3 で分割しているのので、抵抗 R 7 4 の値を小さくすることができる。

A m p 6 0 で電圧変換回路 7 0 から入力された比較電圧と基準電圧発生回路 6 1 から出力される基準電圧が比較される。いまキャパシタ C 5 3 の電圧が下がった結果、比較電圧が基準電圧より低くなったとすると、A m p 6 0 の出力電圧は高くなる。A m p 6 0 から出力された電圧が昇圧制御回路 5 8 に供給され、そこでパルス幅の調整が行われ（O N 期間を長くして）、出力電圧（T o u t またはキャパシタ C 5 3 の電圧）が基準値以上になるまでの期間、調整されたパルス制御電圧を出力し続ける。

バッファアンプ 5 7 はその期間 O N / O F F 切り換え動作を繰り返し、たとえば S W 5 5 が O N の期間インダクタ L 1 に電流が流れてエネルギーが蓄積される。また S W 5 5 が O F F の期間インダクタ L 1 に蓄積されたエネルギーが入力電圧に重畳されてダイオード D 2 を介してキャパシタ C 5 3 に蓄積される。この動作が繰り返されることにより、出力電圧 T o u t （C 5 3 に蓄積される電圧）は徐々に昇圧する。 10

【0023】

A m p 6 0 で端子 T 2 4 に供給される電圧 E s i が基準電圧発生回路 6 1 から出力される所定の基準電圧と等しくなるまで上述した電圧上昇のための動作を繰り返す。昇圧する場合、S W 5 5 の O N 期間を長くしてインダクタ L 1 に流す電流を増加し、キャパシタ C 5 3 に蓄積される電圧（または T o u t ）が所定の出力電圧（T o u t ）になるようにしている。

キャパシタ C 5 3 に蓄積される電圧が所定値以上になると、A m p 6 0 から出力される制御電圧により昇圧制御回路 5 8 の動作が制御され、O N 期間のパルス幅を調整（狭く）し、バッファアンプ 5 7 を介して S W 5 5 を O N / O F F する。するとキャパシタ C 5 3 に蓄積される電圧は低下する。以後同様な動作が繰り返される。 20

このように、L E D 駆動装置 5 0 は L E D ・ 1 A ~ L E D ・ N A に流れる電流が変動しながら設定値に近づくように上述した動作を繰り返すことになる。

【0024】

つぎに、出力端子 T o u t と G N D 間に必要な電圧について述べる。図 2 に示した L E D 駆動装置 5 0 の L E D ・ 1 A ~ L E D ・ N A に流れる電流 I L を検出する抵抗 R 7 4 の値は次式で求められる。

[数 3]

$$I L = E 1 / R 7 4 \quad \dots (3) \quad 30$$

ここで E 1 の電圧はスイッチングレギュレータ基本ブロック（回路）5 1 の端子 T 2 4 の電圧 E s i を用いて、

[数 4]

$$E 1 = E s i * (R 7 3 / (R 7 2 + R 7 3)) \quad \dots (4)$$

と表される。

これから、数式（3）で表した電流検出用抵抗 R 7 4 は、

[数 5]

$$R 7 4 = E s i * (R 7 3 / (R 7 2 + R 7 3)) / I L \quad \dots (5) \quad 40$$

となり、電圧変換回路 7 0 がない時の抵抗値 R 7 4 A 、

[数 6]

$$R 7 4 A = E s i / I L \quad \dots (6)$$

と比較して明らかに小さく設定できる。

【0025】

したがって、L E D を点灯するための抵抗値を下げ、たとえばこの抵抗 R 7 4 の両端電圧を 1 V 以下に下げることができるので、L E D 駆動装置 5 0 の昇圧電圧を低く設定でき 50

【図面の簡単な説明】

【図 1】 本発明の L E D 駆動装置の回路構成を示す回路図である。

【図 2】 本発明の他の L E D 駆動装置の回路構成を示す回路図である。

【図 3】従来例の L E D 駆動装置の回路構成を示す回路図である。

【図 4】 従来例の他の L E D 点灯回路の構成を示す回路図である。

【図 5】従来例の他の L E D 点灯回路の構成を示す回路図である。

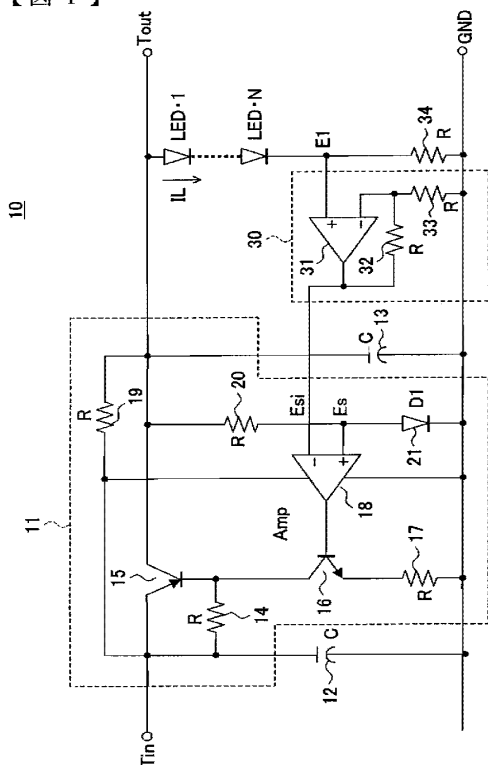
【符号の説明】

【 0 0 2 7 】

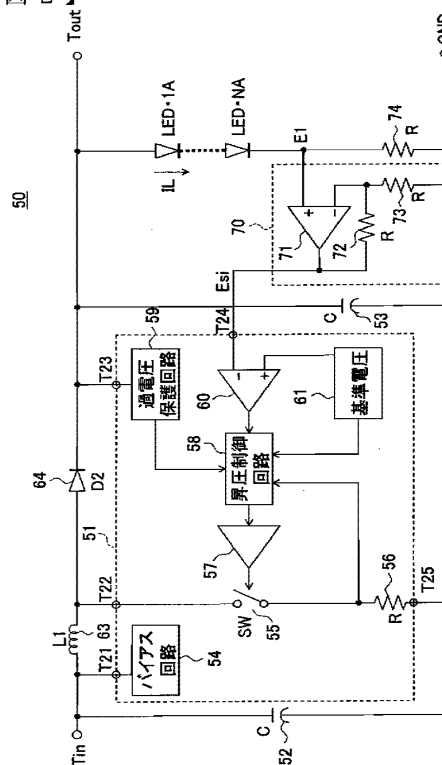
10

20

【图 1】

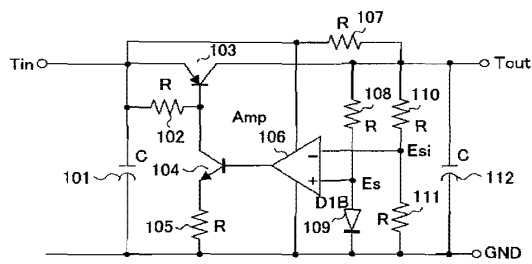


【图 2】

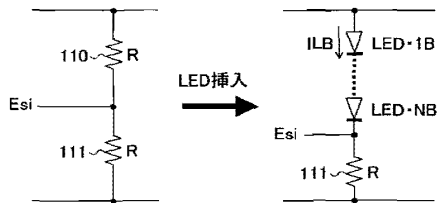


【図 3】

100



(A)

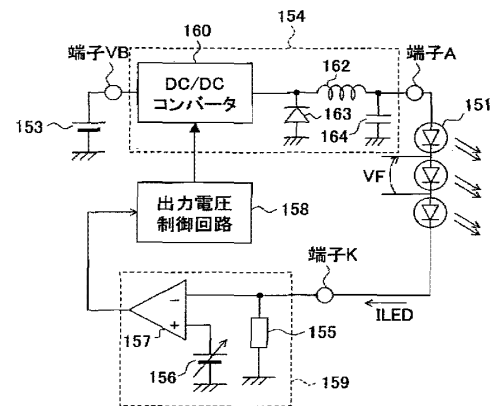


(B)

(C)

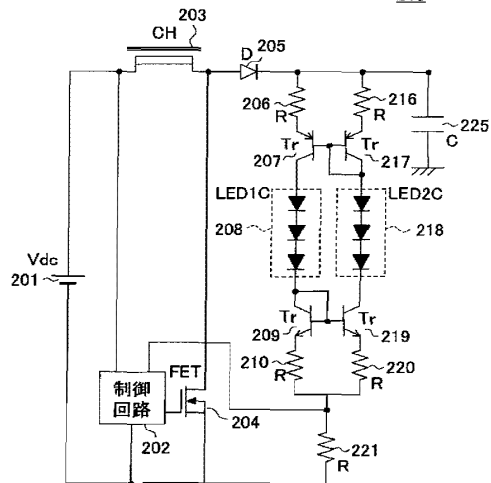
【図 4】

150



【図 5】

200



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2007-042758

(43)Date of publication of application : 15.02.2007

(51)Int.Cl.

H01L 33/00 (2006.01)

(21)Application number : 2005-223304

(71)Applicant : HARISON TOSHIBA LIGHTING
CORP

(22)Date of filing : 01.08.2005

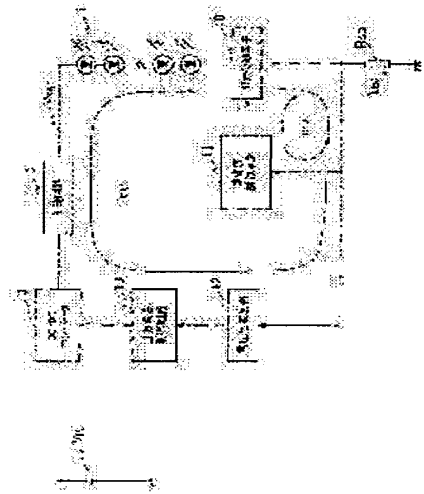
(72)Inventor : SHIBA TOSHIKI

(54) LED DRIVING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an LED driving device which can drive an LED by constant current, reduce heat generation of a circuit element group including LEDs by optimizing voltage to be supplied to the LED, and stably light a backlight unit during light controlling.

SOLUTION: In the LED driving device, a first negative feedback closed loop CL1 for controlling supply voltage is comprised of a DC/DC convertor 8, an output driving element 10, a voltage comparison circuit 12, and an output voltage control circuit 13, and a second negative feedback closed loop CL2 for controlling constant-current is comprised of an output driving element 10 and a constant-current control circuit 11. The frequency response characteristic of the first negative feedback closed loop CL1 for controlling supply voltage is set to 1/20 or less of that of the second negative feedback closed loop CL2 for controlling constant current, so that the first negative feedback closed loop CL1 for controlling supply voltage can be stably operated without spoiling the response of controlling the constant current.



【特許請求の範囲】

【請求項 1】

直列接続された複数の発光ダイオードと、
前記直列接続された発光ダイオードのアノード側に直流電源から電力効率の良い電圧値を供給する D C / D C コンバータと、
前記直列接続された発光ダイオードのカソード側に一端が接続された出力駆動素子と、
前記出力駆動素子の他端に、その一端が接続され、その他端が接地された電流検出用の抵抗と、
前記複数の直列接続された発光ダイオードに効率の良い最適値の電圧を供給するために、前記 D C / D C コンバータを制御する出力電圧制御回路と、
前記出力電圧制御回路に出力電圧指令を与えるために、前記電流検出用の抵抗に流れる電流を変換した電圧を第 1 の比較電圧とし、所望の基準電圧と比較して差電圧を前記出力電圧制御回路に出力する電圧比較回路と、
前記電流検出用の抵抗に流れる電流を変換した第 2 の比較電圧を定電流制御のための所定電圧と比較し、前記出力駆動素子とその通電電流が定電流になるように制御する定電流制御回路とを備え、
前記 D C / D C コンバータ、出力駆動素子、電圧比較回路及び出力電圧制御回路にて構成される閉ループを供給電圧制御用の第 1 の負帰還閉ループとし、前記出力駆動素子及び定電流制御回路にて構成される閉ループを定電流制御用の第 2 の負帰還閉ループとしたことを特徴とする L E D 駆動装置。

10

20

【請求項 2】

直列接続された複数の発光ダイオードと、
前記直列接続された発光ダイオードのアノード側に直流電源から電力効率の良い電圧値を供給する D C / D C コンバータと、
前記直列接続された発光ダイオードのカソード側に一端が接続された出力駆動素子と、
前記出力駆動素子の他端に、その一端が接続され、その他端が接地された電流検出用の抵抗と、
前記複数の直列接続された発光ダイオードに効率の良い最適値の電圧を供給するために、前記 D C / D C コンバータを制御する出力電圧制御回路と、
前記出力駆動素子の両端の差電圧を算出する差電圧算出回路と、
前記出力電圧制御回路に出力電圧指令を与えるために、前記差電圧算出回路の算出した差電圧を第 1 の比較電圧とし、所望の基準電圧と比較して電圧差を前記出力電圧制御回路に出力する電圧比較回路と、
前記電流検出用の抵抗に流れる電流を変換した第 2 の比較電圧を定電流制御のための所定電圧と比較し、前記出力駆動素子とその通電電流が定電流になるように制御する定電流制御回路とを備え、
前記 D C / D C コンバータ、出力駆動素子、差電圧算出回路、電圧比較回路及び出力電圧制御回路にて構成される閉ループを供給電圧制御用の第 1 の負帰還閉ループとし、前記出力駆動素子及び定電流制御回路にて構成される閉ループを定電流制御用の第 2 の負帰還閉ループとしたことを特徴とする L E D 駆動装置。

30

40

【請求項 3】

前記差電圧算出回路に対して、外部から与えられる調光率に対応して可変な基準電圧を与える制御基準作成回路を備えたことを特徴とする請求項 2 に記載の L E D 駆動装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、L E D 駆動装置に関する。

【背景技術】

【0002】

50

従来、ナビゲーションなどの液晶用のバックライトには、光源として水銀が封入された冷陰極蛍光ランプが使用されてきたが、近年有害物質である水銀の使用を減らすため、代りの光源として白色やRGBなどの発光ダイオード素子を使用したバックライトユニットが注目され徐々に商品化されつつある。

【0003】

図12は発光ダイオード素子(LED)を使った一般的なバックライトユニットを示す図である。バックライトユニットは導光板103、バックフレーム104、フロントフレーム106を備えている。バックフレーム104はLED実装用基板102を内蔵している。LED実装用基板102には、白色などのLED101が並べられ、これらのLED101から発せられる光が導光板103で偏向され、光学シート105等を透過して表示部107から液晶へ照射される。尚、従来は、このLED101とLED実装用基板102の代りに、光源として水銀が封入された冷陰極蛍光ランプが使用されていたのである。

【0004】

以下、LEDを点灯を制御する従来技術の説明する。LEDの発光輝度は流れる電流の大きさに依存する。このため、LEDを安定して点灯させるためには、LEDを定電流にて駆動することが必要である。図13はLEDを定電流駆動するよう構成された従来の点灯回路のブロック図であり、図14は具体的回路例の回路図である。

【0005】

図13では、2個以上のLED201を直列に接続し、その一端にLED201に流れる電流を検出するための抵抗 R_{cs} を接続し接地(GND)している。このLED201に定電流を流すために、抵抗 R_{cs} に流れる電流を電圧変換した比較電圧を電圧比較回路212へ送り、所望の基準電圧と比較する。さらに、電圧比較回路212での比較結果に応じて、出力電圧制御回路213が降圧式又は昇圧式のスイッチング方式などのDC/DCコンバータ8を制御し、その出力電圧を平滑回路219で電力効率の良い所望のDC電圧値(V_{sw2})にしてLED201へ供給することで、負帰還の閉ループ制御CL3を行う。

【0006】

図14はこの従来のLED駆動回路の具体的回路例であり、次のように構成されている。LED201に流れる電流を検出用抵抗 R_{cs} に流すことで電圧変換し、その電圧変換値をオペアンプ等で構成された誤差増幅用の電圧比較回路220の比較値として使い、基準電圧 V_{ref} と比較する。さらに電圧比較回路220の出力をコンパレータで構成される出力電圧制御回路221で三角波 V_{osc2} と比較し、その比較結果によりDUTYが変化するパルス状の方形波電圧 V_{G2} を生成する。そして、このDUTYが変化するパルス状の方形波電圧 V_{G2} にてPチャンネルFETで成るスイッチング素子214のゲートを制御し、電源 V_{IN} の直流電圧を所定の直流電圧に変換して出力する。つまり、SW電源方式のDC/DCコンバータ208として動作する。そして、このスイッチング素子214のドレイン端子をダイオード215のカソードとインダクタ216へ接続した後、インダクタ216の他端から出力される電圧を平滑用コンデンサ217で直流電圧 V_{sw2} へ変換し、電力効率の良い電圧をLED201群に供給する。

【0007】

このようにして構成される負帰還閉ループCL3では、 $I_{LED} \times R_{cs} = V_{ref}$ (一定)になるように制御されることになり、LED201に流れる電流 I_{LED} は概ね V_{ref}/R_{cs} の定電流で点灯されることとなる。すなわち、LED201に流れる電流が所望の電流より大きい場合は、スイッチング素子214のゲートにオン期間の幅の狭いパルス状の方形波電圧 V_{G2} が供給されることでLED201に印加される平滑化された電圧 V_{sw2} は低くなりLED201の電流を小さくする方向へ働く。逆に、LED201に流れる電流が所望の電流より小さくなった場合は、スイッチング素子214のゲートにオン期間の幅の広いパルス状の方形波電圧 V_{G2} が供給されることでLED201に印加される平滑化された電圧 V_{sw2} は高くなり、LED201の電流を大きくする方向へ働く。このような負帰還閉ループ制御により、電圧検出抵抗 R_{cs} の電圧値が基準電圧V

R_{EF} と同じになるような所望の定電流 I_{LED} が $LED201$ に流れることで安定状態を作ることとなる。

【0008】

この図14に示した回路例は、電源 V_{IN} の電圧値が $LED201$ を所望の明るさに点灯させるために必要な最大電圧値以上の場合であり、降圧式タイプの DC/DC コンバータ208を構成していることになる。しかし、 DC/DC コンバータ208が、電源 V_{IN} の電圧値と $LED201$ に供給するのに必要な最大電圧値の大小比較に応じて降圧式、昇圧式、昇降圧式の3種類のタイプが考えられ、 DC/DC コンバータ208の駆動方式は限定されていない。

【0009】

この従来回路の構成では、 DC/DC コンバータ208の出力電圧を制御することによって $LED201$ を定電流で駆動できるとともに、 $LED201$ の V_F 規格によらず高効率駆動が実現でき、所望の定電流値と温度に依存した V_F 値に応じた必要最小限の駆動電圧に DC/DC コンバータ208の出力が制御されるため、 V_F 規格から考慮される電圧マージンによる損失は発生しないという特徴があった。

【0010】

上記従来回路例に類似した特許の一例として、 DC/DC コンバータ208の形式を昇圧式に限定し、携帯機器に応用した技術が特開2003-152224号公報（特許文献1）に開示されている。

【0011】

しかしながら、従来の図13、図14に示したような LED 駆動回路では、電源 V_{IN} の電圧変動や外部からのノイズ、さらに電流検出抵抗部分へ飛び込む外乱ノイズ、制御ループ内の変動が発生すると定電流制御が不安定となり、そのため制御ループ $CL3$ の応答速度（周波数特性）及びゲインをあまり高くすることができない技術的な限界がある。そのため、上記の従来回路は、携帯電話などのように常時決まった定電流を $LED201$ に流すことで十分バックライトとしての目的を達成できるものには採用するには最適であったが、頻繁に所望の定電流値が変わるような商品、例えば調光機能が必要な分野の商品に採用するには不十分であった。特に、上記の従来回路では、調光率が概ね10%以下の領域で安定した調光性能が得られない上に、調光率に対する $LED201$ の電流特性も誤差が増大し非線形となってしまうため、5%以下の極めて低い調光率まで線形な特性が要求される車載用のナビゲーション用の液晶バックライトへの採用のためにはさらに技術改良が求められていた。

【特許文献1】特開2003-152224号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

本発明は、上述したような従来技術の問題点に鑑みてなされたものであり、発光ダイオード（ LED ）を定電流で駆動すると共に、 LED に供給する電圧を最適化することで LED を含む回路素子群の発熱を低減し、調光時でもバックライトユニットを安定して点灯させることができる LED 駆動装置を提供することを目的とする。

【課題を解決するための手段】

【0013】

請求項1の発明の LED 駆動装置は、直列接続された複数の発光ダイオードと、前記直列接続された発光ダイオードのアノード側に直流電源から電力効率の良い電圧値を供給する DC/DC コンバータと、前記直列接続された発光ダイオードのカソード側に一端が接続された出力駆動素子と、前記出力駆動素子の他端に、その一端が接続され、その他端が接地された電流検出用の抵抗と、前記複数の直列接続された発光ダイオードに効率の良い最適値の電圧を供給するために、前記 DC/DC コンバータを制御する出力電圧制御回路と、前記出力電圧制御回路に出力電圧指令を与えるために、前記電流検出用の抵抗に流れる電流を変換した電圧を第1の比較電圧とし、所望の基準電圧と比較して差電圧を前記出

力電圧制御回路に出力する電圧比較回路と、前記電流検出用の抵抗に流れる電流を変換した第2の比較電圧を定電流制御のための所定電圧と比較し、前記出力駆動素子をその通電電流が定電流になるように制御する定電流制御回路とを備え、前記DC/DCコンバータ、出力駆動素子、電圧比較回路及び出力電圧制御回路にて構成される閉ループを供給電圧制御用の第1の負帰還閉ループとし、前記出力駆動素子及び定電流制御回路にて構成される閉ループを定電流制御用の第2の負帰還閉ループとしたものである。

【0014】

請求項2の発明のLED駆動装置は、直列接続された複数の発光ダイオードと、前記直列接続された発光ダイオードのアノード側に直流電源から電力効率の良い電圧値を供給するDC/DCコンバータと、前記直列接続された発光ダイオードのカソード側に一端が接続された出力駆動素子と、前記出力駆動素子の他端に、その一端が接続され、その他端が接地された電流検出用の抵抗と、前記複数の直列接続された発光ダイオードに効率の良い最適値の電圧を供給するために、前記DC/DCコンバータを制御する出力電圧制御回路と、前記出力駆動素子の両端の差電圧を算出する差電圧算出回路と、前記出力電圧制御回路に出力電圧指令を与えるために、前記差電圧算出回路の算出した差電圧を第1の比較電圧とし、所望の基準電圧と比較して電圧差を前記出力電圧制御回路に出力する電圧比較回路と、前記電流検出用の抵抗に流れる電流を変換した第2の比較電圧を定電流制御のための所定電圧と比較し、前記出力駆動素子をその通電電流が定電流になるように制御する定電流制御回路とを備え、前記DC/DCコンバータ、出力駆動素子、差電圧算出回路、電圧比較回路及び出力電圧制御回路にて構成される閉ループを供給電圧制御用の第1の負帰還閉ループとし、前記出力駆動素子及び定電流制御回路にて構成される閉ループを定電流制御用の第2の負帰還閉ループとしたものである。

【0015】

請求項3の発明は、請求項2のLED駆動装置において、前記差電圧算出回路に対して、外部から与えられる調光率に対応して可変な基準電圧を与える制御基準作成回路を備えたことを特徴とするものである。

【発明の効果】

【0016】

本発明によれば、供給電圧制御用の第1の負帰還閉ループの周波数応答特性を定電流制御用の第2の負帰還閉ループの周波数応答特性の1/20以下に設定することで、定電流制御の応答性を損なわずに供給電圧制御が安定して行える。すなわち、各負帰還閉ループの周波数の応答特性が20倍以上も違うことからお互いが干渉して不安定になることがないので、定電流制御用の第2の負帰還閉ループの利得及び周波数応答を高く設定でき、非常に精度の良い定電流特性が達成できる。

【0017】

また、本発明によれば、電圧基準を調光率に応じて可変とすることで、頻繁に所望の定電流値が変わるような分野の商品や極めて低い調光性能が必要な分野の商品にも十分対応可能であり、特に車載用のナビゲーションの液晶バックライトに必要な5%以下の極めて低い調光率域での線形な電流特性を達成できる。

【発明を実施するための最良の形態】

【0018】

以下、本発明の実施の形態を図に基づいて詳説する。

【0019】

(第1の実施の形態) 図1は本発明の第1の実施の形態のLED駆動装置のブロック図である。図1において、1は発光ダイオード(LED)、8はDC/DCコンバータ、9は平滑回路、10は出力駆動素子、11は定電流制御回路、12は電圧比較回路、13は出力電圧制御回路を表している。

【0020】

2個以上のLED1を直列に接続し、そのアノード側には、バッテリー等のDC電源VINからの直流電力をDC/DC変換するための降圧式又は昇圧式、あるいは昇降圧式の

スイッチング又はチョップ方式などのDC/DCコンバータ8が平滑回路9を介して接続してある。また、LED1のカソード側には、トランジスタやFETなどの出力駆動素子10、電流検出用の抵抗 R_{cs} が順に接続しており、この抵抗 R_{cs} の他端は接地(GND)してある。

【0021】

LED1に効率の良い最適値の電圧を供給するために、出力電圧制御回路13にてDC/DCコンバータ8を制御する。また、出力駆動素子10がLED1に定電流を流すように制御するために、この出力駆動素子10は定電流制御回路11にて制御する。

【0022】

DC/DCコンバータ8の制御は従来と同様であり、抵抗 R_{cs} に流れる電流 I_{LED} を電圧変換した比較電圧($=R_{cs} \times I_{LED}$)を電圧比較回路12へ送り、所望の基準電圧 V_{REF} と比較する。さらに、電圧比較回路12での比較結果に応じて、出力電圧制御回路13がDC/DCコンバータ8を制御し、その出力電圧を平滑回路9で電力効率の良い所望のDC電圧値(V_{SW1})にしてLED1へ供給することで、負帰還の閉ループ制御CL1を行う。

【0023】

定電流制御回路11による定電流制御は、上記の電圧検出抵抗の比較電圧を所定値と比較し、出力駆動素子10の通電電流が定電流になるように制御することで、負帰還の閉ループ制御CL2を行う。

【0024】

本実施の形態のLED駆動装置は、LED1に効率の良い最適値の電圧を供給するための供給電圧制御用閉ループCL1を構成する回路群の中に、LED1に定電流を流すための制御用の閉ループCL2を構成した回路群が存在する構成であり、供給電圧制御用の閉ループCL1とLED1に定電流を流すための定電流制御用の閉ループCL2との経路の一部が共通する構成となっている。閉ループCL1と閉ループCL2の共通部分は、LED1に流れる電流を、検出抵抗 R_{cs} を使って電圧情報に変換する部分であり、この検出抵抗 R_{cs} の電圧は定電流制御回路11及び電圧比較回路12それぞれの比較値としている。すなわち、LED1に流れる電流を電流検出用抵抗 R_{cs} によって電流-電圧変換した電圧値($I_{LED} \times R_{cs}$)を供給電圧制御用の比較情報とすると同時に、定電流制御用の比較情報としても利用することで、それぞれの制御用の閉ループCL1、CL2は所望の基準値 V_{REF} 、 $I_0 \times V_R$ に一致するように負帰還制御する。ここで、供給電圧制御用の閉ループCL1の周波数応答が定電流制御用の閉ループCL2の周波数応答の1/20以下に設定することで、定電流制御の応答性を損なわずに供給電圧制御用の負帰還閉ループCL1を安定に動作させることができる。すなわち、各負帰還閉ループCL1、CL2の周波数の応答特性が20倍以上も違うことからお互いが干渉して不安定になることがないので、定電流制御用の負帰還閉ループCL2の利得及び周波数応答を高く設定できることから、非常に精度の良い定電流特性を達成できる。

【0025】

図2は本実施の形態のLED駆動装置の具体回路図である。図2において、14はMOS-FET、15はダイオード、16はインダクタ、17はコンデンサ、18はLED駆動素子(トランジスタ)、19は負帰還増幅回路、20は電圧比較増幅器、21は比較器(コンパレータ)を表している。尚、LEDの符号「1」は図1と同様の符号を用いている。

【0026】

図1と図2を照合しながら説明する。図1のDC/DCコンバータ8に相当するのが、図2のPチャンネルのMOS-FET14とダイオード15であり、出力電圧制御回路13がコンパレータ21、電圧比較回路12が電圧比較増幅器20、平滑回路9がインダクタ16と平滑コンデンサ17である。本実施の形態の回路は降圧型のスイッチング電源方式のDC/DCコンバータ構成になっている。さらに、図1中の出力駆動素子10に相当するのが、トランジスタ18であり、定電流制御回路11に相当するのがトランジスタ1

8を負荷にした負帰還増幅回路19である。

【0027】

先ず、LED1に所望の一定の電流を流すための定電流制御用の閉ループCL2の動作は、LED1に流れる電流を検出抵抗 R_{CS} を使って電圧情報 $V_E (= R_{CS} \times I_{LED})$ に変換し、その電圧値 V_E と所望の電流値に対応した基準電圧値 $V_{Ref1} (= I_0 \times \text{可変抵抗} V_R \text{の抵抗値})$ とを比較し、その誤差に応じて出力駆動素子10を負帰還ループ制御する。

【0028】

他方、LED1に電力効率の良い必要最低な最適電圧を供給するための供給電圧制御用の負帰還閉ループCL1は、次のように動作する。LED1に流れる電流を制御する出力駆動素子18が定電流動作及び応答性に追従できなくなる飽和領域で動作しないために必要な概ね最低電圧値を予め制御目標値として電圧比較増幅器20の基準値 V_{Ref2} として設定している。電圧比較増幅器20では、先の定電流制御用の負帰還ループCL2に対する負帰還電圧値 V_E を比較情報として共通に用い、基準電圧値 V_{Ref2} とこの比較電圧 V_E とを比較する。さらに電圧比較増幅器20の出力をコンパレータ21で三角波 V_{osc1} と比較し、その比較結果によりDUTYが変化するパルス状の方形波電圧 V_{G1} を生成する。そして、このDUTYが変化するパルス状の方形波電圧 V_{G1} にてPチャンネルFET14のゲートを制御し、直流電源の直流電圧 V_{IN} を所定の直流電圧 V_{SW1} に変換して出力する。このFET14の直流出力は、平滑用のインダクタ16とコンデンサ17にて平滑化し、電力効率の良い電圧としてLED1に供給する。

【0029】

図3は本実施の形態のLED駆動装置の電圧のオシロ波形図である。入力電圧 V_{IN} に対してLED1に所望の定電流が流れるのに必要な電力変換効率の良い電圧値 V_{SW1} が供給され、しかも線形で安定な定電流 I_{LED} となっていることがわかる。ここで、電力変換効率の良い電圧 V_{SW1} とは、LED1が周囲の温度条件下で所望の電流を流すのに必要な各 V_F を足した電圧と出力駆動素子10がサチレーションしない電圧と検出抵抗 R_{CS} の電圧を総和した電圧値となる。

【0030】

本実施の形態のLED駆動装置によれば、各負帰還閉ループの周波数の応答特性が20倍以上も違うことからお互いが干渉して不安定動作になることがないため、定電流制御用の負帰還閉ループCL2の利得及び周波数応答を高く設定でき、これによって非常に精度良く高速に応答する定電流回路が達成できる。そのため、電圧基準を調光率に応じて可変とすることで、頻繁に所望の定電流値が変わるような分野の商品や極めて低い調光性能が必要な分野の商品にも十分対応可能であり、特に車載用のナビゲーションの液晶バックライトに必要な5%以下の極めて低い調光率域での線形な電流特性を達成できる。

【0031】

(第2の実施の形態) 図4は本発明の第2の実施の形態のLED駆動装置のブロック図である。本実施の形態は、図1に示した第1の実施の形態のLED駆動装置の構成に対して、差電圧算出回路31を付加したことを特徴とする。この差電圧算出回路31は、出力駆動素子10のドレインソース間電圧又はコレクターエミッタ間電圧を算出するものであり、算出した差電圧を電圧比較回路12に対して出力するものである。尚、図4において、図1と同一の要素には同一の符号を用いて表している。

【0032】

複数個のLED1を直列に接続し、そのアノード側には、バッテリー等のDC電源 V_{IN} から電力効率の良い電圧を供給するための降圧式又は昇圧式、あるいは昇降圧式のスイッチング又はチョップ方式などのDC/DCコンバータ8を平滑回路9を介して接続している。また、LED1のカソード側はトランジスタやFETなどの出力駆動素子10を介して電流検出用の抵抗 R_{CS} を接続し、この抵抗 R_{CS} の他端を接地(GND)している。

【0033】

本実施の形態のLED駆動装置は、LED 1に電力効率の良い最適値の電圧を供給するための供給電圧制御用閉ループCL 1を構成する回路群と、LED 1に一定の電流を流すための定電流制御用の閉ループCL 2を構成する回路群とを完全に別に存在する構成にしている。

【0034】

まず、LED 1に所望の一定の電流を流すための定電流制御用の閉ループCL 2の動作は、LED 1に流れる電流を、検出抵抗 R_{CS} を使って電圧情報 $I_{LED} \times R_{CS}$ に変換し、その電圧値と所望の電流値に対応した基準電圧値とを比較し、その誤差に応じて出力駆動素子10を負帰還ループ制御する。他方、LED群に電力効率の良い必要最低な最適電圧を供給するため、LED 1に流れる電流を制御する出力駆動素子が定電流動作及び応答性に追従できなくなる飽和領域で動作しないために必要な概ね最低電圧値を予め制御目標値として電圧比較回路12の基準値として設定している。電圧比較回路12ではこの基準電圧値と、差電圧算出回路31で算出した電圧比較値、つまり、出力駆動素子10のドレインソース間電圧又はコレクターエミッタ間電圧と比較する。そしてこの電圧比較回路12の出力に応じて、出力電圧制御回路13、DC/DCコンバータ8、平滑回路9により出力駆動素子10が飽和しないような電圧になるように供給電圧制御用の負帰還閉ループCL 1を動作させる。

10

【0035】

図5は本発明の第2の実施の形態のLED駆動装置の具体回路図である。この第2の実施の形態の回路構成は、図2に示した第1の実施の形態の回路構成に対して、負側増幅器22、正側増幅器23を追加的に付加した構成を特徴としている。尚、図5において、図2と同一の要素には同一の符号を用いて表している。

20

【0036】

図5について図4と照合しながら説明する。図4中のDC/DCコンバータ8に相当するのが、図5中のPチャンネルのMOS-FET 14とダイオード15であり、出力電圧制御回路13がコンパレータ21、電圧比較回路12が電圧比較増幅器20、平滑回路9がインダクタ16とコンデンサ17である。本実施の形態の回路は、第1の実施の形態と同様に降圧型のスイッチング電源方式のDC/DCコンバータ構成になっている。さらに、図4中の出力駆動素子10に相当するのがトランジスタ18であり、定電流制御回路11に相当するのが、トランジスタ18を負荷にした負帰還増幅回路19である。

30

【0037】

まず、定電流制御用閉ループCL 2では、LED 1に流れる電流 I_{LED} を電流検出用抵抗 R_{CS} によって電流-電圧変換し、その電圧値 $V_E (= I_{LED} \times R_{CS})$ を定電流用の負帰還増幅器19の比較情報とし、目標とするLED 1の電流に対応した基準電圧値 $V_{Ref1} (= I_0 \times R_1)$ と一致するようにトランジスタ18のベース電流を制御し、負帰還増幅回路動作させる。これにより、トランジスタ18は目的の定電流をLED 1から引っ張ろうと動作する。

【0038】

他方、供給電圧制御用閉ループCL 1では、LED 1に電力効率の良い必要最低な最適電圧 V_{sw1} を供給するため、LED 1に流れる電流を制御するトランジスタ18が定電流動作及び応答性に追従できなくなる飽和領域で動作しないために必要な最低電圧以上の値を予め制御目標値 $V_{Ref2} (I_1 \times R_2)$ として電圧比較増幅器20に与える。そして、出力駆動素子10のドレインソース間の差電圧又はコレクターエミッタ間の差電圧を増幅器22、増幅器23、抵抗 R_{31} 、ミラー回路25、抵抗 R_{32} で構成されている差電圧算出回路31で算出し、その差電圧を比較値 V_{COMP} として電圧比較増幅器20に対して出力する。第1の実施の形態と同様に、電圧比較回路12である電圧比較増幅器20、出力電圧制御回路13であるコンパレータ21は、この比較値 V_{COMP} が目標値 V_{Ref2} と一致するように供給電圧制御用の負帰還閉ループCL 1を動作させる。尚、この供給電圧制御用の電圧増幅器20の基準値 $V_{Ref2} (I_1 \times R_2)$ は一定値に限定せず、2種類以上の設定値からLED 1に流す電流や調光率に応じて選択できるようにし

40

50

てもよい。

【0039】

図6は出力駆動素子10であるトランジスタ18のコレクタ電圧 V_C 、エミッタ電圧 V_E のオシロ波形図、図7は直流電源電圧 V_{IN} 、LED駆動電圧 V_{SW} 、そしてLED電流 I_{LED} のオシロ波形図である。入力電圧 V_{IN} に対してLED1に所望の定電流が流れるのに必要な電力変換効率の良い電圧値 V_{SW} が供給され、しかも線形で安定な定電流 I_{LED} となっていることがわかる。ここで、電力変換効率の良い電圧 V_{SW} とは、LED1が周囲の温度条件下で所望の電流を流すのに必要な各 V_F を足した電圧とトランジスタ18がサチレーションしない電圧と検出抵抗 R_{CS} の電圧を総和した電圧値である。

【0040】

本実施の形態によれば、供給電圧制御用の負帰還閉ループCL1の周波数応答が定電流制御用の負帰還閉ループCL2の周波数応答の1/20以下に設定することで、定電流制御の応答性を損なわずに供給電圧制御用の負帰還閉ループCL1を安定に動作させることができる。すなわち、各負帰還閉ループCL1、CL2の周波数の応答特性が20倍以上も違うことからお互いが干渉して不安定になることがないので、定電流制御用の負帰還閉ループCL2の利得及び周波数応答を高く設定でき、これによって非常に精度の良い定電流特性が達成できる。そのため、電圧基準を調光率に応じて可変とすることで、頻繁に所望の定電流値が変わるような分野の商品や極めて低い調光性能が必要な分野の商品にも十分対応可能であり、特に車載用のナビゲーションの液晶バックライトに必要な5%以下の極めて低い調光率域での線形な電流特性を達成できる。

【0041】

(第3の実施の形態) 図8は本発明の第3の実施の形態のLED駆動装置のブロック図である。本実施の形態は、図4に示した第2の実施の形態に対して、制御基準値作成回路32と、調光率判定回路33を付加した構成を特徴としている。尚、図8において、図1、図4と同一の要素には同一の符号を用いて表している。

【0042】

複数個のLED1を直列に接続し、そのアノード側に、バッテリー等のDC電源 V_{IN} から電力効率の良い電圧を供給するための降圧式又は昇圧式、あるいは昇降圧式のスイッチング又はチョップ方式などのDC/DCコンバータ8を、平滑回路9を介して接続している。また、LED1のカソード側にはトランジスタやFETなどの出力駆動素子10、電流検出用の抵抗 R_{CS} を順に接続し、この抵抗 R_{CS} の他端は接地させている。

【0043】

本実施の形態でも、LED1に電力効率の良い最適値の電圧を供給するための供給電圧制御用閉ループCL1を構成する回路群と、LED1に一定の電流を流すための定電流制御用の閉ループCL2を構成する回路群とが完全に別に存在する構成にしている。先ず、LED1に所望の一定の電流を流すための定電流制御用の閉ループCL2の動作は、LED1に流れる電流を検出抵抗 R_{CS} を使って電圧情報に変換し、その電圧値と所望の電流値に対応した基準電圧値とを比較しその誤差に応じて出力駆動素子10を負帰還ループ制御している。

【0044】

他方、供給電圧制御用の負帰還閉ループCL1の動作は次の通りである。LED群に電力効率の良い必要最低な最適電圧を供給するため、LED1に流れる電流を制御する出力駆動素子10が定電流動作し、かつ応答性に追従できなくなる飽和領域で動作しないようにするために必要な最低電圧値を予め制御目標値とする。この制御目標値は、制御基準値作成回路32にて作成する。この制御基準値作成回路32は調光率判定回路33からの調光率判定値に応じた制御基準値を作成し、電圧比較回路12に対して基準値として出力する。電圧比較回路12は、出力駆動素子10のドレインソース間電圧又はコレクタエミッタ間電圧を差電圧算出回路31で算出した比較値と基準値とを比較し、比較結果を出力電圧制御回路13に出力する。出力電圧制御回路13は従来例と同様に動作し、DC/DCコンバータ8の出力電圧を制御し、平滑回路9よりLED1を介して出力駆動素子

10に流れる直流が出力駆動素子10を飽和させない電圧になるように制御する。

【0045】

図9は本実施の形態のLED駆動回路の具体回路図である。図9において、24は制御基準値作成回路である。尚、図9において、図2、図5と同一の要素には同一の符号を用いて表している。

【0046】

以下、図9を図8と照合しながら説明する。図8中のDC/DCコンバータ8に相当するのが、図9中のPチャンネルのMOS-FET14とダイオード15であり、出力電圧制御回路13がコンパレータ21、電圧比較回路12が電圧比較増幅器20、平滑回路9がインダクタ16とコンデンサ17である。本実施の形態の回路は降圧型のスイッチング電源方式のDC/DCコンバータ構成になっている。また、図8中の出力駆動素子10に相当するのが、トランジスタ18であり、定電流制御回路11に相当するのがトランジスタ18を負荷にした負帰還増幅回路19である。図9中の増幅器22、増幅器23、抵抗R31、ミラー回路25、抵抗R32は、図8中の差電圧算出回路31に相当する。制御基準値作成回路24は、図8における制御基準値作成回路32に対応している。この制御基準値作成回路24は、定電流 I_1 と可変電流 I_2 との和電流 $I_1 + I_2$ を抵抗R2に流すことで、電圧基準値 V_{Ref2} として可変電圧値を電圧比較増幅器20に与える。

【0047】

先ず、定電流制御用の負帰還閉ループCL2では、LED1に流れる電流 I_{LED} を電流検出用抵抗 R_{CS} によって電流-電圧変換した電圧値 $V_E (= I_{LED} \times R_{CS})$ を定電流用の負帰還増幅器19の比較情報として負帰還させる。そして負帰還増幅器19は、この比較電圧 V_E が目標とするLED1の電流に対応した基準電圧値 $V_{Ref1} (= I_0 \times V_{R1})$ と一致するようにトランジスタ18のベース電流を制御し、トランジスタ18に目的の定電流をLED1から引っ張らせる。

【0048】

他方、供給電圧制御用の負帰還閉ループCL1では、LED1に電力効率の良い必要最低な最適電圧 V_{SW1} を供給するため、LED1に流れる電流 I_{LED} を制御するトランジスタ18が定電流動作し、かつ、応答性に追従できなくなる飽和領域で動作しないために必要な最低電圧以上の値を予め制御基準値 $V_{Ref2} (= I_1 \times R_2)$ として設定し、トランジスタ18のドレイン-ソース間電圧又はコレクター-エミッタ間の差電圧 V_{COMP} を増幅器22、増幅器23、R31、ミラー回路25、抵抗R32で構成された差電圧算出回路31で算出し、電圧比較増幅器20でこの差電圧 V_{COMP} と制御基準値 V_{Ref2} とを比較させる。第1の実施の形態と同様に、電圧比較回路12である電圧比較増幅器20、出力電圧制御回路13であるコンパレータ21は、この比較値 V_{COMP} が制御基準値 V_{Ref2} と一致するように供給電圧制御用の負帰還閉ループCL1を動作させる。

【0049】

また、本実施の形態の場合、供給電圧制御用の電圧比較増幅器20の基準値 V_{Ref2} は一定値に限定せず、2種類以上の設定値からLED1に流す電流や調光率に応じて可変設定する。そのために、制御基準値作成回路24が $(I_1 + I_2) \times R_2$ により基準値 V_{Ref2} を作成するが、 I_1 は一定値、 I_2 はLED1に流す電流値に比例した可変値とし、LED1の設定電流値が増えたと I_2 も増え、逆にLED1の設定電流値が減ると I_2 も減るようにしている。

【0050】

図10は、調光率に応じて基準値 V_{Ref2} を変化させる制御基準値作成回路24の具体的な回路例を示しており、図11はこの制御基準値作成回路24が作成する基準値 V_{Ref2} の設定の概念を示す説明図である。すなわち、外部からの調光信号DIM1を調光率判定回路33で判定し、調光率が比較的高いとき、例えば100%のときにはSW1のみがオンする信号をこの制御基準値作成回路24に inputs し、調光率が比較的低いとき、例えば50%のときにはSW1、SW2の両方がオンする信号を inputs する。このように、調

光率に応じて S W 1、S W 2 をオン、オフさせることで基準電圧値の設定がきめ細かく行える。

【0051】

図 10、図 11 では、出力駆動素子 10 の応答速度が端子電圧に依存することから、調光率が低い場合は出力駆動素子 10 の端子電圧（F E T の場合はドレイン－ソース間の端子電圧、トランジスタの場合はコレクター－エミッタ間の電圧）の設定値を、調光率が高い場合よりも高くする必要があることを示している。一般に、調光率判定をしない場合は、調光率が極めて低い時（例えば 0.5 %）を想定して、高い端子電圧の設定が必要となる。

【0052】

本実施の形態によれば、供給電圧制御用の負帰還閉ループ C L 1 の周波数応答特性を定電流制御用の負帰還閉ループ C L 2 の周波数応答特性の $1/20$ 以下に設定することで、定電流制御の応答性を損なわずに供給電圧制御用の負帰還閉ループ C L 1 を安定に動作させることができる。すなわち、各負帰還閉ループ C L 1、C L 2 の周波数の応答特性が 20 倍以上も違うことからお互いが干渉して不安定になることがないので、定電流制御用の負帰還閉ループ C L 2 の利得及び周波数応答を高く設定でき、非常に精度の良い定電流特性が達成できる。そのため、頻繁に所望の定電流値が変わるような分野の商品や極めて低い調光性能が必要な分野の商品にも十分対応可能であり、特に車載用のナビゲーションの液晶バックライトに必要な 5 % 以下の極めて低い調光率域での線形な電流特性を達成できる。

【0053】

図 15 は本実施の形態の L E D 駆動装置による調光率と L E D 電流との特性 A を、従来例の特性 B、また携帯電話用バックライトの特性 C と比較して示したグラフであり、本実施の形態の L E D 駆動装置では、5 % 以下の極めて低い調光率域での線形な電流特性が得られていることがわかる。

【図面の簡単な説明】

【0054】

【図 1】本発明の第 1 の実施の形態の L E D 駆動回路のブロック図。

【図 2】本発明の第 1 の実施の形態の L E D 駆動回路の回路図。

【図 3】本発明の第 1 の実施の形態の L E D 駆動回路の電圧のオシロ波形図。

【図 4】本発明の第 2 の実施の形態の L E D 駆動回路のブロック図。

【図 5】本発明の第 2 の実施の形態の L E D 駆動回路の回路図。

【図 6】本発明の第 2 の実施の形態の L E D 駆動回路の電圧のオシロ波形図（その 1）。

【図 7】本発明の第 2 の実施の形態の L E D 駆動回路の電圧のオシロ波形図（その 2）。

【図 8】本発明の第 3 の実施の形態の L E D 駆動回路のブロック図。

【図 9】本発明の第 3 の実施の形態の L E D 駆動回路の回路図。

【図 10】本発明の第 3 の実施の形態の制御基準値作成回路の一例を示す回路図。

【図 11】本発明の第 3 の実施の形態の V_{REF2} の設定の概念を示す説明図。

【図 12】L E D を用いた一般的なバックライト構造示す図。

【図 13】従来の L E D 駆動回路のブロック図。

【図 14】従来の L E D 駆動回路の回路図。

【図 15】本発明の第 3 の実施の形態と従来例との調光率－電流間の特性を示すグラフ。

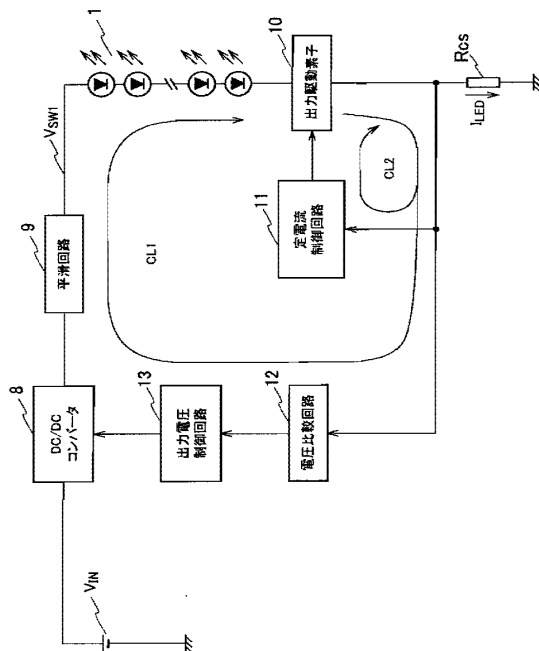
【符号の説明】

【0055】

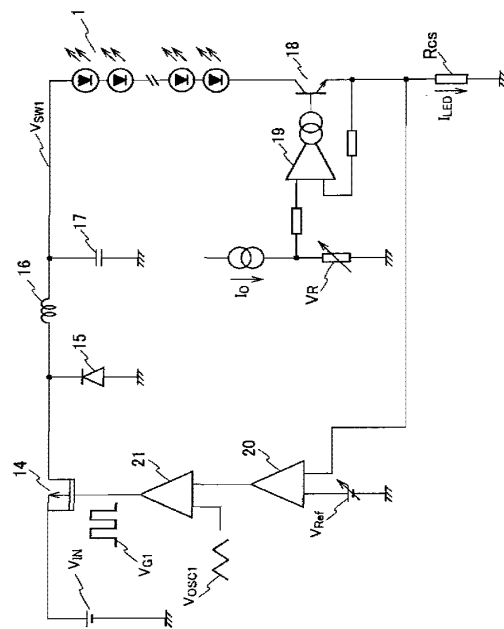
- 1 L E D（発光ダイオード）
- 8 D C / D C コンバータ
- 9 平滑回路
- 10 出力駆動素子
- 11 定電流制御回路
- 12 電圧比較回路

- 1 3 出力電圧制御回路
- 1 4 スイッチング素子
- 1 5 ダイオード
- 1 6 インダクタ
- 1 7 平滑コンデンサ
- 1 8 トランジスタ
- 1 9 負帰還増幅器
- 2 0 電圧比較増幅器
- 2 1 比較器
- 2 2 負側増幅器
- 2 3 正側増幅器
- 2 4 制御基準値作成回路
- 2 5 ミラー回路
- 3 1 差電圧算出回路
- 3 2 制御基準値作成回路
- 3 3 調光率判定回路

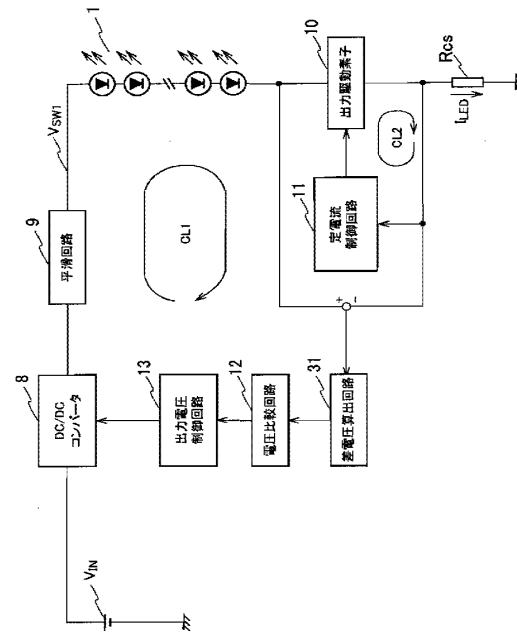
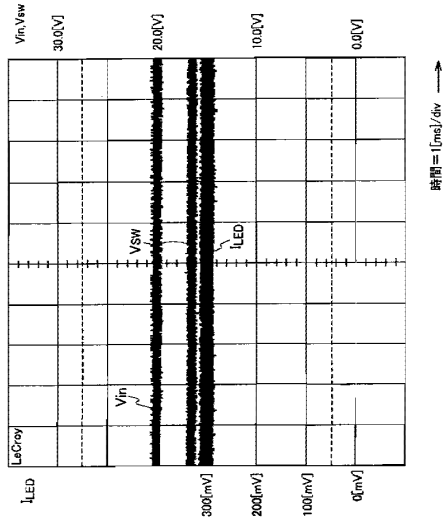
【図 1】



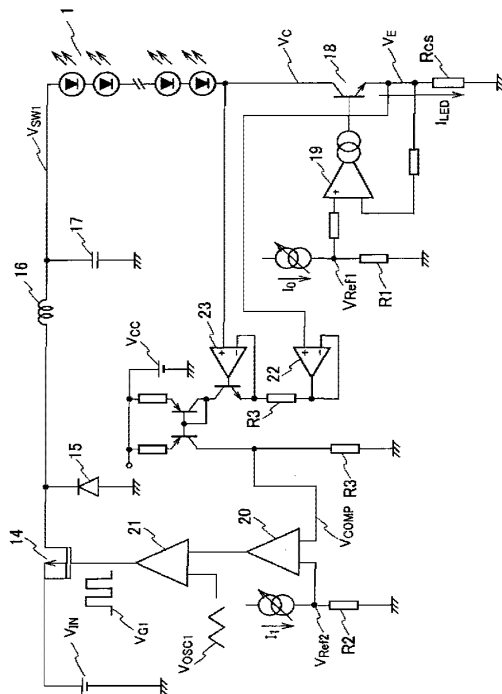
【図 2】



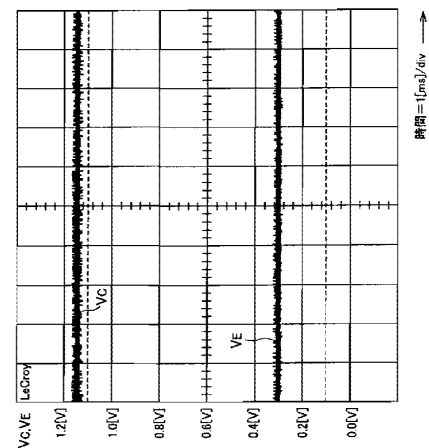
【 図 4 】



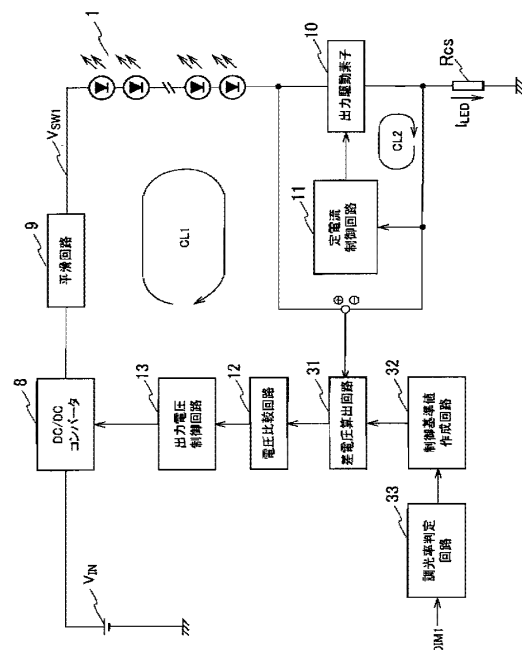
【 図 5 】



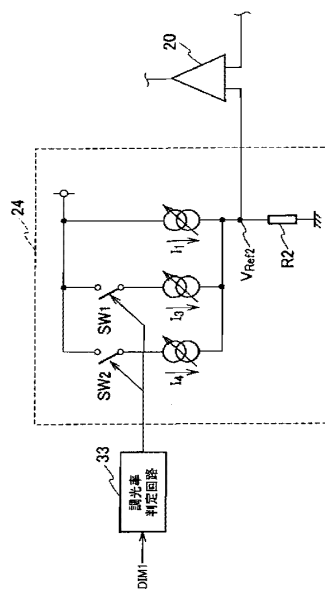
【図 6】



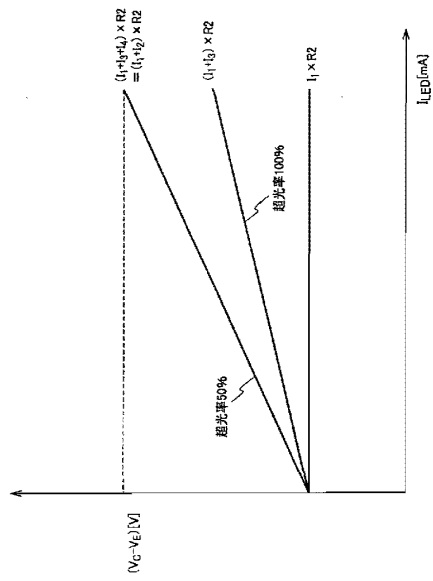
【图 8】



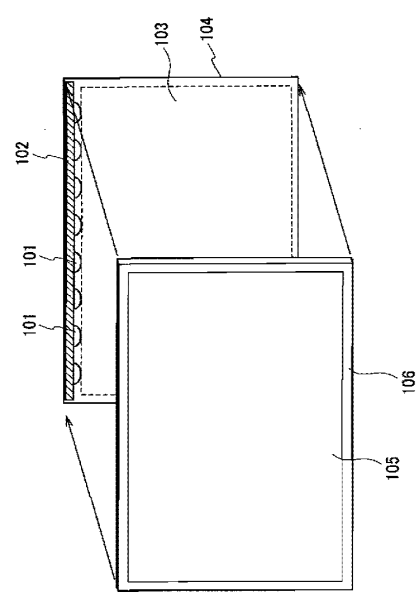
【 ☒ 1 0 】



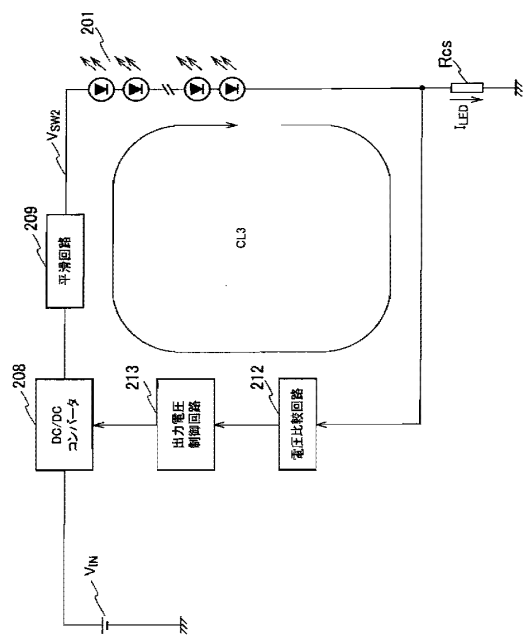
【図 1 1】



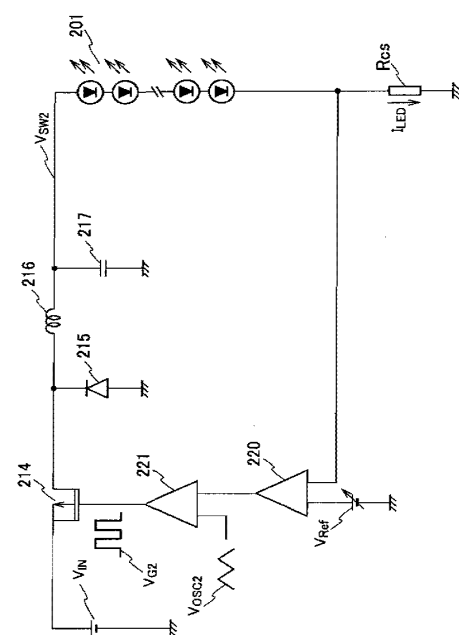
【図 1 2】



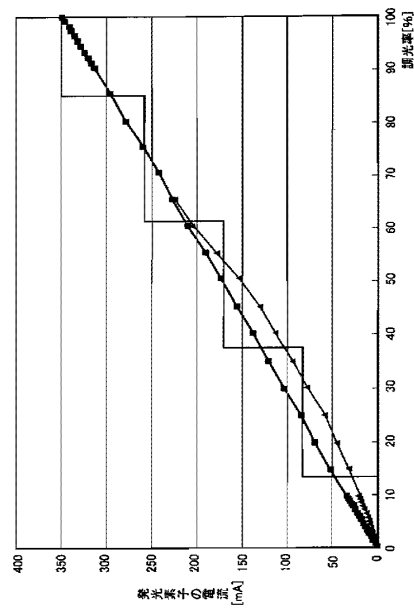
【図 1 3】



【図 1 4】



【図 15】



フロントページの続き

(74)代理人 100098327

弁理士 高松 俊雄

(72)発明者 司馬 俊明

愛媛県今治市旭町 5 丁目 2 番地の 1 ハリソン東芝ライティング株式会社内

F ターム(参考) 5F041 AA09 AA24 BB06 BB08 BB10 BB26 BB32 FF11

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2007-299711

(43)Date of publication of application : 15.11.2007

(51)Int.Cl.

H05B 37/02 (2006. 01)

H01L 33/00 (2006. 01)

G02F 1/13357 (2006. 01)

(21)Application number : 2006-128938

(71)Applicant : ROHM CO LTD

(22)Date of filing : 08.05.2006

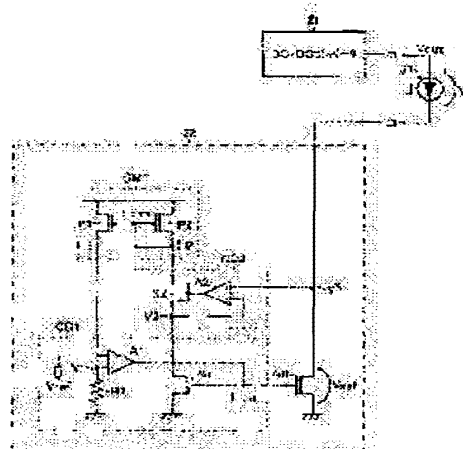
(72)Inventor : NAKAO SHIGEHARU
OMIYA YUJI

(54) DRIVE CURRENT GENERATION DEVICE, LED DRIVING DEVICE, LIGHTING DEVICE, AND DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a drive current generation device which can supply a desired drive current to a load so as not to cause a decrease in efficiency to the utmost.

SOLUTION: A drive current generator 22 for supplying a desired drive current (i) to an LED 31 comprises: a drive transistor N0 which is connected between a terminal of the LED 31 and a grounding terminal in series; a first current controller CC1 which performs ON-OFF control of the drive transistor N0, so that a reference voltage V1 corresponding to a current i1 flowing through a reference resistor R1 agrees with a predetermined reference voltage Vref, and which generates a medium current i2 showing the same behavior as the drive current i; a current mirror circuit CM1 which generates a mirror current i1 corresponding to the medium current i2 with a predetermined ratio, and feeds back/inputs it to the reference resistor R1; and a second current control unit CC2 which keeps the ratio of the drive current i and the medium current i2 at a predetermined value.



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-299711

(P2007-299711A)

(43) 公開日 平成19年11月15日(2007.11.15)

(51) Int.Cl.	F 1	テーマコード (参考)
H05B 37/02 (2006.01)	H05B 37/02 J	2H091
H01L 33/00 (2006.01)	H01L 33/00 J	3K073
G02F 1/13357 (2006.01)	G02F 1/13357	5F041

審査請求 未請求 請求項の数 9 O L (全 12 頁)

(21) 出願番号	特願2006-128938 (P2006-128938)	(71) 出願人	000116024
(22) 出願日	平成18年5月8日 (2006.5.8)		ローム株式会社
			京都府京都市右京区西院溝崎町2 1 番地
		(74) 代理人	100085501
			弁理士 佐野 静夫
		(74) 代理人	100134555
			弁理士 林田 英樹
		(72) 発明者	中尾 重治
			京都市右京区西院溝崎町2 1 番地
			株式会社内
		(72) 発明者	大宮 裕司
			京都市右京区西院溝崎町2 1 番地
			株式会社内
		Fターム(参考)	2H091 FA45Z GA11 LA30

最終頁に続く

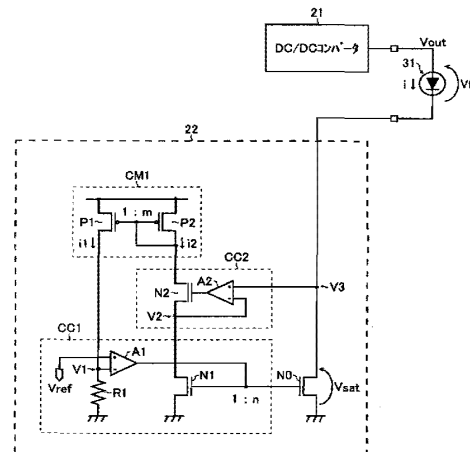
(54) 【発明の名称】 駆動電流生成装置、LED駆動装置、照明装置、表示装置

(57) 【要約】

【課題】本発明は、効率の低下を極力招かない形で、負荷に所望の駆動電流を供給することが可能な駆動電流生成装置を提供することを目的とする。

【解決手段】本発明に係る駆動電流生成部22は、LED31に所望の駆動電流*i*を供給する駆動電流生成装置であって、LED31の一端と接地端との間に直列接続された駆動トランジスタN0と；リファレンス抵抗R1に流れる電流*i*1に応じた参照電圧V1が所定の基準電圧Vrefと一致するように、駆動トランジスタN0の開閉制御を行うとともに、駆動電流*i*と同様の挙動を示す中間電流*i*2を生成する第1電流制御部CC1と；所定の比率をもって中間電流*i*2に応じたミラー電流*i*1を生成し、これをリファレンス抵抗R1に帰還入力させるカレントミラー部CM1と；駆動電流*i*と中間電流*i*2との比率を所定値に維持する第2電流制御部CC2と；を有して成る構成とされている。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

負荷に所望の駆動電流を供給する駆動電流生成装置であって、前記負荷の一端と接地端との間に直列接続された駆動トランジスタと；リファレンス抵抗に流れる電流に応じた参照電圧が所定の基準電圧と一致するように、前記駆動トランジスタの開閉制御を行うとともに、前記駆動電流と同様の挙動を示す中間電流を生成する第 1 電流制御部と；所定の比率をもって前記中間電流に応じたミラー電流を生成し、これを前記リファレンス抵抗に帰還入力させるカレントミラー部と；前記駆動電流と前記中間電流との比率を所定値に維持する第 2 電流制御部と；を有して成ることを特徴とする駆動電流生成装置。

【請求項 2】

第 1 電流制御部は、一端が前記カレントミラー部のミラー電流引出端に接続され、他端が接地端に接続されたリファレンス抵抗と；一入力端が前記リファレンス抵抗の一端に接続され、他入力端が前記基準電圧の印加端に接続され、出力端が前記駆動トランジスタの制御端に接続された第 1 アンプと；前記カレントミラー部の中間電流引込端と接地端との間に直列接続され、制御端が第 1 アンプの出力端に接続された第 1 トランジスタと；を有して成り、第 2 電流制御部は、前記カレントミラー部の中間電流引込端と第 1 トランジスタの一端との間に直列接続された第 2 トランジスタと；一入力端が第 1 トランジスタの一端に接続され、他入力端が前記駆動トランジスタの一端に接続され、出力端が第 2 トランジスタの制御端に接続された第 2 アンプと；を有して成ることを特徴とする請求項 1 に記載の駆動電流生成装置。

【請求項 3】

前記ミラー電流と前記中間電流との比率は $1 : m$ (> 1) であり、前記中間電流と前記駆動電流との比率は $1 : n$ (> 1) であることを特徴とする請求項 1 または請求項 2 に記載の駆動電流生成装置。

【請求項 4】

前記リファレンス抵抗の抵抗値、または、前記基準電圧の電圧値を可変制御する手段を有して成ることを特徴とする請求項 1 ～請求項 3 のいずれかに記載の駆動電流生成装置。

【請求項 5】

発光ダイオードの駆動制御を行う LED 駆動装置であって、負荷である前記発光ダイオードに所望の駆動電流を供給する手段として、請求項 1 ～請求項 4 のいずれかに記載の駆動電流生成装置を有して成ることを特徴とする LED 駆動装置。

【請求項 6】

複数並列接続された発光ダイオードの駆動制御を行う LED 駆動装置であって、負荷である前記発光ダイオードに所望の駆動電流を供給する手段として、各発光ダイオード毎に請求項 1 ～請求項 4 のいずれかに記載の駆動電流生成装置を有して成り、かつ、前記複数の駆動電流生成装置は、前記基準電圧の印加端を互いに共通としていることを特徴とする LED 駆動装置。

【請求項 7】

発光ダイオードと、前記発光ダイオードの駆動制御を行う LED 駆動装置と、前記 LED 駆動装置に電力を供給する機器電源と、を備えた照明装置であって、前記 LED 駆動装置として、請求項 5 または請求項 6 に記載の LED 駆動装置を有して成ることを特徴とする照明装置。

【請求項 8】

前記機器電源は、バッテリーであることを特徴とする請求項 7 に記載の照明装置。

【請求項 9】

表示パネルと、前記表示パネルを照明する照明装置と、を備えた表示装置であって、前記照明装置として、請求項 7 または請求項 8 に記載の照明装置を有して成ることを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、負荷に所望の駆動電流を供給する駆動電流生成装置、並びに、これを搭載したＬＥＤ〔Light Emitting Diode〕駆動装置、照明装置、及び、表示装置に関するものであり、例えば、液晶ディスプレイ用のＬＥＤバックライトシステムに関する。

【背景技術】

【０００２】

図６は、ＬＥＤ駆動装置の一従来例を示すブロック図である。

【０００３】

図６（ａ）に示すように、従来のＬＥＤ駆動装置は、発光ダイオードＬＥＤの駆動電流 i を生成する手段として、駆動トランジスタ $N0$ と、センス抵抗 R_{s1} と、アンプ AMP と、を有して成り、センス抵抗 R_{s1} （抵抗値 r ）の一端から引き出される帰還電圧 V_a （ $= i \times r$ ）が所定の基準電圧 V_{ref} と一致するように、駆動トランジスタ $N0$ の開閉制御を行う構成とされていた（例えば、特許文献１を参照）。 10

【０００４】

また、複数の駆動電流 $i_1 \sim i_n$ を切り替えて用いる場合には、図６（ｂ）に示すように、並列に設けられた n 個（ $n \geq 2$ ）のセンス抵抗 $R_{s1} \sim R_{sn}$ （抵抗値 $r_1 \sim r_n$ ）をスイッチ $SW_1 \sim SW_n$ で適宜切り替える構成とされていた。

【特許文献１】特開２００２－３５９０９０号公報

【発明の開示】

【発明が解決しようとする課題】 20

【０００５】

確かに、図６に示した従来構成のＬＥＤ駆動装置であれば、負荷である発光ダイオードＬＥＤに対して、所望の駆動電流 i を供給することが可能である。

【０００６】

しかしながら、図６（ａ）に示したＬＥＤ駆動装置では、発光ダイオードＬＥＤのカソードと接地端との間に、駆動トランジスタ $N0$ だけでなく、センス抵抗 R_{s1} が直列接続されていたため、発光ダイオードＬＥＤを光らせるために必要なバッテリー電圧 V_{bat} は下記の（１）式で表される形となっていた。

【０００７】

【数１】 30

$$\begin{aligned} V_{bat} &= V_f + V_{sat} + V_a \\ &= V_f + V_{sat} + (i \times r) \quad \cdots (1) \end{aligned}$$

【０００８】

また、図６（ｂ）に示したＬＥＤ駆動装置では、発光ダイオードＬＥＤのカソードと接地端との間に、駆動トランジスタ $N0$ だけでなく、センス抵抗 $R_{s1} \sim R_{sn}$ のいずれかとスイッチ $SW_1 \sim SW_n$ のいずれかが直列接続されていたため、発光ダイオードＬＥＤを光らせるために必要なバッテリー電圧 V_{bat} は、下記の（２）式で表される形となっていた。

【０００９】 40

【数２】

$$\begin{aligned} V_{bat} &= V_f + V_{sat} + V_a \\ &= V_f + V_{sat} + V_{loss} + (i_n \times r_n) \quad \cdots (2) \end{aligned}$$

【００１０】

なお、上記（１）式、（２）式において、 V_f は発光ダイオードＬＥＤの順方向降下電圧、 V_{sat} は駆動トランジスタ $N0$ の飽和電圧、 V_{loss} はスイッチ $SW_1 \sim SW_n$ を構成するトランジスタの飽和電圧をそれぞれ示している。

【００１１】

このように、図６（ａ）、（ｂ）で示した従来構成のＬＥＤ駆動装置では、発光ダイオ 50

ードLEDを光らせるために、バッテリー電圧 V_{bat} を帰還電圧 V_a の分（例えば0.1[V]）だけ余計に高めておく必要があり、効率の低下を招く形となっていた。

【0012】

本発明は、上記の問題点に鑑み、効率の低下を極力招かない形で、負荷に所望の駆動電流を供給することが可能な駆動電流生成装置、並びに、これを用いたLED駆動装置、照明装置、及び、表示装置を提供することを目的とする。

【課題を解決するための手段】

【0013】

上記目的を達成するために、本発明に係る駆動電流生成装置は、負荷に所望の駆動電流を供給する駆動電流生成装置であって、前記負荷の一端と接地端との間に直列接続された駆動トランジスタと；リファレンス抵抗に流れる電流に応じた参照電圧が所定の基準電圧と一致するように、前記駆動トランジスタの開閉制御を行うとともに、前記駆動電流と同様の挙動を示す中間電流を生成する第1電流制御部と；所定の比率をもって前記中間電流に応じたミラー電流を生成し、これを前記リファレンス抵抗に帰還入力させるカレントミラー部と；前記駆動電流と前記中間電流との比率を所定値に維持する第2電流制御部と；を有して成る構成（第1の構成）とされている。 10

【0014】

なお、上記第1の構成から成る駆動電流生成装置において、第1電流制御部は、一端が前記カレントミラー部のミラー電流引出端に接続され、他端が接地端に接続されたリファレンス抵抗と；一入力端が前記リファレンス抵抗の一端に接続され、他入力端が前記基準電圧の印加端に接続され、出力端が前記駆動トランジスタの制御端に接続された第1アンプと；前記カレントミラー部の中間電流引込端と接地端との間に直列接続され、制御端が第1アンプの出力端に接続された第1トランジスタと；を有して成り、また、第2電流制御部は、前記カレントミラー部の中間電流引込端と第1トランジスタの一端との間に直列接続された第2トランジスタと；一入力端が第1トランジスタの一端に接続され、他入力端が前記駆動トランジスタの一端に接続され、出力端が第2トランジスタの制御端に接続された第2アンプと；を有して成る構成（第2の構成）にするとよい。 20

【0015】

また、上記第1または第2の構成から成る駆動電流生成装置において、前記ミラー電流と前記中間電流との比率は $1:m$ （ >1 ）であり、前記中間電流と前記駆動電流との比率は $1:n$ （ >1 ）である構成（第3の構成）にするとよい。 30

【0016】

また、上記第1～第3いずれかの構成から成る駆動電流生成装置は、前記リファレンス抵抗の抵抗値、または、前記基準電圧の電圧値を可変制御する手段を有して成る構成（第4の構成）にするとよい。

【0017】

また、本発明に係るLED駆動装置は、発光ダイオードの駆動制御を行うLED駆動装置であって、負荷である前記発光ダイオードに所望の駆動電流を供給する手段として、上記第1～第4いずれかの構成から成る駆動電流生成装置を有して成る構成（第5の構成）とされている。 40

【0018】

或いは、本発明に係るLED駆動装置は、複数並列接続された発光ダイオードの駆動制御を行うLED駆動装置であって、負荷である前記発光ダイオードに所望の駆動電流を供給する手段として、各発光ダイオード毎に上記第1～第4いずれかの構成から成る駆動電流生成装置を有して成り、かつ、前記複数の駆動電流生成装置は、前記基準電圧の印加端を互いに共通としている構成（第6の構成）とされている。

【0019】

また、本発明に係る照明装置は、発光ダイオードと、前記発光ダイオードの駆動制御を行うLED駆動装置と、前記LED駆動装置に電力を供給する機器電源と、を備えた照明装置であって、前記LED駆動装置として、上記第5または第6の構成から成るLED駆 50

動装置を有して成る構成（第7の構成）とされている。

【0020】

なお、上記第7の構成から成る照明装置において、前記機器電源は、バッテリーである構成（第8の構成）にするとよい。

【0021】

また、本発明に係る表示装置は、表示パネルと、該表示パネルを照明する照明装置と、を備えた表示装置であって、前記照明装置として、上記第7または第8の構成から成る照明装置を有して成る構成（第9の構成）とされている。

【発明の効果】

【0022】

本発明によれば、効率の低下を極力招かない形で、負荷に所望の駆動電流を供給することが可能な駆動電流生成装置、並びに、これを用いたLED駆動装置、照明装置、及び表示装置を提供することが可能となる。

【発明を実施するための最良の形態】

【0023】

図1は、本発明に係る表示装置の一実施形態を示すブロック図である。本図のように、本実施形態の表示装置は、機器電源1と、LEDドライバIC2と、発光部3と、導光路4と、液晶ディスプレイパネル3（以下、LCD[Liquid Crystal Display]パネル3と呼ぶ）と、を有して成る透過型の液晶ディスプレイである。

【0024】

機器電源1は、LEDドライバIC2を始めとする表示装置各部に対して、電力の供給を行う手段である。なお、機器電源1としては、商用交流電圧を直流電圧に変換する交流／直流コンバータを用いてもよいし、二次電池などのバッテリーを用いてもよい。

【0025】

LEDドライバIC2は、機器電源1から入力電圧 V_{in} の供給を受け、発光部3を構成するLED31の駆動制御を行う手段であり、入力電圧 V_{in} からLED31のアノードに与えるべき所望の出力電圧 V_{out} を生成するDC／DCコンバータ21と、LED31に所望の駆動電流 i を供給する駆動電流生成部22と、を有して成る。なお、駆動電流生成部22の構成及び動作については、後ほど詳細に説明する。

【0026】

発光部3は、発光ダイオード31（以下、LED31と呼ぶ）を有して成り、発光部3で生成された照明光は、導光路4を介してLCDパネル5を背面照射するバックライトとして用いられる。このように、LEDをバックライトとして用いる構成であれば、蛍光管等を用いる構成に比べて、省電力、長寿命、低発熱、省スペースといった効果を得ることが可能となる。

【0027】

なお、発光部3を構成するLED31は、赤、緑、青の発光色を有する3つのLED素子を一群として成るものであり、各LED素子の出射光を混合することで、所望の発光色（本実施形態では白色）を有する照明光を生成するものである。このような白色LEDをバックライトとして用いる構成であれば、蛍光管等を用いる構成に比べて、LCDパネル5の色再現範囲を広げることが可能となる。

【0028】

導光路4は、発光部3の照射光を均一に面発光させて、LCDパネル5全体に導く手段であり、反射板や導光板（表面に特殊な加工が施された透明板）から成る。

【0029】

LCDパネル5は、2枚のガラス板の間に液晶を封入し、電圧をかけることによって、前記液晶の分子方向を変え、発光部3から導光路4を介して背面照射される光の透過率を増減させることで像を表示する手段である。なお、LCDパネル5の描画制御は、不図示のLCDコントローラによって行われる。

【0030】

次に、駆動電流生成部 22 の構成及び動作について、図 2 を参照しながら詳述する。

【0031】

図 2 は、駆動電流生成部 22 の一実施形態を示す回路図である。

【0032】

図 2 に示す通り、本実施形態の駆動電流生成部 22 は、これを素子レベルで見ると、N チャンネル型電界効果トランジスタ $N_0 \sim N_2$ と、P チャンネル型電界効果トランジスタ $P_1 \sim P_2$ と、アンプ $A_1 \sim A_2$ と、リファレンス抵抗 R_1 (抵抗値 r) と、を有して成る。

【0033】

トランジスタ N_0 のドレインは、LED 31 のカソードに接続されている。トランジスタ N_0 のソースは、接地端に接続されている。トランジスタ N_0 のゲートは、トランジスタ N_1 のゲートに接続されている。トランジスタ N_1 のドレインは、トランジスタ N_2 のソースに接続されている。トランジスタ N_1 のソースは、接地端に接続されている。トランジスタ N_2 のドレインは、トランジスタ P_2 のドレインに接続されている。トランジスタ $P_1 \sim P_2$ のソースは、いずれも電源ラインに接続されている。トランジスタ $P_1 \sim P_2$ のゲートは、いずれもトランジスタ P_2 のドレインに接続されている。トランジスタ P_1 のドレインは、リファレンス抵抗 R_1 を介して、接地端に接続されている。

【0034】

アンプ A_1 の非反転入力端 (+) は、基準電圧 V_{ref} の印加端に接続されている。アンプ A_1 の反転入力端 (-) は、リファレンス抵抗 R_1 の一端に接続されている。アンプ A_1 の出力端は、トランジスタ $N_0 \sim N_1$ のゲートに接続されている。

【0035】

アンプ A_2 の非反転入力端 (+) は、トランジスタ N_0 のドレインに接続されている。アンプ A_2 の反転入力端 (-) は、トランジスタ N_1 のドレインに接続されている。アンプ A_2 の出力端は、トランジスタ N_2 のゲートに接続されている。

【0036】

なお、上記構成から成る駆動電流生成部 22 において、トランジスタ N_0 は、LED 31 のカソードと接地端との間に直列接続され、LED 31 に所望の駆動電流 i を供給する駆動トランジスタとして機能する。

【0037】

また、上記構成から成る駆動電流生成部 22 は、これを機能ブロックレベルで見ると、第 1 電流制御部 CC_1 と、カレントミラー部 CM_1 と、第 2 電流制御部 CC_2 と、を備えた形となっている。

【0038】

第 1 電流制御部 CC_1 は、リファレンス抵抗 R_1 と、アンプ A_1 と、トランジスタ N_1 と、を有して成り、リファレンス抵抗 R_1 に流れるミラー電流 i_1 に応じた参照電圧 V_1 が所定の基準電圧 V_{ref} と一致するように、駆動トランジスタ N_0 の開閉制御を行うとともに、駆動電流 i と同様の挙動を示す中間電流 i_2 を生成する手段として機能する。

【0039】

カレントミラー部 CM_1 は、トランジスタ $P_1 \sim P_2$ を有して成り、所定の比率をもって中間電流 i_2 に応じたミラー電流 i_1 を生成し、これをリファレンス抵抗 R_1 に帰還入力させる手段として機能する。なお、トランジスタ P_1 のドレインは、ミラー電流 i_1 の引出端に相当し、トランジスタ P_2 のドレインは、中間電流 i_2 の引込端に相当する。

【0040】

第 2 電流制御部 CC_2 は、アンプ A_2 と、トランジスタ N_2 と、を有して成り、駆動電流 i と中間電流 i_2 との比率を所定値に維持する手段として機能する。第 2 電流制御部 CC_2 の動作について、より具体的に述べると、第 2 電流制御部 CC_2 では、トランジスタ N_1 のドレイン電圧 V_2 が駆動トランジスタ N_0 のドレイン電圧 V_3 (LED 31 のカソード端子電圧) と一致するように、トランジスタ N_2 の開閉制御が行われる。このような動作により、接地端に対するトランジスタ $N_0 \sim N_1$ のドレイン電圧が互いに等しくなるので、駆動電流 i と中間電流 i_2 との間で、完全にミラーを取ることが可能となる。

【0041】

上記構成から成る駆動電流生成部22において、カレントミラー部CM1では、ミラー電流*i*₁と中間電流*i*₂との比率が1：*m*（>1）となるように、トランジスタP₁～P₂の素子サイズが設計されている。

【0042】

また、先述したように、第1電流制御部CC1では、参照電圧V₁が基準電圧V_{ref}と一致するように、ミラー電流*i*₁の帰還制御が行われる。

【0043】

従って、ミラー電流*i*₁及び中間電流*i*₂は、下記の（3）式、（4）式で表される形となる。

【0044】

【数3】

$$\begin{aligned} i_1 &= V_1 / r \\ &= V_{ref} / r \quad \dots (3) \end{aligned}$$

$$\begin{aligned} i_2 &= m \cdot i_1 \\ &= m \cdot V_{ref} / r \quad \dots (4) \end{aligned}$$

【0045】

一方、上記構成から成る駆動電流生成部22において、第2電流制御部CC2では、中間電流*i*₂と駆動電流*i*との比率が1：*n*（>1）となるように、トランジスタN₀～N₁の素子サイズが設計されている。

【0046】

従って、LED31に供給される駆動電流*i*は、下記の（5）式で表される形となる。

【0047】

【数4】

$$\begin{aligned} i &= n \cdot i_2 \\ &= m \cdot n \cdot V_{ref} / r \quad \dots (5) \end{aligned}$$

【0048】

このように、上記構成から成る駆動電流生成部22であれば、図6に示した従来構成と異なり、LED31のカソードと接地端との間にセンス抵抗を挿入することなく、基準電圧V_{ref}に応じた所望の駆動電流*i*をLED31に供給することができる。

【0049】

このとき、LED31を光らせるために必要な出力電圧V_{out}は、下記の（6）式で表される形となる。

【0050】

【数5】

$$V_{out} = V_f + V_{sat} \quad \dots (6)$$

【0051】

なお、上記（6）式において、V_fはLED31の順方向降下電圧、V_{sat}は駆動トランジスタN₀の飽和電圧をそれぞれ示している。

【0052】

上記（6）式と先出の（1）～（2）式とを比較すれば分かるように、本実施形態のLEDドライバIC2であれば、図6に示した従来構成に比べて、LED31のカソード端子電圧を駆動トランジスタN₀の飽和電圧V_{sat}のみ（例えば50～100[mV]）まで下げることができるので、出力電圧V_{out}を引き下げて、システム全体の効率を向上することが可能となり、延いては、LEDドライバIC2を備えた照明装置及び表示装

10

20

30

40

50

置の消費電力低減に貢献することが可能となる。

【0053】

また、本実施形態の駆動電流生成部22では、先述したように、ミラー電流 i_1 と中間電流 i_2 との比率が $1:m$ (>1)に設定されており、かつ、中間電流 i_2 と駆動電流 i との比率が $1:n$ (>1)に設定されている。このような構成とすることにより、LED31に供給される駆動電流 i に比べて、駆動電流生成部22で消費されるミラー電流 i_1 及び中間電流 i_2 を小さく抑えることができるので、駆動電流生成部22を設けたことによる消費電力の増大を極力回避することが可能となる。

【0054】

特に、PDA [Personal Digital/Data Assistant] や携帯電話端末などの電子機器に搭載され、機器電源1としてバッテリーを用いる照明装置に本発明を適用すれば、電子機器のバッテリー駆動時間を延ばすことが可能となる。

10

【0055】

なお、上記の実施形態では、本発明を透過型液晶表示装置に適用した場合を例示して説明を行ったが、本発明の適用対象はこれに限定されるものではなく、その他の駆動電流生成装置、照明装置、或いは、表示装置にも広く適用することが可能である。

【0056】

また、本発明の構成は、上記実施形態のほか、発明の主旨を逸脱しない範囲で種々の変更を加えることが可能である。

【0057】

例えば、上記の実施形態では、赤色光、緑色光、青色光を混合して白色光を生成するLEDを例に挙げて説明を行ったが、本発明の適用対象はこれに限定されるものではなく、その他の発色光を混合して所望の発色光を出射するLEDや、単色光を出射するLEDを用いた構成についても、当然に本発明を適用することが可能である。

20

【0058】

また、上記の実施形態では、LED31の駆動電流 i を固定的に設定する構成を例に挙げて説明を行ったが、本発明の構成はこれに限定されるものではなく、例えば、図3に示すように、並列に設けられた n 個 ($n \geq 2$) のリファレンス抵抗 $R_1 \sim R_n$ をスイッチ $SW_1 \sim SW_n$ で適宜切り替える構成や、図4に示すように、並列に印加される n 個 ($n \geq 2$) の基準電圧 $V_{ref1} \sim V_{refn}$ をスイッチ $SW_1 \sim SW_n$ で適宜切り替える構成を採用することにより、LED31の駆動電流 i を可変的に設定する構成としても構わない。なお、当該変形例を採用した場合でも、LED31を光らせるために必要な出力電圧 V_{out} は、先出の(6)式で表される形となるので、効率の低下を極力招かない形で、LED31に所望の駆動電流 i を供給することが可能である。

30

【0059】

また、上記の実施形態では、単一のLED31に所望の駆動電流 i を供給する構成を例に挙げて説明を行ったが、本発明の構成はこれに限定されるものではなく、例えば、図5に示すように、複数並列接続されたLED31~32に所望の駆動電流を供給する手段として、各LED31a~31b毎に、先と同様の構成から成る駆動電流生成部22a~22bを有して成り、かつ、複数の駆動電流生成部22a~22bは、基準電圧 V_{ref} の印加端を互いに共通とした構成としてもよい。このような構成とすることにより、多灯LEDの駆動電流量を容易にマッチングさせることが可能となる。なお、当該変形例を採用した場合、LED31a~31bを光らせるために必要な出力電圧 V_{out} は、($V_{f1} + V_{sat1}$)と($V_{f2} + V_{sat2}$)のいずれか大きい方となる。

40

【産業上の利用可能性】

【0060】

本発明は、駆動電流生成装置を用いたシステム全体の効率を高める上で有用な技術である。なお、本発明に係るLED駆動装置及び照明装置は、例えば、液晶ディスプレイのバックライトシステムを構築する際に利用可能であり、また、これを備えた表示装置としては、液晶テレビジョン受像装置や、PDAの液晶ディスプレイ、或いは、携帯電話機の液

50

晶ディスプレイなどを挙げるができる。

【図面の簡単な説明】

【0061】

【図1】は、本発明に係る表示装置の一実施形態を示すブロック図である。

【図2】は、駆動電流生成部22の一実施形態を示す回路図である。

【図3】は、駆動電流生成部22の変形例を示す回路図である。

【図4】は、駆動電流生成部22の別の変形例を示す回路図である。

【図5】は、発光部3が多灯並列である場合を説明するための回路図である。

【図6】は、LEDドライバの一従来例を示すブロック図である。

【符号の説明】

【0062】

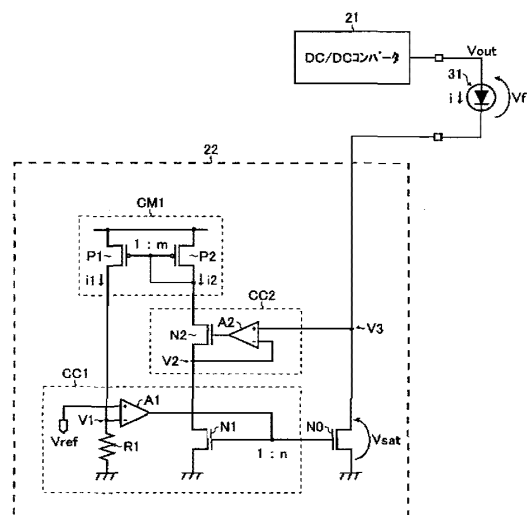
- 1 機器電源（バッテリー）
- 2 LEDドライバIC
- 3 発光部
- 4 導光路
- 5 液晶ディスプレイパネル（LCDパネル）
- 21 DC／DCコンバータ
- 22、22a、22b 駆動電流生成部
- 31、31a、31b 発光ダイオード（LED）
- CC1 第1電流制御部
- CC2 第2電流制御部
- CM1 カレントミラー部
- N0、N0a、N0b Nチャネル型電界効果トランジスタ
- N1、N1a、N1b Nチャネル型電界効果トランジスタ
- N2、N2a、N2b Nチャネル型電界効果トランジスタ
- P1、P1a、P1b Pチャネル型電界効果トランジスタ
- P2、P2a、P2b Pチャネル型電界効果トランジスタ
- A1、A1a、A1b アンプ
- A2、A2a、A2b アンプ
- R1～Rn、R1a、R1b リファレンス抵抗
- SW1～SWn スイッチ（Nチャネル型電界効果トランジスタ）

10

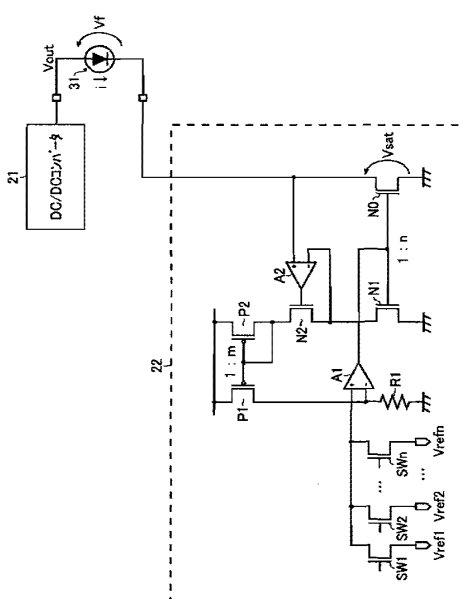
20

30

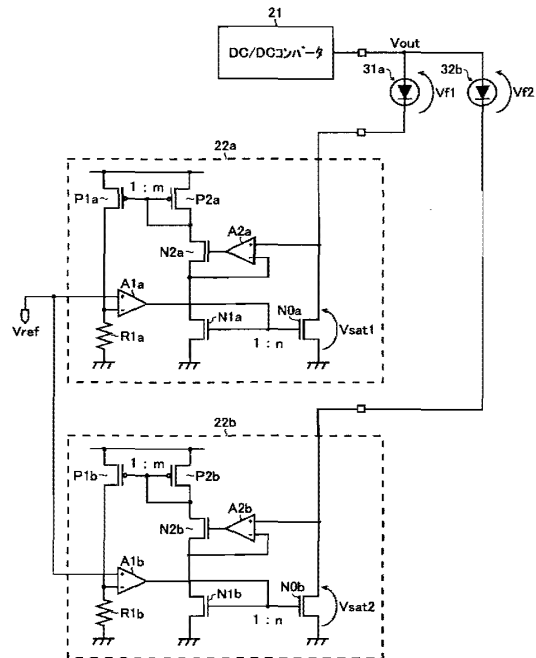
【图 2】



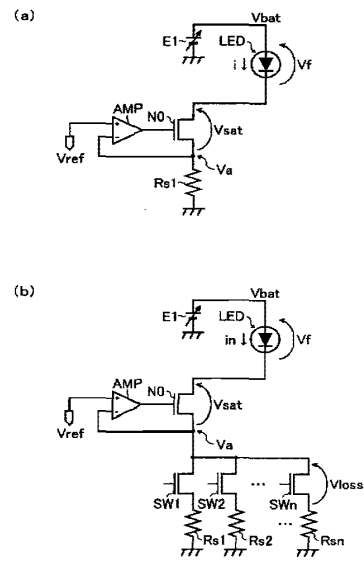
【图 4】



【 図 5 】



【 図 6 】



フロントページの続き

F ターム(参考) 3K073 AA43 BA09 CG02 CG13 CG47 CJ17 CL01
5F041 AA24 BB05 BB10 BB22 BB26 BB27 FF01 FF11

Panasonic Ref: P052907-01
 Japan Firm Name: WASHIDA & ASSOCIATES
 US Firm Name: HSM

Application Serial No. _____
 Japan Firm Ref: 2F09066-US
 US Firm Ref: _____

DECLARATION AND POWER OF ATTORNEY FOR U.S. PATENT APPLICATION

(a) ☒ Original (b) ☐ Supplemental (c) ☐ Substitute (d) ☐ PCT (e) ☐ Design

As a below named inventor, I hereby declare that: my residence, post office address and citizenship are as stated below next to my name; and I believe that I am the original, first and sole inventor (if only one name is listed below) or an original, first and joint inventor (if plural inventors are named below) of the subject matter which is claimed and for which a patent is sought on the invention entitled:

Title of Invention:

SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD

which is described and claimed in (if the following box is not checked, the specification of which is attached hereto):

1. For use when submitting this Declaration prior to U.S. application filing date			
(f) ☐ the attached specification, or			
2. For use when submitting this Declaration after U.S. application filing date			
(g) ☐ the specification in the U.S. Application:	Application No. (if available)	filed on: (must be filed)	
	and with amendments (if applicable):	filed on:	, or
3. For PCT-UIS national entry under 35 U.S.C. 371 (for use when filing this Declaration before and after the U.S. national entry date)			
(h) ☐ the specification in the International Application:	PCT Application No.	filed on: (PCT filing date)	
	and with amendments (if applicable):	filed on:	
(Check here only for U.S. national entry under 35 U.S.C. 371)			

I hereby state that I have reviewed and understand the contents of the above-identified specification, including the claims, as amended by any amendment(s) referred to above.

I acknowledge my duty to disclose to the U.S. Patent and Trademark Office all information known to me to be material to patentability as defined in Title 37, Code of Federal Regulations, §1.56.

I hereby claim foreign priority benefits under Title 35, United States Code, §119 (a-d), §172, or §365(b) of any foreign application(s) for patent or inventor's certificate, or §365(a) of any PCT international application which designated at least one country other than the United States of America, listed below, and have also identified below any foreign application for patent or inventor's certificate, or of any PCT International application having a filing date before that of the application on which priority is claimed:

(Foreign Priority Information)

COUNTRY	APPLICATION NO.	DATE OF FILING	PRIORITY CLAIMED
JAPAN	2008-175070	July 3, 2008	Yes

☐ Additional foreign or international application numbers are listed on a supplemental priority sheet attached hereto.

I hereby claim the benefit under Title 35, United States Code §119(e) of any United States Provisional application(s) listed below.

U.S. Provisional Application Information	
APPLICATION NO.	U.S. PROVISIONAL APPLICATION FILING DATE

□ Additional U.S. provisional application numbers are listed on a supplemental priority sheet attached hereto.

I hereby claim the benefit under Title 35, United States Code §120 of any United States application(s), or §365(C) of any PCT international application designating the United States of America, listed below and, insofar as the subject matter of each of the claims of this application is not disclosed in the prior United States or PCT international application in the manner provided by the first paragraph of Title 35, United States Code §112, I acknowledge the duty to disclose information material to patentability as defined in Title 37, Code of Federal Regulations, §1.56 which occurred between the filing date of the prior application and the national or PCT international filing date of this application.

Domestic Priority Information		
APPLICATION NO.	U.S. FILING DATE	STATUS: PATENTED, PENDING, ABANDONED

□ Additional U.S. or international application numbers are listed on a supplemental priority sheet attached hereto.

POWER OF ATTORNEY: As a named inventor, I hereby appoint the attorneys and agents associated with the U.S. Patent and Trademark Office Customer Number identified below to prosecute this application including divisions, continuations and reissues thereof in the United States and to transact all business in the U.S. Patent and Trademark Office connected therewith, and direct that all correspondence be addressed to that customer number.

I hereby authorize the U.S. attorneys and agents associated with the customer number to accept and follow instructions from Panasonic Corporation and any affiliated or subsidiary company thereof, received via their corporate representatives and/or their foreign patent attorneys or agents, if any, as to any action to be taken in the U.S. Patent and Trademark Office regarding this application without direct communication between the U.S. attorneys or agents and myself.

Power of Attorney given to practitioners associated with, and direct Correspondence to:

CUSTOMER NUMBER 53148

I further declare that all statements made herein of my own knowledge are true, and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code, and that such willful false statements may jeopardize the validity of the application or any patent issuing thereon.

INVENTOR (s)

Full Name of Sole or First Inventor	FIRST NAME	LAST NAME	SIGNATURE	DATE OF SIGNATURE
	Shuji	INOUE	Shuji Inoue	June 30 2009
Residence & Citizenship	CITY, STATE or COUNTRY			CITIZENSHIP
	Okayama, JAPAN			JAPAN
Post office address	ADDRESS	CITY	STATE OR COUNTRY	ZIP CODE
	c/o Panasonic Corporation			
	1006, Oaza Kadoma, Kadoma-shi, Osaka, JAPAN	571-8501		

Full Name of Second Inventor	FIRST NAME	LAST NAME	SIGNATURE	DATE OF SIGNATURE
Residence & Citizenship	CITY, STATE or COUNTRY			CITIZENSHIP
Post office address	ADDRESS	CITY	STATE OR COUNTRY	ZIP CODE

Total of 2 pages are submitted.

DESCRIPTION

Title of Invention

SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND
5 SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD

Cross Reference to Related Applications

[0001] The disclosure of Japanese Patent Application
No.2008-175070, filed on July 3, 2008, including the specification,
10 drawings and abstract, is incorporated herein by reference in its
entirety.

Technical Field

[0002] The technical field relates to a semiconductor light source
15 driving apparatus and semiconductor light source driving method
that are suitable for display devices.

Background Art

[0003] Recently, semiconductor light sources are utilized for
20 backlight devices for display devices and other lighting
applications. Semiconductor light sources include semiconductor
laser diodes (LD's) and light-emitting diodes (LED's). The
brightness of light emitted by a semiconductor light source
depends on the magnitude of the drive current. Consequently, to
25 allow semiconductor light sources to light on stably,
semiconductor light sources are generally driven by a constant
current (i.e. constant-current control). This constant-current
control makes it possible to control the current applied to
semiconductor light sources to be constant against various changes
30 during the control (such as fluctuations in the power supply
voltage and fluctuations in load).

[0004] FIG.1 is a block diagram showing a configuration of a
conventional semiconductor light source driving apparatus that is
generally used to perform a constant-current control of a
35 semiconductor light source.

[0005] Semiconductor light source driving apparatus 10 shown in
FIG.1 is a constant current driving circuit using a current control

loop. Output current detecting circuit 14 that detects the current applied to this semiconductor light source 12, is provided at one end of single semiconductor light source 12 or at one end of a plurality of semiconductor light sources 12 connected in series.

5 In order to let a constant current be applied to semiconductor light source 12, the output of output current detecting circuit 14 is sent to current comparing circuit 16 and is compared with a current command value from current command section 18. Output voltage controlling circuit 20 performs a pulse width control in voltage

10 source 26 according to the comparison result in current comparing circuit 16. To be more specific, voltage source 26 is constituted by: power supply source 28 such as a battery; DC-DC converter 30 of a drop-switching or boost-switching scheme for performing a DC-DC conversion of direct current power from power supply

15 source 28; and smoothing circuit 32 such as an LC (i.e. an inductor and capacitor). Output voltage controlling circuit 20 controls DC-DC converter 30 according to the comparison result in current comparing circuit 16. The output voltage of DC-DC converter 30 is converted into a desired DC voltage value in smoothing circuit

20 32 and is supplied to semiconductor light source 12. In this way, negative feedback closed loop current control CL1 is performed. Further, output voltage controlling circuit 20 is constituted by proportional gain circuit 22 and compensating circuit 24.

[0006] With negative feedback closed loop CL1 constituted in

25 this way, when the value of the current that is applied to semiconductor light source 12 is greater than the desired current value, a pulse-shaped square wave voltage of a short on-period is supplied to the gate of the switching element in DC-DC converter 30, so that the smoothed voltage that is supplied to semiconductor

30 light source 12 decreases and the current of semiconductor light source 12 decreases. By contrast with this, when the value of the current that is applied to semiconductor light source 12 is lower than the desired current value, a pulse-shaped square wave voltage of a long on-period is supplied to the gate of the switching element,

35 so that the smoothed voltage that is supplied to semiconductor light source 12 increases and the current of semiconductor light source 12 increases. By means of such a negative feedback closed

loop current control, a desirable constant current that makes the output value of output current detecting circuit 14 the same as the current command value, is applied to semiconductor light source 12, thereby creating a stable state in semiconductor light source 12.

5 [0007] However, in conventional semiconductor light source driving apparatus 10 shown in FIG.1, when a fluctuation occurs in control loop CL1 due to voltage fluctuations between power supply source 28 and DC-DC converter 30, noise from outside and disturbance noise entering output current detecting circuit 14, the
10 constant-current control becomes unstable. Therefore, there is a technical limit that the response speed (i.e. frequency characteristics) and gain of closed loop CL1 cannot be increased very much. Accordingly, conventional semiconductor light source driving apparatus 10 may be best employed for goods such as
15 mobile telephones that can function well enough as a backlight device by applying a fixed constant current to semiconductor light source 12 on a regular basis. However, conventional semiconductor light source driving apparatus 10 may not be best employed for goods that change the desired constant current value
20 frequently, for example, goods of fields requiring the function of adjusting light to change the brightness of the light source.

[0008] Therefore, Patent Literature 1 proposes semiconductor light source driving apparatus 40 shown in FIG.2. This semiconductor light source driving apparatus 40 with an addition
25 of control loop CL2, is designed to drive semiconductor light source 12 by a constant current and to reduce heat generated in the circuit element group including semiconductor light source 12 by optimizing the voltage that is supplied to semiconductor light source 12, thereby making a backlight device light stably while
30 light is adjusted.

[0009] As a specific configuration, in this semiconductor light source driving apparatus 40, as shown in FIG.2, DC-DC converter 30, output driving element 42, voltage comparing circuit 44 and output voltage controlling circuit 20 form first negative feedback
35 closed loop CL1 for controlling the supply voltage, and output driving element 42 and constant current controlling circuit 46 form second negative feedback closed loop CL2 for controlling the

constant current. Output driving element 42 is a transistor or FET, for example. Further, with this configuration, the voltage generated across resistor (R) 48 connected in series with semiconductor light source 12, is detected and used for the control loops of both negative feedback closed loops CL1 and CL2. The value of this voltage is proportional to the drive current of semiconductor light source 12, and, consequently, negative feedback closed loops CL1 and CL2 form a two-fold current control loop. Generally, when a feedback loop is two-fold, interference is produced between the loops and the operation of the loops becomes unstable. Therefore, this configuration sets the frequency response characteristics of one loop (i.e. closed loop CL1) to a one-twentieth of the frequency response characteristics of the other loop (i.e. closed loop CL2), to prevent interference between the loops.

Citation List

Patent Literature

[0010]

PTL 1: Japanese Patent Application Laid-Open No.2007-042758

Summary

Technical Problem

[0011] However, with the technique disclosed in Patent Literature 1, the response upon stable operation depends on the response of the slower control loop, and, therefore, the response upon light adjustment depends on the response of the slower control loop.

[0012] Further, first of all, there is a problem that it is difficult for both semiconductor light source driving apparatus 10 shown in FIG.1 and semiconductor light source driving apparatus 40 shown in FIG.2 to stabilize driving while light is adjusted, due to the electrical characteristics of the semiconductor light sources.

[0013] First, the electrical characteristics of the semiconductor light sources (such as LD's and LED's) will be explained.

[0014] Seen from the driving side, a semiconductor light source has electrical characteristics that equal the characteristics of a

diode. An example of the well-known voltage-current characteristics of a diode is shown in FIG.3A. That is, when a voltage is applied, little current flows until the voltage generally referred to as a "threshold" and a current starts flowing slowly after the voltage exceeds the threshold. Afterwards, the ratio of the increase in the current with respect to the increase in the voltage becomes higher, so that the current increases abruptly even when the voltage changes a little. To view this from another point of view, as shown in FIG.3B, the impedance of a diode decreases following the increase in the applied voltage. Further, assuming that a diode is a functional element that receives a voltage as input and outputs a current, as shown in FIG.3C, its gain is not constant with respect to the input voltage and increases following the increase in the input voltage. A semiconductor light source inherently has such characteristics.

[0015] Accordingly, in constant-current control according to a conventional control loop, it is difficult to maintain constant control characteristics because the control loop round trip gain ("control loop gain" or simply "loop gain") changes depending on the value of the voltage that is applied to an element. That is, it is difficult with conventional constant-current control to adjust light of a semiconductor light source stably.

[0016] Next, control characteristics of a semiconductor light source (such as LD and LED) will be explained.

[0017] Here, by modeling the current control system shown in FIG.1, the control characteristics of a semiconductor light source in conventional constant-current control will be explained using this model.

[0018] FIG.4 is a block diagram obtained by modeling semiconductor light source driving apparatus 10 shown in FIG.1.

[0019] When a voltage is supplied to semiconductor light source 12 from voltage source 26, a drive current that match the characteristics of semiconductor light source 12 is applied to semiconductor light source 12 and so this drive current is used as an output of semiconductor light source 12. This drive current is detected by output current detecting circuit 14. This detection result is outputted to current comparing circuit 16 and is

subtracted from the current command value to find the difference. Output voltage controlling circuit 20 multiplies this difference by a certain gain to control voltage source 26. According to such a control loop, the output current from semiconductor light source 12 is controlled to match with the current command value.

[0020] The gain that makes a round trip in this control loop is a control loop round trip gain (hereinafter "control loop gain"). Here, the gain of voltage source 26 and the gain of output current detecting circuit 14 are both constants. In case where output voltage control circuit 20 performs a proportional control, the gain of output voltage controlling circuit 20 becomes a constant. As described above, semiconductor light source 12 has the gain characteristics as shown in FIG.3C. Consequently, the control loop gain becomes proportional to the gain characteristic in FIG.3C and changes according to the drive current value in semiconductor light source 12.

[0021] Accordingly, if the control loop gain is optimized where the drive current value is small, the gain of semiconductor light source 12 becomes high where the drive current value is great, and the control loop gain becomes higher than an optimal value, thereby causing overshoot, ringing and oscillation in the rising edges. By contrast with this, if the control loop gain is optimized where the drive current value is great, the gain of semiconductor light source 12 becomes low where the drive current value is small and the control loop gain becomes lower than the optimal value, thereby making its response poor.

[0022] That is to say, seen from the power supply side, the impedance of a semiconductor light source generally changes according to the drive current value. When the drive current value is small, the terminal voltage increases following the increase in the drive current value, so that the semiconductor light source has a practically constant impedance. By contrast with this, when the drive current value becomes great to some extent, even though the drive current value increases, the change in the terminal voltage becomes smaller, so that the impedance becomes smaller. Accordingly, in an area where the drive current value is great to some extent, even a little change in the drive voltage leads

to a significant change in the drive current value. When a current controlling apparatus having a current control loop performs a constant-current control of a semiconductor light source with such electrical characteristics, the control loop gain changes depending on whether the drive current value is great or small, thereby changing current control performance.

[0023] In this way, with conventional semiconductor light source driving apparatuses, there is a problem that, due to the electrical characteristics of the semiconductor light source, the control loop gain changes depending on whether the drive current value is great or small, thereby changing current control performance. Consequently, there is a demand for a semiconductor light source driving apparatus that can achieve constant control performance regardless of whether the drive current value is great or small, that is, for a semiconductor light source driving apparatus that can automatically adjust the characteristics of the current control loop to an optimal value, when the drive current value is increased or decreased while light is adjusted to change the brightness of the semiconductor light source.

[0024] The object is to provide a semiconductor light source driving apparatus and semiconductor light source driving method that can achieve constant control performance regardless of whether the drive current value is great or small when a drive current value is increased and decreased while light is adjusted.

Solution to problem

[0025] To achieve the above object, the semiconductor light source driving apparatus employs a configuration which includes: a semiconductor light source that is driven by a current; a voltage source that drives the semiconductor light source; an output voltage controlling section that controls a drive current value for driving the semiconductor light source by controlling an output voltage of the voltage source; an output current detecting section that detects an output current of the semiconductor light source; a current command section that specifies a reference value of a drive current which is applied to the semiconductor light source; a current comparing section that compares the output current

detected by the output current detecting section and the reference value specified by the current command section; and an impedance detecting section that detects an impedance of the semiconductor light source, and in which the output voltage controlling section
5 controls the output voltage of the voltage source based on an output of the current comparing section and an output of the impedance detecting section.

[0026] Further, the semiconductor light source driving method in a semiconductor light source driving apparatus that includes: a
10 semiconductor light source that is driven by a current; a voltage source that drives the semiconductor light source; and an output voltage controlling section that controls a drive current value for driving the semiconductor light source by controlling an output voltage of the voltage source, includes: detecting an output current
15 of the semiconductor light source; comparing the detected output current of the semiconductor light source and a specified reference value; detecting an impedance of the semiconductor light source; and controlling the output voltage of the voltage source based on a result of the comparison and the impedance of the semiconductor
20 light source.

Advantageous Effects

[0027] The semiconductor light source driving apparatus and semiconductor light source driving method according to the present
25 invention can achieve constant control performance regardless of whether a drive current value is great or small when the drive current value is increased and decreased while light is adjusted.

Brief Description of Drawings

30 [0028]

FIG.1 is a block diagram showing a configuration example of a conventional semiconductor light source driving apparatus;

FIG.2 is a block diagram showing another configuration example of a conventional semiconductor light source driving
35 apparatus;

FIG.3A shows an example of voltage-current characteristics of a semiconductor light source;

FIG.3B shows an example of impedance characteristics of the semiconductor light source;

FIG.3C shows an example of gain characteristics of the semiconductor light source;

5 FIG.4 is a block diagram obtained by modeling the semiconductor light source driving apparatus in FIG.1;

FIG.5 is a block diagram showing a configuration of a semiconductor light source driving apparatus according to an embodiment of the present invention;

10 FIG.6 is a block diagram showing a configuration of the control system in the semiconductor light source driving apparatus in FIG.5;

FIG.7 is a block diagram in which part of the configuration of the semiconductor light source driving apparatus in FIG.5 is redrawn;

FIG.8 is a block diagram in which the configuration of the control system in FIG.7 is redrawn;

FIG.9A shows an approximated equation of the semiconductor light source in FIG.8;

20 FIG.9B shows an example of approximated characteristics of the semiconductor light source in FIG.8 by graphing an approximated equation of the semiconductor light source shown in FIG.9A;

FIG.10 shows a result of calculating the frequency characteristics of the three gains g_m shown in FIG.9B based on the frequency transfer function; and

FIG.11 is a block diagram showing a configuration of the control system in the semiconductor light source driving apparatus in FIG.5.

30

Description of Embodiments

[0029] An embodiment of the present invention will be explained in detail below with reference to the accompanying drawings.

35 [0030] FIG.5 is a block diagram showing a configuration of a semiconductor light source driving apparatus according to an embodiment of the present invention.

[0031] Semiconductor light source driving apparatus 100 shown

in FIG.5 generally has semiconductor light source 110, output current detecting circuit 120, current command section 130, current comparing circuit 140, impedance detecting circuit 150, output voltage controlling circuit 160 and voltage source 170. Impedance detecting circuit 150 is constituted by divider 152. Output voltage controlling circuit 160 is constituted by gain circuit 162 and compensating circuit 164 and, further, gain circuit 162 is constituted by multiplier 163. Voltage source 170 is constituted by power supply source 172, DC-DC converter 174 and smoothing circuit 176. In comparison with conventional semiconductor light source driving apparatus 10 shown in FIG.1, the characteristic components of semiconductor light source driving apparatus 100 according to the present embodiment are impedance detecting circuit 150 and gain circuit 162 of output voltage controlling circuit 160.

[0032] Semiconductor light source 110 is constituted by a single semiconductor light source (such as LD and LED) or a plurality of semiconductor light sources connected in series. To be more specific, semiconductor light source 110 is constituted by, for example, a single LD or LED, or by a plurality of LD's or LED's connected in series. Semiconductor light source 110 is driven by a current.

[0033] When a drive voltage is supplied to semiconductor light source 110 from voltage source 170, a certain drive current is applied to semiconductor light source 110. An example of characteristics of the drive current with respect to the drive voltage at this time is as shown in above FIG.3A. As described above, semiconductor light source 110 has characteristics where, although little current is applied to semiconductor light source 110 when the voltage is equal to or less than the voltage value generally referred to as the "threshold," the current value increases abruptly when the voltage value becomes equal to or greater than the threshold. Viewing these characteristics from a different point of view, above FIG.3B shows a change in the impedance with respect to the voltage value. As shown in FIG.3B, impedance decreases abruptly following the increase of the drive voltage. Further, in case where the ratio of the drive current (i.e.

output) with respect to the drive voltage (i.e. input) is gain, above FIG.3C shows changes in gain with respect to the drive voltage. As shown in FIG.3C, gain increases abruptly following the increase in the drive voltage.

5 [0034] Output current detecting circuit 120 detects the drive current (i.e. output current) that is applied to semiconductor light source 110. The output current detecting circuit may employ a method of detecting the voltage generated across a resistor (see FIG.2) or a non-contact scheme using a Hall element.

10 [0035] Current command section 130 sets (i.e. specifies) a reference value (i.e. current command value) of the drive current that is applied to semiconductor light source 110. The current command value is set by the operation by the user or set automatically by a computer. Light of semiconductor light source
15 110 is adjusted according to this current command value. The current control loop operates such that the output current value detected by output current detecting circuit 120 matches with this current command value.

[0036] Current comparing circuit 140 compares the output
20 current value detected by output current detecting circuit 120 and the reference value (i.e. current command value) set by current command section 130, to find the difference between the output current value and the reference value. This comparison result (i.e. difference) is outputted to multiplier 163 in gain circuit 162 of
25 output voltage controlling circuit 160. The current control loop operates such that the output of this current comparing circuit 140 becomes zero.

[0037] Impedance detecting circuit 150 is one of characteristic
30 components of the present invention and detects the impedance of semiconductor light source 110. With the present embodiment, impedance detecting circuit 150 is constituted by divider 152. Divider 152 finds the impedance of semiconductor light source 110 (strictly speaking, a value corresponding to the impedance of semiconductor light source 110, hereinafter "impedance equivalent
35 value") by dividing the output voltage of voltage source 170 supplied to semiconductor light source 110 by the output current of semiconductor light source 110 detected by output current

detecting circuit 120. By this means, it is possible to find an impedance equivalent value which corresponds to the characteristics in FIG.3B showing the impedance characteristics of semiconductor light source 110, in a state in which semiconductor light source 110 is actually driven.

[0038] Output voltage controlling circuit 160 controls the drive current value for driving semiconductor light source 110, by controlling the output voltage of voltage source 170. With the present embodiment, output voltage controlling circuit 160 is constituted by gain circuit 162 and compensating circuit 164. Further, gain circuit 162 is constituted by multiplier 163.

[0039] Gain circuit 162 multiplies, at multiplier 163, the output of current comparing circuit 140 (i.e. the difference between the current command value and the drive current detecting value of semiconductor light source 110), by the impedance equivalent value of semiconductor light source 110 detected by impedance detecting circuit 150. By this means, gain circuit 162 of output voltage controlling circuit 160 has gain characteristics proportional to the impedance characteristics of semiconductor light source 110. That is, gain circuit 162 multiplies the output of current comparing circuit 140 and the impedance equivalent value of semiconductor light source 110 detected by impedance detecting circuit 150, to prevent the gain of the control loop from changing even when the impedance of semiconductor light source 110 changes, that is, automatically adjusts the characteristics of the current control loop, to the optimal value according to the detected impedance equivalent value. Gain circuit 162 is one of the characteristic components of the present invention.

[0040] Further, in comparison with a conventional technique shown in FIG.1, gain circuit 162 according to the present invention corresponds to proportional gain circuit 22. However, a fixed gain is multiplied in proportional gain circuit 22 and output voltage controlling circuit 20 maintains constant gain characteristics regardless of changes in the impedance of semiconductor light source 12.

[0041] Compensating circuit 164 is a circuit that compensates for control characteristics, to be more specific, a circuit that performs

phase compensation for the output of gain circuit 162. Phase compensation is processing to stabilize the phase of a waveform, that is, to keep a phase shift within a certain range. This phase compensation is generally performed to stabilize the feedback control. The output of this compensating circuit 164 is applied to voltage source 170 as the output of output voltage controlling circuit 160, and, by this means, the output voltage of voltage source 170 is controlled.

[0042] Voltage source 170 drives semiconductor light source 110. Voltage source 170 is constituted by power supply source 172 such as a battery, DC-DC converter 174 of a drop-switching or boost-switching scheme for performing a DC-DC conversion of direct current power from power supply source 172 and smoothing circuit 176 such as an LC (i.e. inductor and capacitor).

[0043] To be more specific, voltage source 170 receives the output of output voltage controlling circuit 160 and outputs a voltage matching this output, to semiconductor light source 110. Voltage source 170 may employ a series regulator scheme of discharging voltage drop as Juele heat or a DC-DC converter scheme using a switching element. In case of the series regulator scheme, a voltage controlling element controls the output voltage and generates an output voltage proportional to the output of output voltage controlling circuit 160. In case of the DC-DC converter scheme, voltage source 170 generates a pulse of a duty cycle proportional to the output of output voltage controlling circuit 160 and smoothes this pulse through smoothing circuit 176, thereby generating an output voltage proportional to the output of output voltage controlling circuit 160 as in the series regulator scheme. Of these schemes, the DC-DC converter scheme can reduce power loss and therefore is more efficient. Accordingly, with the present embodiment, voltage source 170 is configured based on the DC-DC converter scheme.

[0044] Further, with the present embodiment, the control loop is constituted by semiconductor light source 110, output current detecting circuit 120, current comparing circuit 140, output voltage controlling circuit 160 and voltage source 170.

[0045] Next, the principle of the operation of semiconductor

light source driving apparatus 100 having the above configuration will be explained.

[0046] FIG.6 is a block diagram showing the configuration of the control system of semiconductor light source driving apparatus 100 in FIG.5. As described above, the components in FIG.6, including semiconductor light source 110, output current detecting circuit 120, current comparing circuit 140, output voltage controlling circuit 160 and voltage source 170, constitute a control loop.

[0047] As described above, the gain characteristics of semiconductor light source 110 show the characteristics shown in FIG.3C. Further, gain circuit 162 of output voltage controlling circuit 160, which multiplies the output of current comparing circuit 140 by the impedance equivalent value of semiconductor light source 110 detected by impedance detecting circuit 150 in FIG.5, has characteristics including gain characteristics proportional to the impedance characteristics of semiconductor light source 110 shown in FIG.3B. Consequently, referring to the block diagram of FIG.6, output voltage controlling circuit 160 has the impedance characteristics (FIG.3B) of semiconductor light source 110, and, in output voltage controlling circuit 160, these impedance characteristics and the gain characteristics (FIG.3C) of semiconductor light source 110 are multiplied. The gain characteristics of semiconductor light source 110 and the impedance characteristics are reciprocals with respect to each other, and, when they are multiplied, the multiplication result becomes a constant value. That is, the non-linear gain characteristics of semiconductor light source 110 are cancelled by the characteristics of output voltage controlling circuit 160. As a result, this control loop serves as a normal, linear control loop in which characteristics are not changed by the value of the drive current that is applied to semiconductor light source 110, and can maintain constant control characteristics regardless of the drive current value. That is, the control loop round trip gain of the control system in FIG.6 becomes constant regardless of the drive current of semiconductor light source 110. Then, when the control loop round trip gain can be made constant, it is possible to adjust light stably regardless of the drive current value.

[0048] This will be explained in detail as follows.

[0049] FIG.7 is a block diagram in which part of the configuration of semiconductor light source driving apparatus 100 in FIG.5 is redrawn. Here, in this drawing, the components of semiconductor light source driving apparatus 100 in FIG.5 (except impedance detecting circuit 150) are arranged to communicate signals from the left to the right, according to the way the block diagram of the feedback control system is drawn.

[0050] In FIG.7, using, for example, proportional gain circuit 162a and compensating circuit 164a, output voltage controlling circuit 160a performs a proportional integral (PI) control comprised of general proportional gain multiplication and integral compensation. At this time, the proportional gain is represented as " K_p " and the integral time constant for the integral compensation is represented as " T_i ." Further, although voltage source 170a uses DC-DC converter 174 here, assuming that a voltage is specified and voltage source 170a outputs the voltage, the first order lag approximation is applied to voltage source 170a. At this time, as to the voltage outputted in response to the specified voltage, the gain with a first order lag is represented as " K_v " and the time constant is represented as " T_v ." Further, assuming that output current detecting circuit 120a is fast enough in response to the response of voltage source 170a and does not have the frequency characteristics for ease of explanation, the gain is represented as " K_s ." Further, assume that semiconductor light source 110a is represented as a component that receives a voltage as input and outputs a current and, therefore, the gain produced by converting the voltage into the current is represented as " g_m " and, even here, semiconductor light source 110a does not have the frequency characteristics for ease of explanation.

[0051] FIG.8 is a block diagram in which the configuration of the control system in FIG.7 is redrawn using these symbols. In FIG.8, "s" is a Laplace operator.

[0052] Here, the following equation 1 is derived by finding the transfer function $G(s)$ from the current command value to the output current in this control system using the block diagram of FIG.8.

[1]

$$G(s) = \frac{K_p \cdot \left(1 + \frac{1}{sT_i}\right) \cdot \left(\frac{K_v}{1+sT_v}\right) \cdot gm}{1 + K_p \cdot \left(1 + \frac{1}{sT_i}\right) \cdot \left(\frac{K_v}{1+sT_v}\right) \cdot gm \cdot K_a}$$

... (Equation 1)

Then, the following equation 2 can be derived by rearranging this equation 1.

5 [2]

$$G(s) = \frac{\alpha \cdot s + \beta}{s^2 + \left(\frac{1}{T_v} + \alpha \cdot K_s\right) \cdot s + \beta \cdot K_s}$$

$$\alpha = \frac{K_p \cdot K_v \cdot gm}{T_v}$$

$$\beta = \frac{K_p \cdot K_v \cdot gm}{T_v \cdot T_i}$$

... (Equation 2)

[0053] Further, assuming that the drive voltage supplied to semiconductor light source 110a is represented as “V_F” and the drive current that is applied to semiconductor light source 110a is represented as “I_F,” when the drive voltage V_F is a variable, an approximated equation of the drive current I_F is derived as shown in FIG.9A. Here, A is a fixed constant, B is a coefficient related to temperature and I_S is the reverse saturation current.

[0054] FIG.9B shows an example of graphing an approximated equation of semiconductor light source 110a shown in FIG.9A and calculating gains gm in three points. Here, I_S=10[μA], A=2.72 and B=15.23[1/V]. Further, the gains gm are derived from gm=I_F/V_F based on the drive voltage V_F and the drive current I_F.

[0055] As shown in FIG.9B, as to the gains gm in three points, when (V_F, I_F)=(0.55V, 0.05A), gm=0.091A/V, when (V_F, I_F)=(0.65V, 0.20A), gm=0.308A/V, and, when (V_F, I_F)=(0.70V, 0.43A), gm=0.614A/V. This shows that values of gains gm change depending on the drive voltage V_F (i.e. drive current I_F).

[0056] Further, the frequency transfer function G(jω) in the following equation 3 can be acquired by rewriting “s” of the

transfer function $G(s)$ in equation 2 by " $j\omega$."

[3]

$$G(j\omega) = \frac{\beta + \alpha \cdot j\omega}{\beta \cdot K_s - \omega^2 + \left[\frac{1}{T_v} + \alpha \cdot K_s \right] \cdot j\omega}$$

$$\alpha = \frac{K_p \cdot K_v \cdot g_m}{T_v}$$

$$\beta = \frac{K_p \cdot K_v \cdot g_m}{T_v \cdot T_i}$$

... (Equation 3)

[0057] FIG.10 shows results of calculating frequency characteristics of three gains g_m shown in FIG.9B according to the frequency transfer function $G(j\omega)$ in equation 3. Here, for ease of explanation, assume that $K_v=1$, $T_v=1[\text{ms}]$, $T_i=0.5[\text{ms}]$ and $K_p=1$. FIG.10 shows that the frequency characteristics of the gains g_m change in the vicinity of the cutoff frequency. Here, supposing that the frequency characteristics are good and stable in case of the smallest gain g_m of 0.091, gains become greater near the cutoff frequency as the gains g_m become greater. From this, in case where, for example, the current command value shows a square wave pulse, overshoot/undershoot and ringing are produced in the rising edges/trailing edges, and the frequency characteristics enter an unstable area.

[0058] Therefore, semiconductor light source driving apparatus 100 according to the present embodiment employs, as described above, a configuration for detecting the drive voltage and drive current of semiconductor light source 110 to find the impedance and multiplying the value of this impedance by a proportional gain.

[0059] FIG.11 is a block diagram showing a configuration of the control system in semiconductor light source driving apparatus 100 in FIG.5 and corresponds to FIG.8. Here, the configuration of FIG.11 differs from the configuration of FIG.8 in that the element of $Z_m=1/g_m$ is inserted between the proportional gain (i.e. proportional gain circuit 162a) and the integral compensation (i.e. compensating circuit 164a). That is, with the configuration of FIG.11, the output of impedance detecting circuit 150 in FIG.5 is fed back to gain circuit 162b.

[0060] As described above, the difference between FIG.11 and

FIG.8 is that the element of $Z_m=1/gm$ is inserted between the proportional gain and integral compensation. Gain gm is the conductance of semiconductor light source 110a, and, consequently, $1/gm$ is the impedance of semiconductor light source 110a.

5 Modeling the configuration of detecting the drive voltage and drive current of semiconductor light source 110a to find the impedance and multiplying the proportional gain by the value of this impedance, show this configuration of FIG.11 where Z_m is inserted. [0061] The following equation 4 can be derived by finding the transfer function $G(s)$ from the current command value to the output current in this control system using the block diagram in FIG.11.

[4]

$$G(s) = \frac{K_p \cdot Z_m \cdot \left(1 + \frac{1}{sT_i}\right) \cdot \left[\frac{K_v}{1 + sT_v}\right] \cdot gm}{1 + K_p \cdot Z_m \cdot \left(1 + \frac{1}{sT_i}\right) \cdot \left[\frac{K_v}{1 + sT_v}\right] \cdot gm \cdot K_a}$$

... (Equation 4)

15 At this time, $Z_m=1/gm$, and, consequently, $Z_m \times gm=1$ holds. Accordingly, equation 4 can be represented as equation 5 by rearranging this equation 4 using $Z_m \times gm=1$.

[5]

$$G(s) = \frac{\alpha \cdot s + \beta}{s^2 + \left(\frac{1}{T_v} + \alpha \cdot K_s\right) \cdot s + \beta \cdot K_s}$$

$$\alpha = \frac{K_p \cdot K_v}{T_v}$$

$$\beta = \frac{K_p \cdot K_v}{T_v \cdot T_i}$$

... (Equation 5)

20 [0062] Accordingly, as is clear from this equation 5, equation 5 has no relationship with gm , so that it is possible to make the characteristics of the transfer function $G(s)$ constant regardless of the drive voltage and drive current of semiconductor light source 110a.

25 [0063] In this way, according to the present embodiment,

impedance detecting circuit 150 is provided to feed back the output of impedance detecting circuit 150 to gain circuit 162 to prevent the gain of a control loop from changing even when the impedance of semiconductor light source 110 changes, so that it is possible to
5 make a control loop round trip gain constant regardless of whether the drive current value is great or small, that is, it is possible to automatically adjust the characteristics of the current control loop, to an optimal value. Consequently, it is possible to solve a problem in stabilization of driving while light is adjusted, due to
10 the electrical characteristics of a semiconductor light source, and achieve constant control performance regardless of whether a drive current value is great or small when the drive current value is increased or decreased while light is adjusted. That is, in an apparatus that drives a semiconductor light source by a current,
15 when a drive current value is increased or decreased while light is adjusted to change the brightness of the semiconductor light source, it is possible to achieve constant control performance regardless of whether the drive current value is great or small and perform the operation of adjusting light stably.

20

Industrial Applicability

[0064] The semiconductor light source driving apparatus and semiconductor light source driving method according to the present invention can make driving stable even while light is adjusted and,
25 consequently, are useful as a semiconductor light source driving apparatus and semiconductor light source driving method that, when a drive current value is increased or decreased while light is adjusted, can achieve constant control performance regardless of whether the drive current value is great or small.

30

Reference Signs List

[0065]

100 semiconductor light source driving apparatus
110 and 110a semiconductor light source
35 120 and 120a output current detecting circuit
130 current command section
140 current comparing circuit

- 150 impedance detecting circuit
- 152 divider
- 160 and 160a output voltage controlling circuit
- 162 and 162b gain circuit
- 5 162a proportional gain circuit
- 163 multiplier
- 164 and 164a compensating circuit
- 170 and 170a voltage source
- 172 power supply source
- 10 174 DC-DC converter
- 176 smoothing circuit

CLAIMS

Claim 1

A semiconductor light source driving apparatus comprising:
5 a semiconductor light source that is driven by a current;
a voltage source that drives the semiconductor light source;
an output voltage controlling section that controls a drive
current value for driving the semiconductor light source by
controlling an output voltage of the voltage source;
10 an output current detecting section that detects an output
current of the semiconductor light source;
a current command section that specifies a reference value of
a drive current which is applied to the semiconductor light source;
a current comparing section that compares the output current
15 detected by the output current detecting section and the reference
value specified by the current command section; and
an impedance detecting section that detects an impedance of
the semiconductor light source,
wherein the output voltage controlling section controls the
20 output voltage of the voltage source based on an output of the
current comparing section and an output of the impedance detecting
section.

Claim 2

25 The semiconductor light source driving apparatus according
to claim 1, wherein the impedance detecting section comprises a
divider that divides the output voltage of the voltage source by the
output current detected by the output current detecting section, and
acquires a value corresponding to the impedance of the
30 semiconductor light source from an output of the divider.

Claim 3

The semiconductor light source driving apparatus according
to claim 1, wherein:
35 the output voltage controlling section comprises a gain
circuit that sets a gain; and
the gain circuit multiplies the impedance of the

semiconductor light source detected by the impedance detecting section and the output of the current comparing section to prevent a gain of a control loop from changing even when the impedance of the semiconductor light source changes.

5

Claim 4

The semiconductor light source driving apparatus according to claim 1, wherein the output voltage controlling section comprises:

- 10 a multiplier that multiplies the impedance of the semiconductor light source detected by the impedance detecting section and the output of the current comparing section; and
- a compensator that performs predetermined processing with respect to an output of the multiplier to compensate for control
- 15 characteristics.

Claim 5

A semiconductor light source driving method in a semiconductor light source driving apparatus that comprises:

- 20 a semiconductor light source that is driven by a current;
- a voltage source that drives the semiconductor light source;
- and
- an output voltage controlling section that controls a drive current value for driving the semiconductor light source by
- 25 controlling an output voltage of the voltage source, the semiconductor light source driving method comprising:
- detecting an output current of the semiconductor light source;
- comparing the detected output current of the semiconductor
- 30 light source and a specified reference value;
- detecting an impedance of the semiconductor light source;
- and
- controlling the output voltage of the voltage source based on a result of the comparison and the impedance of the semiconductor
- 35 light source.

ABSTRACT

The semiconductor light source driving apparatus has: a semiconductor light source that is driven by a current; a voltage source that drives the semiconductor light source; an output voltage controlling circuit that controls a drive current value for driving the semiconductor light source by controlling an output voltage of the voltage source; an output current detecting circuit that detects an output current of the semiconductor light source; a current command circuit that specifies a reference value of a drive current which is applied to the semiconductor light source; a current comparing circuit that compares the output current detected by the output current detecting circuit and the reference value specified by the current command section; and an impedance detecting circuit that detects an impedance of the semiconductor light source. The output voltage controlling circuit controls the output voltage of the voltage source based on an output of the current comparing circuit and an output of the impedance detecting circuit.

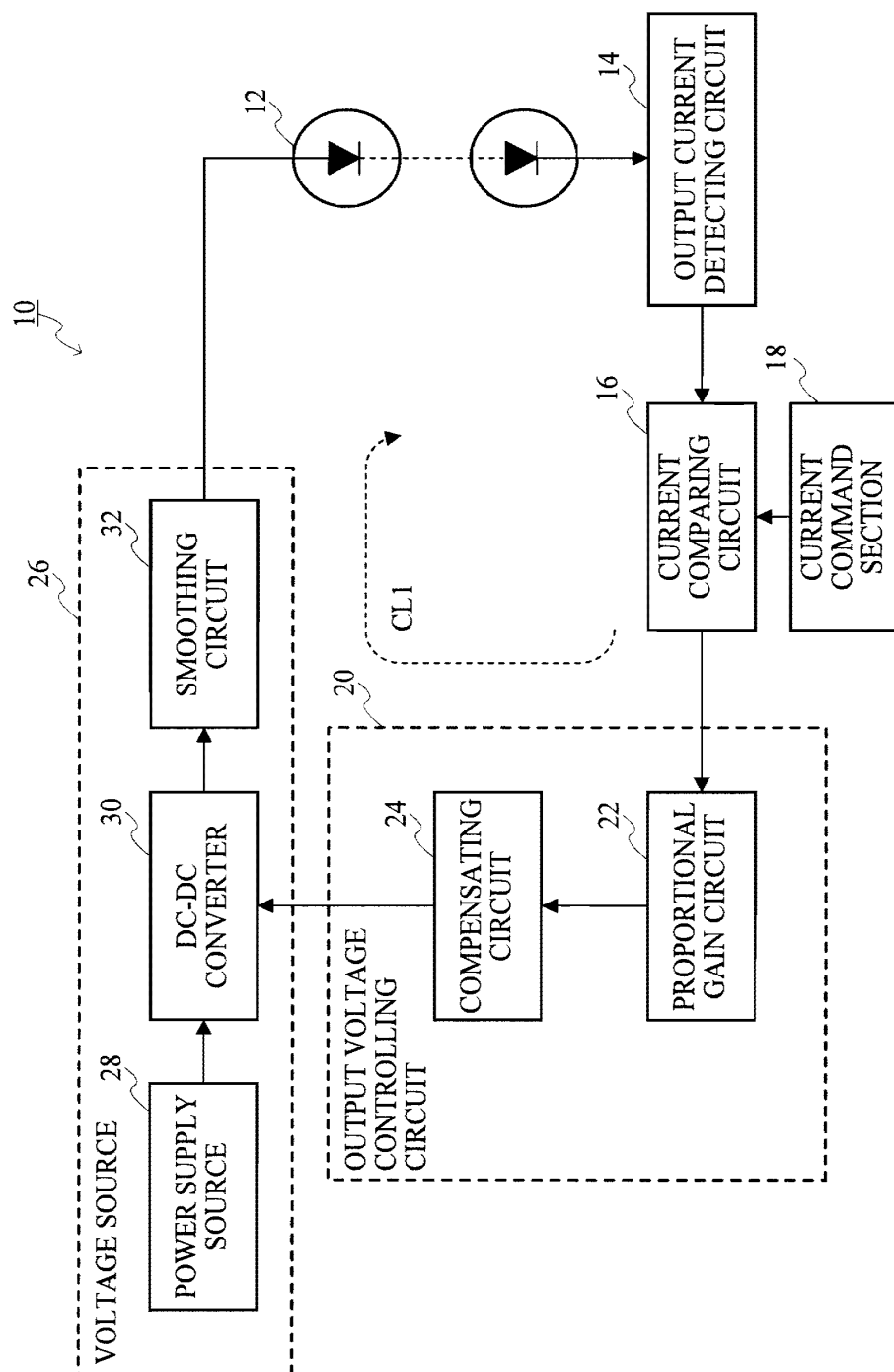


FIG.1

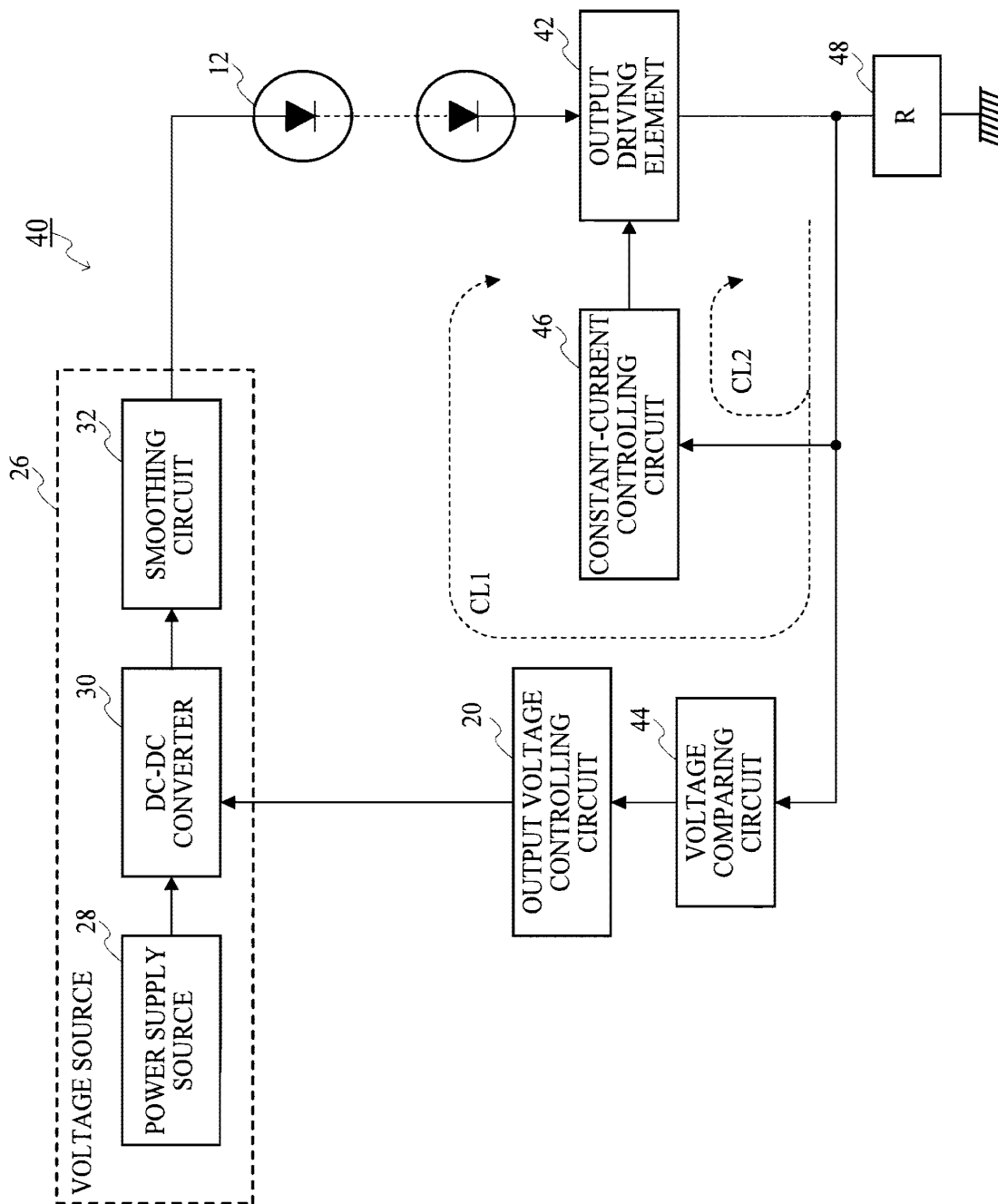


FIG.2

FIG.3A

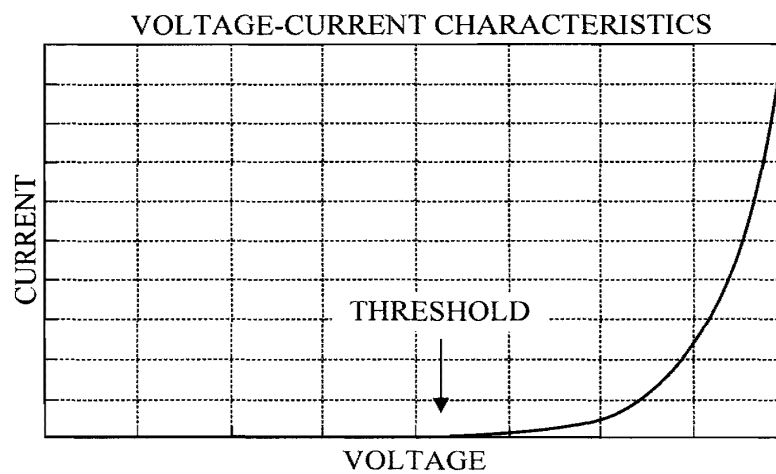


FIG.3B

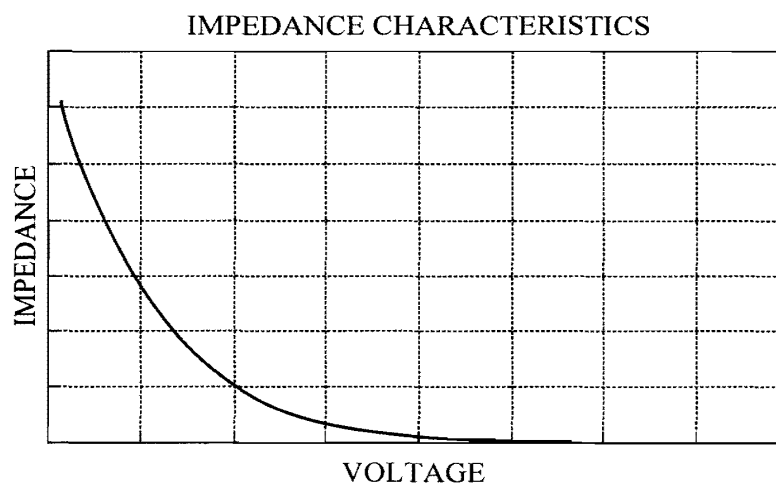
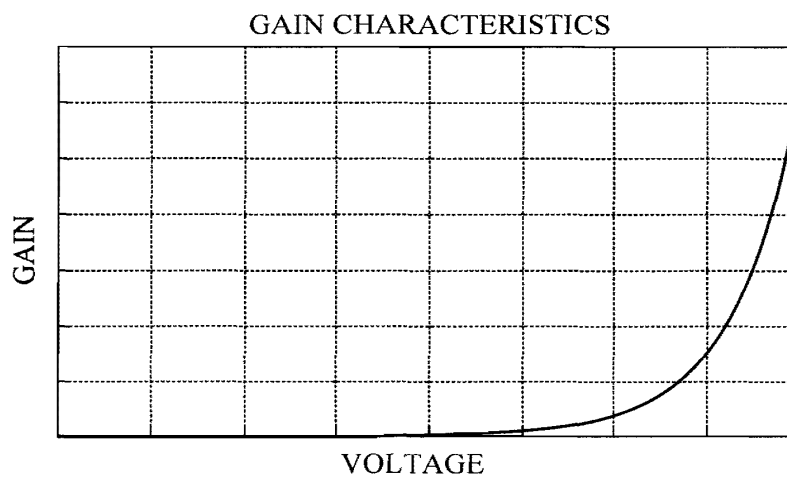


FIG.3C



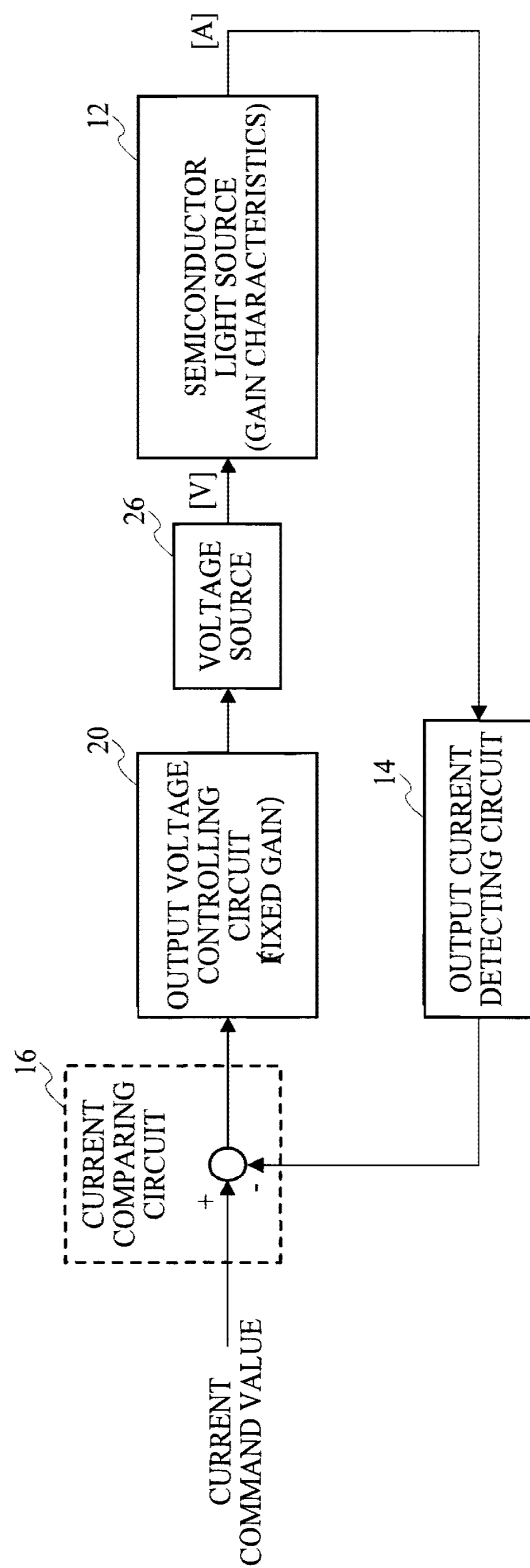


FIG.4

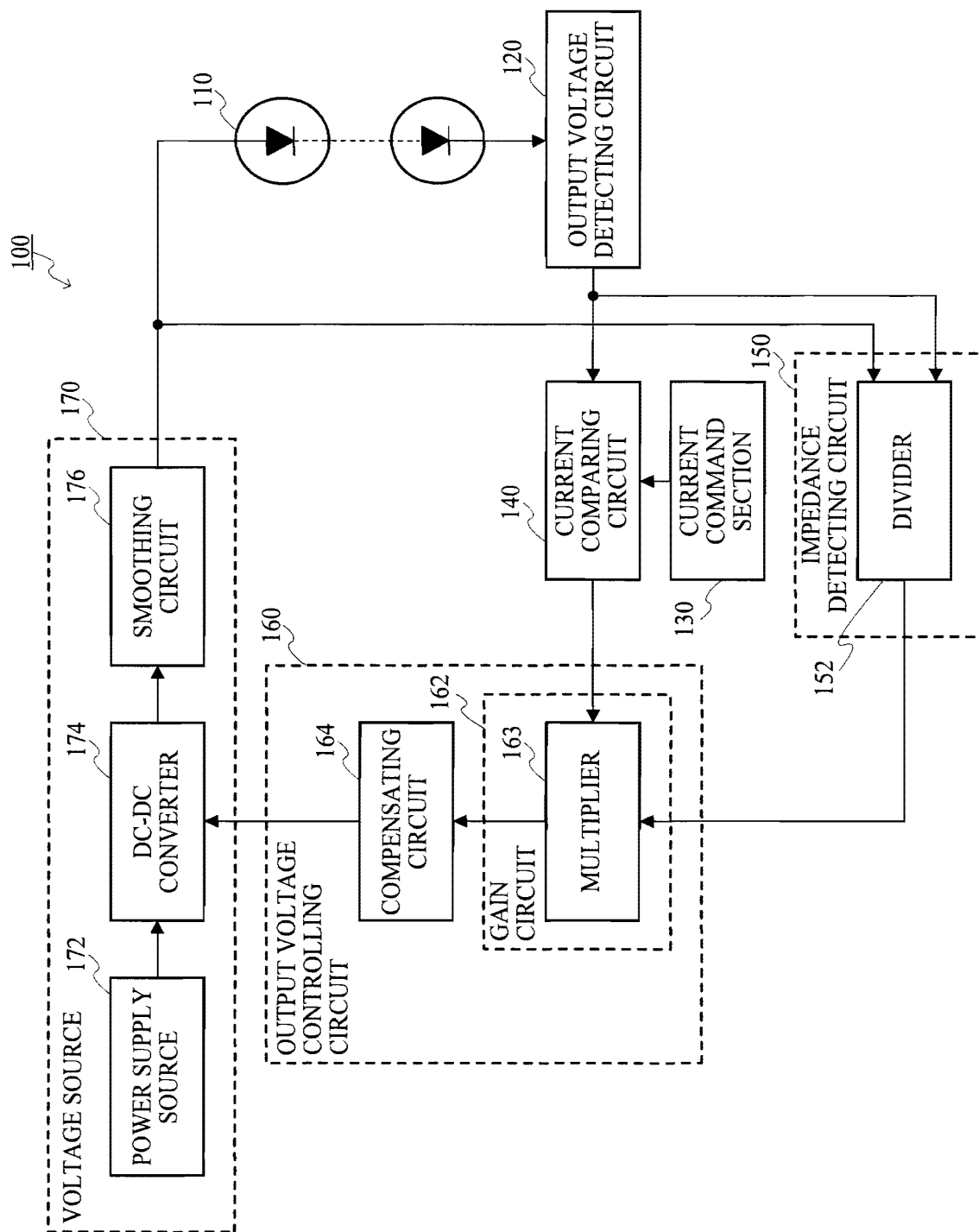


FIG.5

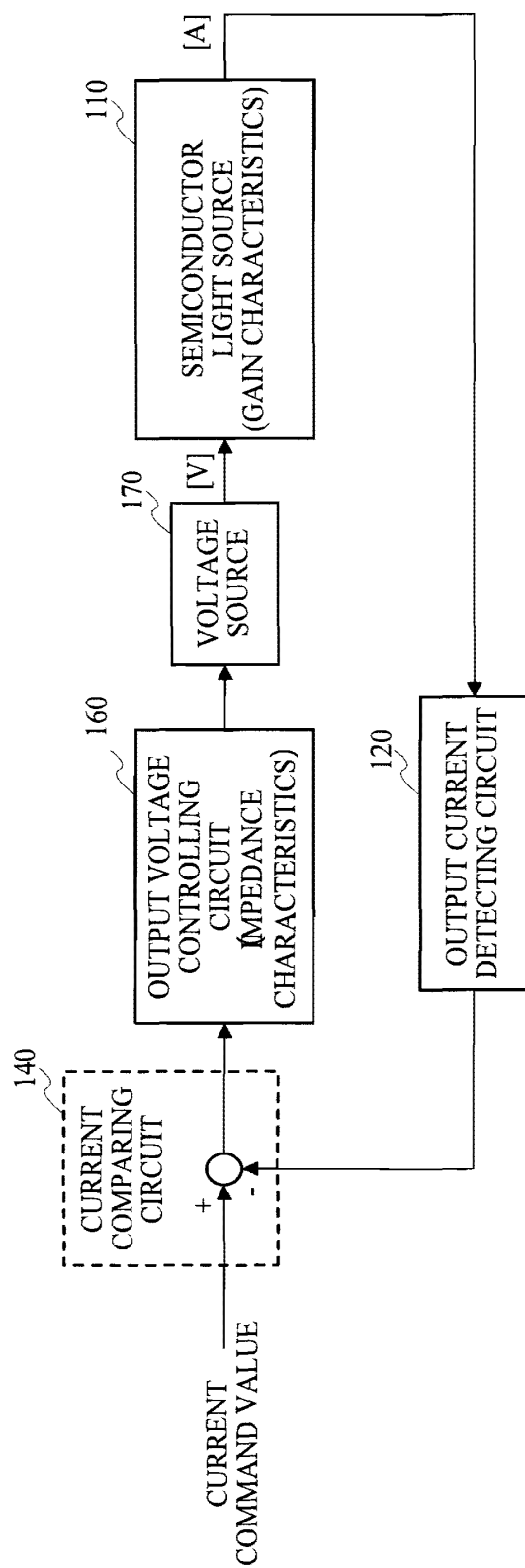


FIG.6

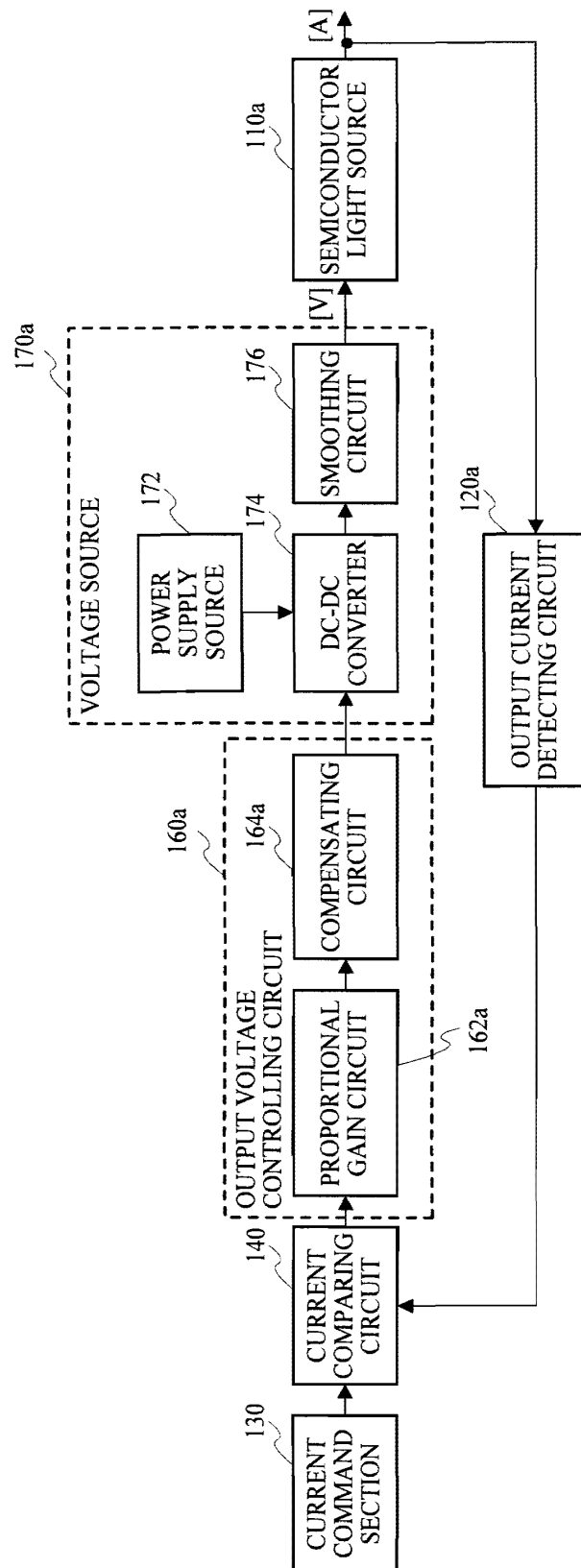


FIG.7

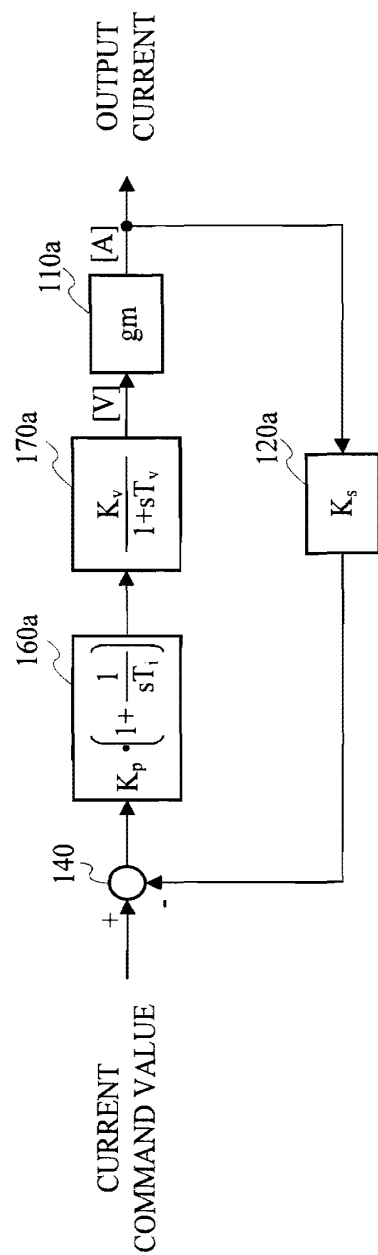


FIG.8

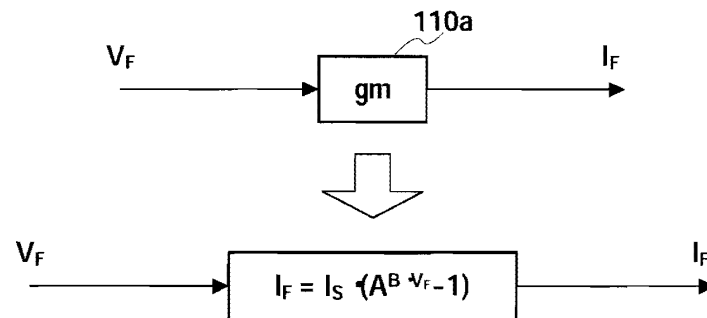


FIG.9A

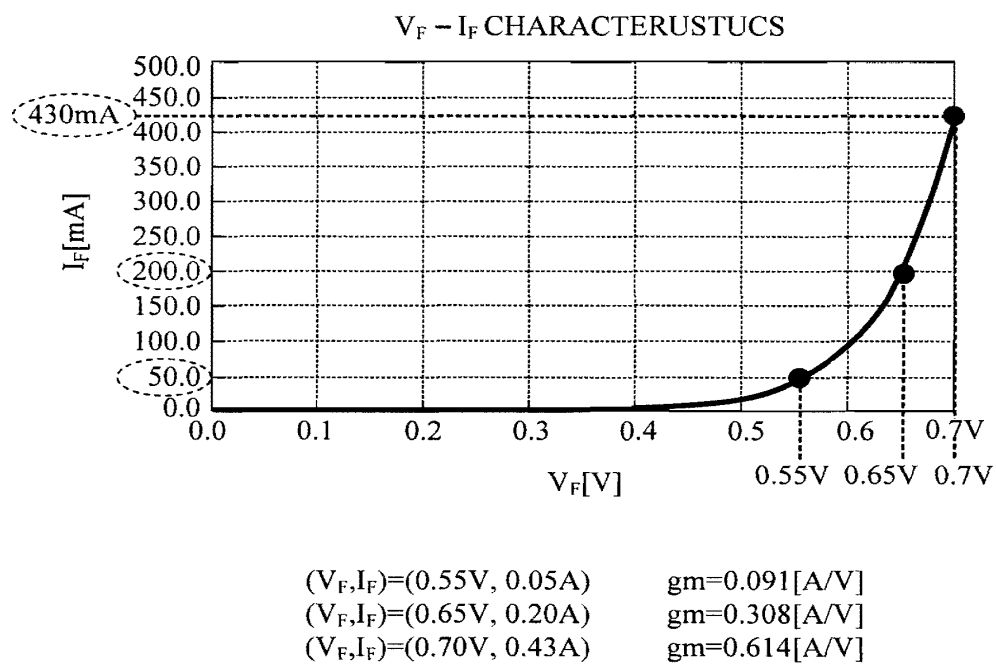


FIG.9B

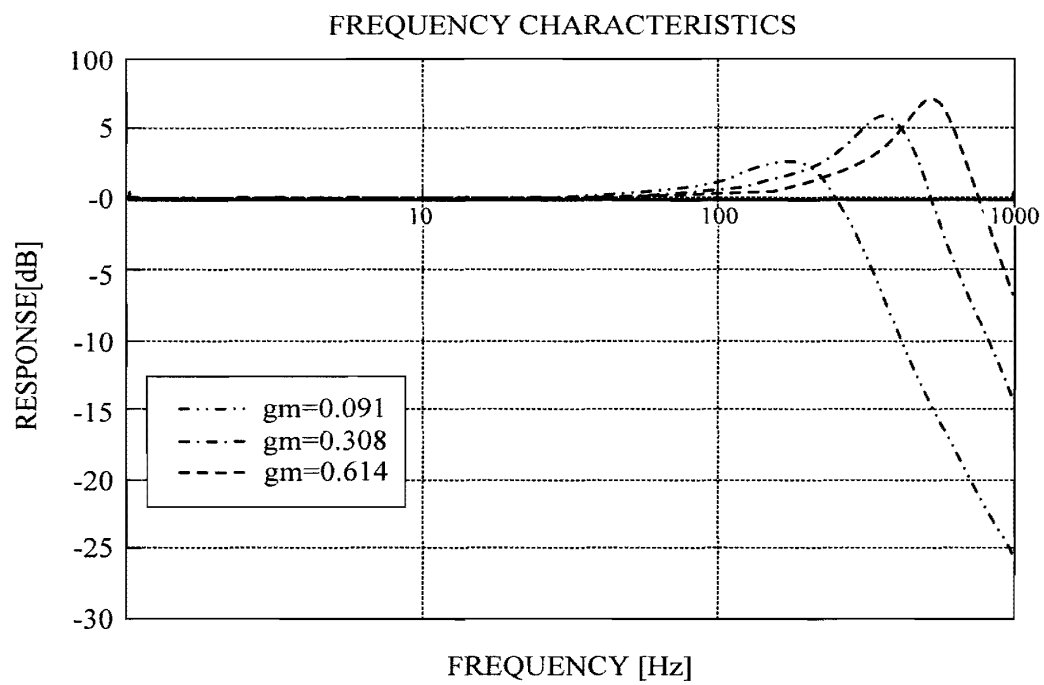


FIG.10

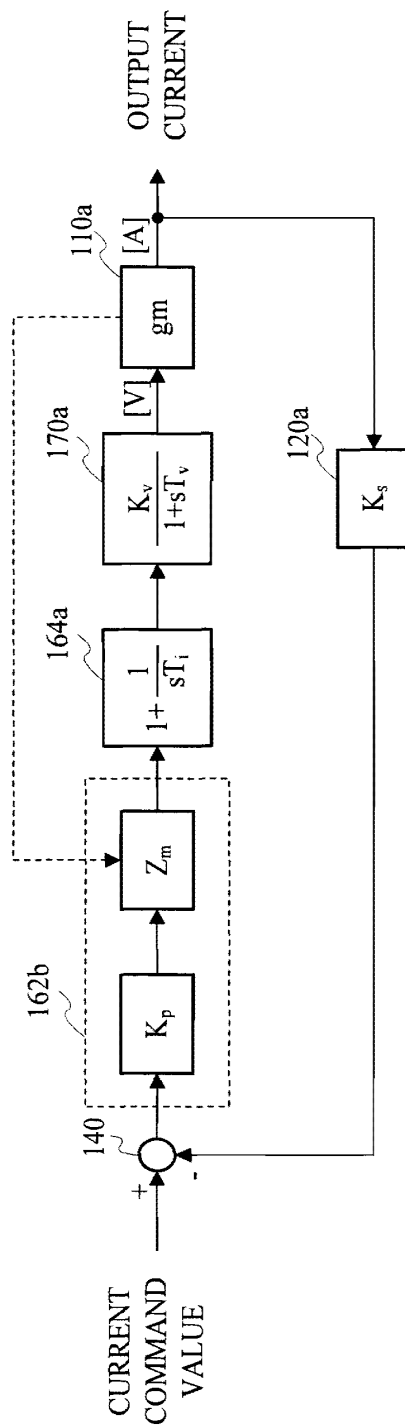


FIG.11

Electronic Patent Application Fee Transmittal				
Application Number:				
Filing Date:				
Title of Invention:		SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD		
First Named Inventor/Applicant Name:		Shuji INOUE		
Filer:		Douglas P. Mueller/Peggy Kerkhove		
Attorney Docket Number:		20186.12US01		
Filed as Large Entity				
Utility under 35 USC 111(a) Filing Fees				
Description	Fee Code	Quantity	Amount	Sub-Total in USD(\$)
Basic Filing:				
Utility application filing	1011	1	330	330
Utility Search Fee	1111	1	540	540
Utility Examination Fee	1311	1	220	220
Pages:				
Claims:				
Miscellaneous-Filing:				
Petition:				
Patent-Appeals-and-Interference:				

Description	Fee Code	Quantity	Amount	Sub-Total in USD(\$)
Post-Allowance-and-Post-Issuance:				
Extension-of-Time:				
Miscellaneous:				
Total in USD (\$)				1090

Electronic Acknowledgement Receipt	
EFS ID:	5629983
Application Number:	12496472
International Application Number:	
Confirmation Number:	4607
Title of Invention:	SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD
First Named Inventor/Applicant Name:	Shuji INOUE
Customer Number:	53148
Filer:	Douglas P. Mueller/Peggy Kerkhove
Filer Authorized By:	Douglas P. Mueller
Attorney Docket Number:	20186.12US01
Receipt Date:	01-JUL-2009
Filing Date:	
Time Stamp:	18:17:52
Application Type:	Utility under 35 USC 111(a)

Payment information:

Submitted with Payment	yes
Payment Type	Deposit Account
Payment was successfully received in RAM	\$ 1090
RAM confirmation Number	6394
Deposit Account	503478
Authorized User	
The Director of the USPTO is hereby authorized to charge indicated fees and credit any overpayment as follows: Charge any Additional Fees required under 37 C.F.R. Section 1.16 (National application filing, search, and examination fees) Charge any Additional Fees required under 37 C.F.R. Section 1.17 (Patent application and reexamination processing fees)	

File Listing:					
Document Number	Document Description	File Name	File Size(Bytes)/ Message Digest	Multi Part /.zip	Pages (if appl.)
1	Transmittal of New Application	P05290701_TRN.pdf	32030	no	1
			1028334ed826f775616c59aa86367709426db4e1		
Warnings:					
Information:					
2	Application Data Sheet	P05290701_ADS.pdf	967321	no	4
			a05bd822dea0f82dafd2ff72a505eb17d8e546ed		
Warnings:					
Information:					
3		P05290701_IDS.pdf	93145	yes	4
			45caec761b98982f827ee04cff61f8254e48d1d5		
	Multipart Description/PDF files in .zip description				
	Document Description	Start	End		
	Transmittal Letter	1	3		
	Information Disclosure Statement (IDS) Filed (SB/08)	4	4		
Warnings:					
Information:					
4	Foreign Reference	JP2006187187.pdf	1130293	no	24
			564da279818c8d3cb6b596c500e7af885d9ae641		
Warnings:					
Information:					
5	Foreign Reference	JP2006303093.pdf	551931	no	12
			f04eb5dba2568183c186c5f7b638ff46e04bf25e		
Warnings:					
Information:					
6	Foreign Reference	JP2007042758.pdf	771007	no	18
			9fd21a790ccaa31996962b9825fd7be795feddb		
Warnings:					
Information:					
7	Foreign Reference	JP2007299711.pdf	501530	no	13
			3916d6a64929d21db2b57ffb502eeb82597e8be4		
Warnings:					
Information:					

8	Oath or Declaration filed	Declaration.pdf	121009 1eb56197b0629b5f58bc627735bea24def73cdf	no	2
Warnings:					
Information:					
9		Specification.pdf	850448 11a4038ace6cc87dd09dc7d25b49283bb2xfdb3d	yes	34
	Multipart Description/PDF files in .zip description				
	Document Description		Start	End	
	Specification		1	20	
	Claims		21	22	
	Abstract		23	23	
	Drawings-only black and white line drawings		24	34	
Warnings:					
Information:					
10	Fee Worksheet (PTO-875)	fee-info.pdf	33159 c6a59d7eb6aeb79fa84578e247ca43b64972518a	no	2
Warnings:					
Information:					
Total Files Size (in bytes):			5051873		
This Acknowledgement Receipt evidences receipt on the noted date by the USPTO of the indicated documents, characterized by the applicant, and including page counts, where applicable. It serves as evidence of receipt similar to a Post Card, as described in MPEP 503. <u>New Applications Under 35 U.S.C. 111</u> If a new application is being filed and the application includes the necessary components for a filing date (see 37 CFR 1.53(b)-(d) and MPEP 506), a Filing Receipt (37 CFR 1.54) will be issued in due course and the date shown on this Acknowledgement Receipt will establish the filing date of the application. <u>National Stage of an International Application under 35 U.S.C. 371</u> If a timely submission to enter the national stage of an international application is compliant with the conditions of 35 U.S.C. 371 and other applicable requirements a Form PCT/DO/EO/903 indicating acceptance of the application as a national stage submission under 35 U.S.C. 371 will be issued in addition to the Filing Receipt, in due course. <u>New International Application Filed with the USPTO as a Receiving Office</u> If a new international application is being filed and the international application includes the necessary components for an international filing date (see PCT Article 11 and MPEP 1810), a Notification of the International Application Number and of the International Filing Date (Form PCT/RO/105) will be issued in due course, subject to prescriptions concerning national security, and the date shown on this Acknowledgement Receipt will establish the international filing date of the application.					

Filing Date: 07/01/09

Approved for use through 7/31/2006. OMB 0651-0032

U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

PATENT APPLICATION FEE DETERMINATION RECORD				Application or Docket Number	
Substitute for Form PTO-875				12/496,472	
APPLICATION AS FILED – PART I					
(Column 1)		(Column 2)		SMALL ENTITY OR OTHER THAN SMALL ENTITY	
FOR	NUMBER FILED	NUMBER EXTRA	RATE (\$)	FEE (\$)	RATE (\$) FEE (\$)
BASIC FEE (37 CFR 1.16(a), (b), or (c))	N/A	N/A	N/A		N/A 330
SEARCH FEE (37 CFR 1.16(k), (l), or (m))	N/A	N/A	N/A		N/A 540
EXAMINATION FEE (37 CFR 1.16(o), (p), or (q))	N/A	N/A	N/A		N/A 220
TOTAL CLAIMS (37 CFR 1.16(i))	5	minus 20 =	x\$26		x\$52
INDEPENDENT CLAIMS (37 CFR 1.16(h))	2	minus 3 = *	x\$110		x\$220
APPLICATION SIZE FEE (37 CFR 1.16(s))	If the specification and drawings exceed 100 sheets of paper, the application size fee due is \$260 (\$130 for small entity) for each additional 50 sheets or fraction thereof. See 35 U.S.C. 41(a)(1)(G) and 37 CFR				
MULTIPLE DEPENDENT CLAIM PRESENT (37 CFR 1.16(j))			195		390
			TOTAL		TOTAL 1090
* If the difference in column 1 is less than zero, enter "0" in column 2.					
APPLICATION AS AMENDED – PART II					
(Column 1)		(Column 2)		(Column 3)	
AMENDMENT A	CLAIMS REMAINING AFTER AMENDMENT	HIGHEST NUMBER PREVIOUSLY PAID FOR	PRESENT EXTRA		
	Total (37 CFR 1.16(i))	*	Minus **	=	
	Independent (37 CFR 1.16(h))	*	Minus ***	=	
	Application Size Fee (37 CFR 1.16(s))				
	FIRST PRESENTATION OF MULTIPLE DEPENDENT CLAIM (37 CFR 1.16(j))				
(Column 1)		(Column 2)		(Column 3)	
AMENDMENT B	CLAIMS REMAINING AFTER AMENDMENT	HIGHEST NUMBER PREVIOUSLY PAID FOR	PRESENT EXTRA		
	Total (37 CFR 1.16(i))	*	Minus **	=	
	Independent (37 CFR 1.16(h))	*	Minus ***	=	
	Application Size Fee (37 CFR 1.16(s))				
	FIRST PRESENTATION OF MULTIPLE DEPENDENT CLAIM (37 CFR 1.16(j))				
(Column 1)		(Column 2)		(Column 3)	
				RATE (\$)	ADDI-TIONAL FEE (\$)
				X =	
				X =	
				N/A	
				TOTAL	
				ADD'T FEE	
				TOTAL	
				ADD'T FEE	
* If the entry in column 1 is less than the entry in column 2, write "0" in column 3. ** If the "Highest Number Previously Paid For" IN THIS SPACE is less than 20, enter "20". *** If the "Highest Number Previously Paid For" IN THIS SPACE is less than 3, enter "3". The "Highest Number Previously Paid For" (Total or Independent) is the highest number found in the appropriate box in column 1.					

This collection of information is required by 37 CFR 1.16. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



UNITED STATES PATENT AND TRADEMARK OFFICE

UNITED STATES DEPARTMENT OF COMMERCE
United States Patent and Trademark Office
Address: COMMISSIONER FOR PATENTS
P.O. Box 1450
Alexandria, Virginia 22313-1450
www.uspto.gov

APPLICATION NUMBER	FILING or 371(c) DATE	GRP ART UNIT	FIL FEE REC'D	ATTY. DOCKET NO	TOT CLAIMS	IND CLAIMS
12/496,472	07/01/2009	2811	1090	20186.12US01	5	2

CONFIRMATION NO. 4607

53148

HAMRE, SCHUMANN, MUELLER & LARSON P.C.
P.O. BOX 2902-0902
MINNEAPOLIS, MN 55402

FILING RECEIPT



Date Mailed: 07/16/2009

Receipt is acknowledged of this non-provisional patent application. The application will be taken up for examination in due course. Applicant will be notified as to the results of the examination. Any correspondence concerning the application must include the following identification information: the U.S. APPLICATION NUMBER, FILING DATE, NAME OF APPLICANT, and TITLE OF INVENTION. Fees transmitted by check or draft are subject to collection. Please verify the accuracy of the data presented on this receipt. **If an error is noted on this Filing Receipt, please submit a written request for a Filing Receipt Correction. Please provide a copy of this Filing Receipt with the changes noted thereon. If you received a "Notice to File Missing Parts" for this application, please submit any corrections to this Filing Receipt with your reply to the Notice. When the USPTO processes the reply to the Notice, the USPTO will generate another Filing Receipt incorporating the requested corrections**

Applicant(s)

Shuji INOUE, Okayama, JAPAN;

Assignment For Published Patent Application

PANASONIC CORPORATION, Osaka, JAPAN

Power of Attorney: The patent practitioners associated with Customer Number 53148

Domestic Priority data as claimed by applicant

Foreign Applications

JAPAN 2008-175070 07/03/2008

Request to Retrieve - This application either claims priority to one or more applications filed in an intellectual property Office that participates in the Priority Document Exchange (PDX) program or contains a proper **Request to Retrieve Electronic Priority Application(s)** (PTO/SB/38 or its equivalent). Consequently, the USPTO will attempt to electronically retrieve these priority documents.

If Required, Foreign Filing License Granted: 07/13/2009

The country code and number of your priority application, to be used for filing abroad under the Paris Convention, is **US 12/496,472**

Projected Publication Date: 01/07/2010

Non-Publication Request: No

Early Publication Request: No

Title

SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT
SOURCE DRIVING METHOD

Preliminary Class

257

PROTECTING YOUR INVENTION OUTSIDE THE UNITED STATES

Since the rights granted by a U.S. patent extend only throughout the territory of the United States and have no effect in a foreign country, an inventor who wishes patent protection in another country must apply for a patent in a specific country or in regional patent offices. Applicants may wish to consider the filing of an international application under the Patent Cooperation Treaty (PCT). An international (PCT) application generally has the same effect as a regular national patent application in each PCT-member country. The PCT process **simplifies** the filing of patent applications on the same invention in member countries, but **does not result** in a grant of "an international patent" and does not eliminate the need of applicants to file additional documents and fees in countries where patent protection is desired.

Almost every country has its own patent law, and a person desiring a patent in a particular country must make an application for patent in that country in accordance with its particular laws. Since the laws of many countries differ in various respects from the patent law of the United States, applicants are advised to seek guidance from specific foreign countries to ensure that patent rights are not lost prematurely.

Applicants also are advised that in the case of inventions made in the United States, the Director of the USPTO must issue a license before applicants can apply for a patent in a foreign country. The filing of a U.S. patent application serves as a request for a foreign filing license. The application's filing receipt contains further information and guidance as to the status of applicant's license for foreign filing.

Applicants may wish to consult the USPTO booklet, "General Information Concerning Patents" (specifically, the section entitled "Treaties and Foreign Patents") for more information on timeframes and deadlines for filing foreign patent applications. The guide is available either by contacting the USPTO Contact Center at 800-786-9199, or it can be viewed on the USPTO website at <http://www.uspto.gov/web/offices/pac/doc/general/index.html>.

For information on preventing theft of your intellectual property (patents, trademarks and copyrights), you may wish to consult the U.S. Government website, <http://www.stopfakes.gov>. Part of a Department of Commerce initiative, this website includes self-help "toolkits" giving innovators guidance on how to protect intellectual property in specific countries such as China, Korea and Mexico. For questions regarding patent enforcement issues, applicants may call the U.S. Government hotline at 1-866-999-HALT (1-866-999-4158).

LICENSE FOR FOREIGN FILING UNDER**Title 35, United States Code, Section 184****Title 37, Code of Federal Regulations, 5.11 & 5.15****GRANTED**

The applicant has been granted a license under 35 U.S.C. 184, if the phrase "IF REQUIRED, FOREIGN FILING LICENSE GRANTED" followed by a date appears on this form. Such licenses are issued in all applications where

the conditions for issuance of a license have been met, regardless of whether or not a license may be required as set forth in 37 CFR 5.15. The scope and limitations of this license are set forth in 37 CFR 5.15(a) unless an earlier license has been issued under 37 CFR 5.15(b). The license is subject to revocation upon written notification. The date indicated is the effective date of the license, unless an earlier license of similar scope has been granted under 37 CFR 5.13 or 5.14.

This license is to be retained by the licensee and may be used at any time on or after the effective date thereof unless it is revoked. This license is automatically transferred to any related applications(s) filed under 37 CFR 1.53(d). This license is not retroactive.

The grant of a license does not in any way lessen the responsibility of a licensee for the security of the subject matter as imposed by any Government contract or the provisions of existing laws relating to espionage and the national security or the export of technical data. Licensees should apprise themselves of current regulations especially with respect to certain countries, of other agencies, particularly the Office of Defense Trade Controls, Department of State (with respect to Arms, Munitions and Implements of War (22 CFR 121-128)); the Bureau of Industry and Security, Department of Commerce (15 CFR parts 730-774); the Office of Foreign Assets Control, Department of Treasury (31 CFR Parts 500+) and the Department of Energy.

NOT GRANTED

No license under 35 U.S.C. 184 has been granted at this time, if the phrase "IF REQUIRED, FOREIGN FILING LICENSE GRANTED" DOES NOT appear on this form. Applicant may still petition for a license under 37 CFR 5.12, if a license is desired before the expiration of 6 months from the filing date of the application. If 6 months has lapsed from the filing date of this application and the licensee has not received any indication of a secrecy order under 35 U.S.C. 181, the licensee may foreign file the application pursuant to 37 CFR 5.15(b).

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2008年 7月 3日

出 願 番 号
Application Number: 特願2008-175070

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号
The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

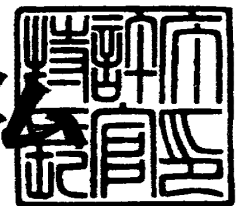
JP2008-175070

出 願 人
Applicant(s): パナソニック株式会社

2009年 8月 7日

特許庁長官
Commissioner,
Japan Patent Office

細野 哲弘



【書類名】	特許願
【整理番号】	2054091468
【提出日】	平成20年 7月 3日
【あて先】	特許庁長官殿
【国際特許分類】	H01L 33/00 H02M 3/00
【発明者】	
【住所又は居所】	大阪府門真市大字門真 1 0 0 6 番地
【氏名】	松下電器産業株式会社内 井上 修司
【特許出願人】	
【識別番号】	000005821
【氏名又は名称】	松下電器産業株式会社
【代理人】	
【識別番号】	100105050
【弁理士】	
【氏名又は名称】	鷺田 公一
【手数料の表示】	
【予納台帳番号】	041243
【納付金額】	15,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1
【包括委任状番号】	9700376

【書類名】特許請求の範囲

【請求項 1】

電流駆動される半導体光源と、
前記半導体光源を駆動する電圧源と、
前記電圧源の出力電圧を制御することにより、前記半導体光源を駆動する駆動電流値を制御する出力電圧制御部と、
前記半導体光源の出力電流を検出する出力電流検出部と、
前記半導体光源に流す駆動電流の基準値を指令する電流指令部と、
前記出力電流検出部によって検出された出力電流と前記電流指令部によって指令された基準値とを比較する電流比較部と、
前記半導体光源のインピーダンスを検出するインピーダンス検出部と、有し、
前記出力電圧制御部は、
前記電流比較部の出力と前記インピーダンス検出部の出力とに基づいて、前記電圧源の出力電圧を制御する、
半導体光源駆動装置。

【請求項 2】

前記インピーダンス検出部は、
前記電圧源の出力電圧を前記出力電流検出部によって検出された出力電流で除算する除算器を含み、
前記除算器の出力から、前記半導体光源のインピーダンスに相当する値を取得する、
請求項 1 記載の半導体光源駆動装置。

【請求項 3】

前記出力電圧制御部は、
ゲインを設定するゲイン回路を含み、
前記ゲイン回路は、
前記インピーダンス検出部によって検出された前記半導体光源のインピーダンスと前記電流比較部の出力とを乗算して、前記半導体光源のインピーダンスが変化しても制御ループのゲインが変化しないように動作する、
請求項 1 記載の半導体光源駆動装置。

【請求項 4】

前記出力電圧制御部は、
前記インピーダンス検出部によって検出された前記半導体光源のインピーダンスと前記電流比較部の出力とを乗算する乗算器と、
前記乗算器の出力に対して、制御特性を補償するための所定の処理を行う補償器と、
を有する請求項 1 記載の半導体光源駆動装置。

【請求項 5】

電流駆動される半導体光源と、前記半導体光源を駆動する電圧源と、前記電圧源の出力電圧を制御することにより、前記半導体光源を駆動する駆動電流値を制御する出力電圧制御回路と、を有する半導体光源駆動装置における半導体光源駆動方法であって、
前記半導体光源の出力電流を検出する工程と、
検出した前記半導体光源の出力電流を、指令された基準値と比較する工程と、
前記半導体光源のインピーダンスを検出する工程と、
前記比較の結果と検出した前記半導体光源のインピーダンスとに基づいて、前記電圧源の出力電圧を制御する工程と、
を有する半導体光源駆動方法。

【書類名】明細書

【発明の名称】半導体光源駆動装置および半導体光源駆動方法

【技術分野】

【０００１】

本発明は、ディスプレイに好適な半導体光源駆動装置および半導体光源駆動方法に関する。

【背景技術】

【０００２】

最近、ディスプレイのバックライトその他照明アプリケーション用に半導体光源が利用されている。半導体光源には、半導体レーザ（ＬＤ：Laser Diode）や発光ダイオード（ＬＥＤ：Light-Emitting Diode）などがある。半導体光源の発光輝度は、駆動電流の大きさに依存する。このため、半導体光源は、これを安定して点灯させるために、定電流で駆動するのが一般的である（定電流制御）。この定電流制御によって、制御中の各種変動（電源電圧の変動や負荷の変動など）に対して、半導体光源に流れる電流を一定に制御することができる。

【０００３】

図８は、半導体光源を定電流制御するために従来一般に使用されている半導体光源駆動装置の構成を示すブロック図である。

【０００４】

図８に示す半導体光源駆動装置１０は、電流制御ループを用いた定電流駆動回路である。単体または直列に接続された複数の半導体光源１２の一端には、この半導体光源１２に流れる電流を検出する出力電流検出回路１４が設けられている。半導体光源１２に定電流を流すために、出力電流検出回路１４の出力は電流比較回路１６へ送られ、電流指令部１８からの電流指令値と比較される。出力電圧制御回路２０は、電流比較回路１６の比較結果に応じて、電圧源２６をパルス幅制御する。具体的には、電圧源２６は、バッテリーなどの供給電源２８と、供給電源２８からの直流電力をＤＣ－ＤＣ変換するための降圧式または昇圧式のスイッチング方式などのＤＣ－ＤＣコンバータ３０と、ＬＣ（インダクタとキャパシタ）などの平滑回路３２とで構成されている。出力電圧制御回路２０は、電流比較回路１６の比較結果に応じて、ＤＣ－ＤＣコンバータ３０を制御する。ＤＣ－ＤＣコンバータ３０の出力電圧は、平滑回路３２で所望のＤＣ電圧値にされて半導体光源１２へ供給される。こうして負帰還の閉ループ電流制御ＣＬ１が行われる。なお、出力電圧制御回路２０は、比例ゲイン回路２２と補償回路２４とで構成されている。

【０００５】

このように構成された負帰還閉ループＣＬ１では、半導体光源１２に流れる電流値が所望の電流値よりも大きい場合は、ＤＣ－ＤＣコンバータ３０内のスイッチング素子のゲートにオン期間の幅の狭いパルス状の方形波電圧が供給されることで、半導体光源１２に供給される平滑化された電圧が低くなり、半導体光源１２の電流を小さくする方向へ働く。逆に、半導体光源１２に流れる電流値が所望の電流値よりも小さくなった場合は、スイッチング素子のゲートにオン期間の幅の広いパルス状の方形波電圧が供給されることで、半導体光源１２に供給される平滑化された電圧が高くなり、半導体光源１２の電流を大きくする方向へ働く。このような負帰還閉ループ電流制御により、出力電流検出回路１４の出力値が電流指令値と同じになるような所望の定電流が半導体光源１２に流れることで、安定状態が作られることになる。

【０００６】

しかしながら、図８に示す従来一般の半導体光源駆動装置１０では、ＤＣ－ＤＣコンバータ３０への供給電源２８の電圧変動や、外部からのノイズ、出力電流検出回路１４へ飛び込む外乱ノイズなどにより、制御ループＣＬ１内の変動が発生すると、定電流制御が不安定となる。そのため、制御ループＣＬ１の応答速度（周波数特性）およびゲインをあまり高くすることができないという技術的な限界がある。したがって、従来一般の半導体光源駆動装置１０は、携帯電話などのように常時決まった定電流を半導体光源１２に流すこ

とで十分バックライトとしての目的を達成できる商品に採用するには最適であるものの、頻繁に所望の定電流値が変わるような商品、例えば、光源の輝度を変える調光機能が必要な分野の商品に採用するには不十分である。

【0007】

そこで、特許文献1には、図9に示す半導体光源駆動装置40が提案されている。この半導体光源駆動装置40は、新たに制御ループCL2を加えることにより、半導体光源12を定電流で駆動するとともに、半導体光源12に供給する電圧を最適化して半導体光源12を含む回路素子群の発熱を低減し、調光時でもバックライトを安定して点灯させることができるようにしている。

【0008】

具体的な構成として、この半導体光源駆動装置40は、図9に示すように、DC-DCコンバータ30、出力駆動素子42、電圧比較回路44、および出力電圧制御回路20により供給電圧制御用の第1の負帰還閉ループCL1を形成し、また、出力駆動素子42および定電流制御回路46により定電流制御用の第2の負帰還閉ループCL2を形成している。出力駆動素子42は、トランジスタやFETなどである。そして、この構成では、半導体光源12と直列に接続された抵抗器(R)48の両端に発生する電圧を検出して負帰還閉ループCL1、CL2の両方の制御ループに使用している。この電圧は半導体光源12の駆動電流に比例する値となるため、負帰還閉ループCL1、CL2は二重の電流制御ループになっている。通常は、フィードバックループが二重になると、ループ間の干渉を招き、ループの動作が不安定となる。そこで、この構成では、一方(閉ループCL1)の周波数応答特性を他方(閉ループCL2)の周波数応答特性の $1/20$ 以下に設定することで、ループ間の干渉を防止するようにしている。

【特許文献1】特開2007-42758号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、特許文献1記載の技術においては、安定動作の応答は遅い方の制御ループの応答に左右されるため、調光の応答は遅い方の制御ループの応答で決まってしまうことになる。

【0010】

また、そもそも、図8に示す半導体光源駆動装置10および図9に示す半導体光源駆動装置40のいずれにおいても、半導体光源の電気的特性に起因して調光時の駆動安定化が困難であるという課題がある。

【0011】

まず、半導体光源(LED、LED)の電気的特性について説明する。

【0012】

半導体光源は、駆動側から見た電気的特性として、ダイオードの特性を持つ。ダイオードの電圧-電流特性の一例は、よく知られているように、図10(A)に示す通りである。すなわち、加えた電圧に対して、一般にしきい値と呼ばれる電圧まではほとんど電流が流れず、しきい値を超えると緩やかに電流が流れ始め、その後、電圧の増加に対する電流の増加の割合が増えていき、わずかの電圧変化で急激に電流が増加するようになる。これは、見方を変え、図10(B)に示すように、加えた電圧の増加につれてダイオードのインピーダンスが小さくなっていると考えられることができる。また、ダイオードを、電圧を入力して電流を出力する機能素子と考え、そのゲインは、図10(C)に示すように、入力電圧に対して一定でなく、入力電圧が大きくなるにつれて大きくなる。半導体光源は本質的にこのような特性を持っている。

【0013】

したがって、従来の制御ループによる定電流制御では、素子に加わる電圧値によって制御ループ-巡ゲイン(「制御ループゲイン」または単に「ループゲイン」とも呼ばれる)が変化することになるため、制御特性を一定にすることは困難である。すなわち、従来の

定電流制御では、半導体光源を安定に調光することは困難である。

【0014】

次に、半導体光源（LD、LED）の制御特性について説明する。

【0015】

ここでは、図8に示す電流制御系をモデリングし、そのモデルを用いて従来の定電流制御における半導体光源の制御特性を説明する。

【0016】

図11は、図8に示す半導体光源駆動装置10をモデリングして得られたブロック図である。

【0017】

電圧源26から半導体光源12に電圧が供給されると、半導体光源12の特性に応じた駆動電流が流れるため、この駆動電流を半導体光源12からの出力とする。この駆動電流は、出力電流検出回路14によって検出される。この検出結果は、電流比較回路16へ送られ、ここで電流指令値から差し引かれて差分が求められる。出力電圧制御回路20は、この差分に適当なゲインをかけて電圧源26を制御する。このような制御ループにより、半導体光源12の出力電流は、電流指令値と一致するように制御される。

【0018】

この制御ループを一巡したゲインが、制御ループ一巡ゲイン（ここでは以下「制御ループゲイン」という）である。ここで、電圧源26のゲインと出力電流検出回路14のゲインはそれぞれ定数とする。出力電圧制御回路20は比例制御を行うとすると、出力電圧制御回路20のゲインも定数となる。半導体光源12は、上記のように、図10（C）に示すようなゲイン特性を持つ。したがって、制御ループゲインは、図10（C）のゲイン特性に比例したものになり、半導体光源12の駆動電流値によって制御ループゲインが変化することになる。

【0019】

したがって、駆動電流値が小さいところで制御ループゲインを最適化すると、駆動電流値が大きいところでは半導体光源12のゲインが大きくなるため、制御ループゲインが最適値よりも大きくなり、立ち上がり時のオーバシュート、リングング（ringing）、発振などが発生することになる。逆に、駆動電流値が大きいところで制御ループゲインを最適化すると、駆動電流値が小さいところで半導体光源12のゲインが小さくなるため、制御ループゲインが最適値よりも不足して応答が悪くなってしまう。

【0020】

要するに、一般に、半導体光源は、駆動電流値に応じて電源側から見たときのインピーダンスが変化する。駆動電流値が小さいときは、駆動電流値の増加に応じて端子電圧も増加していくため、ほぼ一定のインピーダンスを持つが、駆動電流値がある程度大きくなると、駆動電流値が増加しても端子電圧の変化は小さくなっていくため、インピーダンスが小さくなっていく。したがって、駆動電流値がある程度大きい領域では、駆動電圧のわずかな変化で駆動電流値が大きく変化する。このような電気的特性を持つ半導体光源を、電流制御ループを持つ電流制御装置によって定電流制御しようとする、駆動電流値の大小で制御ループゲインが変化してしまい、電流制御性能が変わってしまう。

【0021】

このように、従来の半導体光源駆動装置では、半導体光源の電気的特性により、駆動電流値の大小で制御ループゲインが変化してしまい、電流制御性能が変わってしまうという問題がある。このため、半導体光源の輝度を変える調光時に駆動電流値を加減したときに、駆動電流値の大小にかかわらず一定の制御性能を得ることができる、つまり、電流制御ループの特性を最適値に自動調整することができる半導体光源駆動装置が求められている。

【0022】

本発明は、かかる点に鑑みてなされたものであり、調光時に駆動電流値を加減したときに、駆動電流値の大小にかかわらず一定の制御性能を得ることができる半導体光源駆動装

置および半導体光源駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0023】

本発明の半導体光源駆動装置は、電流駆動される半導体光源と、前記半導体光源を駆動する電圧源と、前記電圧源の出力電圧を制御することにより、前記半導体光源を駆動する駆動電流値を制御する出力電圧制御部と、前記半導体光源の出力電流を検出する出力電流検出部と、前記半導体光源に流す駆動電流の基準値を指令する電流指令部と、前記出力電流検出部によって検出された出力電流と前記電流指令部によって指令された基準値とを比較する電流比較部と、前記半導体光源のインピーダンスを検出するインピーダンス検出部と、有し、前記出力電圧制御部は、前記電流比較部の出力と前記インピーダンス検出部の出力とに基づいて、前記電圧源の出力電圧を制御する、構成を採る。

【0024】

本発明の半導体光源駆動方法は、電流駆動される半導体光源と、前記半導体光源を駆動する電圧源と、前記電圧源の出力電圧を制御することにより、前記半導体光源を駆動する駆動電流値を制御する出力電圧制御回路と、を有する半導体光源駆動装置における半導体光源駆動方法であって、前記半導体光源の出力電流を検出する工程と、検出した前記半導体光源の出力電流を、指令された基準値と比較する工程と、前記半導体光源のインピーダンスを検出する工程と、前記比較の結果と検出した前記半導体光源のインピーダンスとに基づいて、前記電圧源の出力電圧を制御する工程と、を有するようにした。

【発明の効果】

【0025】

本発明によれば、調光時に駆動電流値を加減したときに、駆動電流値の大小にかかわらず一定の制御性能を得ることができる。

【発明を実施するための最良の形態】

【0026】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【0027】

図1は、本発明の一実施の形態に係る半導体光源駆動装置の構成を示すブロック図である。

【0028】

図1に示す半導体光源駆動装置100は、大別して、半導体光源110、出力電流検出回路120、電流指令部130、電流比較回路140、インピーダンス検出回路150、出力電圧制御回路160、および電圧源170を有する。インピーダンス検出回路150は、除算器152で構成されている。出力電圧制御回路160は、ゲイン回路162と補償回路164で構成され、さらにゲイン回路162は乗算器163で構成されている。電圧源170は、供給電源172と、DC-DCコンバータ174と、平滑回路176とで構成されている。図8に示す従来一般の半導体光源駆動装置10との対比において、本実施の形態に係る半導体光源駆動装置100の特徴的な構成要素は、インピーダンス検出回路150と、出力電圧制御回路160のゲイン回路162である。

【0029】

半導体光源110は、単体または直列に接続された複数の半導体光源（LDやLEDなど）で構成されている。具体的には、例えば、半導体光源110は、単体のLDもしくはLED、または、直列に接続された複数のLDもしくはLEDで構成されている。半導体光源110は、電流駆動される。

【0030】

半導体光源110に電圧源170から駆動電圧が供給されると、半導体光源110に適当な駆動電流が流れる。このときの駆動電圧に対する駆動電流の特性の一例は、例えば、上記の図10（A）に示す通りである。上記のように、半導体光源110は、一般にしきい値と呼ばれる電圧値以下ではほとんど電流が流れないが、電圧値がしきい値以上になると急激に電流値が大きくなる特性を持つ。この特性の見方を変えて、電圧値に対するイン

ピーダンスの変化として表したのが、上記の図10(B)である。図10(B)に示すように、駆動電圧の増加につれてインピーダンスは急激に小さくなっている。また、駆動電圧(入力)に対する駆動電流(出力)の比をゲインとした場合、駆動電圧に対するゲインの変化を表したのが、上記の図10(C)である。図10(C)に示すように、駆動電圧の増加につれてゲインは急激に大きくなっている。

【0031】

出力電流検出回路120は、半導体光源110に流れる駆動電流(出力電流)を検出する。出力電流検出回路は、例えば、抵抗器の両端に発生する電圧を検出する方法(図9参照)でもよいし、ホール素子などを用いた非接触方式でもよい。

【0032】

電流指令部130は、半導体光源110に流す駆動電流の基準値(電流指令値)を設定(指令)する。電流指令値は、ユーザの操作によって設定され、または、コンピュータによって自動的に設定される。この電流指令値によって半導体光源110が調光される。電流制御ループは、出力電流検出回路120によって検出された出力電流値が、この電流指令値と一致するように動作する。

【0033】

電流比較回路140は、出力電流検出回路120によって検出された出力電流値と電流指令部130によって設定された基準値(電流指令値)とを比較して差分を求める。この比較結果(差分)は、出力電圧制御回路160のゲイン回路162内の乗算器163へ出力される。電流制御ループは、この電流比較回路140の出力がゼロになるように動作する。

【0034】

インピーダンス検出回路150は、本発明の特徴的な構成要素の一つであり、半導体光源110のインピーダンスを検出する。本実施の形態では、インピーダンス検出回路150は、除算器152で構成されている。除算器152は、半導体光源110に供給される電圧源170の出力電圧を、出力電流検出回路120によって検出された半導体光源110の出力電流で除算することにより、半導体光源110のインピーダンス(厳密には、半導体光源110のインピーダンスに相当する値、以下「インピーダンス相当値」という)を求める。これにより、半導体光源110のインピーダンス特性を示す図10(B)の特性に相当する、実際の駆動状態でのインピーダンス相当値を求めることができる。

【0035】

出力電圧制御回路160は、電圧源170の出力電圧を制御することにより、半導体光源110を駆動する駆動電流値を制御する。本実施の形態では、出力電圧制御回路160は、ゲイン回路162と補償回路164とで構成されている。さらに、ゲイン回路162は、乗算器163で構成されている。

【0036】

ゲイン回路162は、乗算器163で、電流比較回路140の出力(電流指令値と半導体光源110の駆動電流検出値との差分)に、インピーダンス検出回路150によって検出された半導体光源110のインピーダンス相当値を乗算する。これにより、出力電圧制御回路160のゲイン回路162は、半導体光源110のインピーダンス特性に比例したゲイン特性を持つことになる。すなわち、ゲイン回路162は、電流比較回路140の出力とインピーダンス検出回路150によって検出された半導体光源110のインピーダンス相当値とを乗算して、半導体光源110のインピーダンスが変化しても制御ループのゲインが変化しないように動作する、つまり、検出されたインピーダンス相当値に応じて電流制御ループの特性を最適値に自動調整する。ゲイン回路162も、本発明の特徴的な構成要素の一つである。

【0037】

なお、図8に示す従来技術との対比において、本実施の形態のゲイン回路162は、比例ゲイン回路22に対応する。しかし、比例ゲイン回路22では、固定のゲインが乗算され、出力電圧制御回路20は、半導体光源12のインピーダンスの変化にかかわらず、一

定のゲイン特性を持っている。

【0038】

補償回路164は、制御特性を補償する回路であり、具体的には、ゲイン回路162の出力に位相補償を行う回路である。位相補償は、波形の位相を安定させる、つまり、位相のずれを一定限度内に抑える処理である。この位相補償は、フィードバック制御の安定化のために一般的に行われている処理である。この補償回路164の出力が出力電圧制御回路160の出力として電圧源170に加えられ、これによって電圧源170の出力電圧が制御される。

【0039】

電圧源170は、半導体光源110を駆動する。電圧源170は、バッテリーなどの供給電源172と、供給電源172からの直流電力をDC-DC変換するための降圧式または昇圧式のスイッチング方式などのDC-DCコンバータ174と、LC（インダクタとキャパシタ）などの平滑回路176とで構成されている。

【0040】

具体的には、電圧源170は、出力電圧制御回路160からの出力を受けて、その出力に応じた電圧を半導体光源110に出力する。電圧源170は、電圧降下をジュール熱として放出するシリーズレギュレータ方式でも、スイッチング素子を用いたDC-DCコンバータ方式でもよい。シリーズレギュレータ方式の場合は、電圧制御素子により出力電圧を制御して出力電圧制御回路160からの出力に比例した出力電圧を発生する。DC-DCコンバータ方式の場合は、出力電圧制御回路160からの出力に比例したデューティ比のパルスが発生し、このパルスを平滑回路176を通して平滑することによって、シリーズレギュレータ方式と同じような、出力電圧制御回路160からの出力に比例した出力電圧を発生する。両方式のうち、DC-DCコンバータ方式のほうが、電力の損失を少なくすることができるため、高効率を得ることができる。したがって、本実施の形態では、電圧源170は、DC-DCコンバータ方式で構成している。

【0041】

なお、本実施の形態では、制御ループは、半導体光源110、出力電流検出回路120、電流比較回路140、出力電圧制御回路160、および電圧源170によって構成されている。

【0042】

次いで、上記構成を有する半導体光源駆動装置100の動作原理について説明する。

【0043】

図2は、図1の半導体光源駆動装置100の制御系の構成を示すブロック線図である。図2の構成要素である、半導体光源110、出力電流検出回路120、電流比較回路140、出力電圧制御回路160、および電圧源170は、上記のように、制御ループを構成している。

【0044】

半導体光源110のゲイン特性は、上記のように、図10（C）に示す特性を持つ。また、図1のインピーダンス検出回路150によって検出された半導体光源110のインピーダンス相当値を、電流比較回路140の出力に乗算する、出力電圧制御回路160のゲイン回路162の特性は、上記のように、図10（B）に示す半導体光源110のインピーダンス特性に比例したゲイン特性を持つ。したがって、図2のブロック線図で見ると、出力電圧制御回路160は、半導体光源110のインピーダンス特性（図10（B））を持ち、出力電圧制御回路160では、このインピーダンス特性と、半導体光源110が持つゲイン特性（図10（C））とが乗算されることになる。半導体光源110のゲイン特性とインピーダンス特性は、互いに逆数の関係にあるため、両者を乗算すると一定値となる。すなわち、半導体光源110の非線形なゲイン特性は、出力電圧制御回路160の特性によって相殺されることになる。この結果、この制御ループは、半導体光源110を流れる駆動電流値によって特性が変化することのない普通の線形な制御ループとなるため、駆動電流値にかかわらず一定の制御特性を持たせることができる。すなわち、図2の制御

系の制御ループ一巡ゲインは、半導体光源110の駆動電流によらず一定になる。そして、制御ループ一巡ゲインを一定にすることができれば、駆動電流値によらず安定調光が可能になる。

【0045】

これをより詳細に説明すると、次の通りである。

【0046】

図3は、図1の半導体光源駆動装置100の一部の構成を書き直したブロック図である。ここでは、図1の半導体光源駆動装置100の各構成要素（ただし、インピーダンス検出回路150を除く）を、図面上、フィードバック制御系のブロック線図の描き方に従って、左から右へ信号が流れるように配置している。

【0047】

図3において、出力電圧制御回路160aは、例えば、比例ゲイン回路162aと補償回路164aによって、一般的な比例ゲインの乗算と積分補償からなる比例積分（PI）制御を行うものとする。このとき、比例ゲインを K_p 、積分補償の積分時定数を T_i で表す。また、電圧源170aは、ここではDC-DCコンバータ174を用いているが、電圧を指令してその電圧を出力すると考えて、簡単に一次遅れで近似することとする。このとき、指令電圧に対する出力電圧について、一次遅れのゲインを K_v とし、時定数を T_v で表す。また、出力電流検出回路120aは、電圧源170aの応答に対して十分に高速であると考え、簡単化のため、周波数特性を持たないこととして、ゲインを K_s とする。また、半導体光源110aは、電圧を与えて電流を出力する要素として表されるため、電圧から電流に至るゲインを g_m とし、ここでも簡単化のため周波数特性を持たないこととする。

【0048】

図4は、これらの記号を用いて図3の制御系の構成を書き直したブロック線図である。図4において、「s」は、ラプラス演算子である。

【0049】

ここで、図4のブロック線図を用いて、この制御系における電流指令値から出力電流までの伝達関数 $G(s)$ を求めると、次の（式1）で与えられる。

【数1】

$$G(s) = \frac{K_p \cdot \left[1 + \frac{1}{sT_i}\right] \cdot \left[\frac{K_v}{1 + sT_v}\right] \cdot g_m}{1 + K_p \cdot \left[1 + \frac{1}{sT_i}\right] \cdot \left[\frac{K_v}{1 + sT_v}\right] \cdot g_m \cdot K_s} \quad \text{----- (式1)}$$

そして、この（式1）を整理すると、次の（式2）が得られる。

【数2】

$$G(s) = \frac{\alpha \cdot s + \beta}{s^2 + \left[\frac{1}{T_v} + \alpha \cdot K_s\right] \cdot s + \beta \cdot K_s} \quad \text{----- (式2)}$$

$$\alpha = \frac{K_p \cdot K_v \cdot g_m}{T_v}$$

$$\beta = \frac{K_p \cdot K_v \cdot g_m}{T_v \cdot T_i}$$

【0050】

また、半導体光源110aに供給される駆動電圧を V_F 、半導体光源110aに流れる駆動電流を I_F とすると、駆動電圧 V_F を変数としたときの駆動電流 I_F の近似式は、図

5 (A) で与えられる。ここで、Aは固定定数、Bは温度に関する係数、 I_S は逆方向飽和電流である。

【0051】

図5 (A) に示す半導体光源110aの近似式をグラフ化して3点のゲイン g_m を計算した一例を、図5 (B) に示す。ここでは、 $I_S=10 [\mu A]$ 、 $A=2.72$ 、 $B=15.23 [1/V]$ とした。また、ゲイン g_m は、駆動電圧 V_F と駆動電流 I_F から、 $g_m=I_F/V_F$ で与えられる。

【0052】

図5 (B) に示すように、3点のゲイン g_m は、
 $(V_F, I_F) = (0.55 V, 0.05 A)$ のとき、 $g_m=0.091 A/V$
 $(V_F, I_F) = (0.65 V, 0.20 A)$ のとき、 $g_m=0.308 A/V$
 $(V_F, I_F) = (0.70 V, 0.43 A)$ のとき、 $g_m=0.614 A/V$
 となる。これにより、駆動電圧 V_F (駆動電流 I_F) によってゲイン g_m の値が変化することがわかる。

【0053】

また、(式2) の伝達関数 $G(s)$ の s を $j\omega$ と書き替えると、次の(式3) の周波数伝達関数 $G(j\omega)$ が得られる。

【数3】

$$G(j\omega) = \frac{\beta + \alpha \cdot j\omega}{\beta \cdot K_s - \omega^2 + \left[\frac{1}{T_v} + \alpha \cdot K_s \right] \cdot j\omega} \quad \text{----- (式3)}$$

$$\alpha = \frac{K_p \cdot K_v \cdot g_m}{T_v}$$

$$\beta = \frac{K_p \cdot K_v \cdot g_m}{T_v \cdot T_i}$$

【0054】

図6は、図5 (B) に示す3つのゲイン g_m について、(式3) の周波数伝達関数 $G(j\omega)$ から、周波数特性を計算した結果を示す図である。ここでは、簡単化のため、 $K_v=1$ 、 $T_v=1 [ms]$ 、 $T_i=0.5 [ms]$ 、 $K_p=1$ としている。図6を見ると、ゲイン g_m によってカットオフ周波数近辺の周波数特性が変化していることがわかる。ここでは、ゲイン g_m が一番小さい0.091のときに周波数特性は安定良好であるとする。これにより、例えば、電流指令値が方形波パルスの場合、立ち上がり/立ち下がりでもオーバーシュート/アンダシュート、およびリングングが発生して不安定領域に移行していることがわかる。

【0055】

そこで、本実施の形態に係る半導体光源駆動装置100では、上記のように、半導体光源110の駆動電圧と駆動電流を検出してインピーダンスを求め、この値を比例ゲインに乗算するという構成を採っている。

【0056】

図7は、図1の半導体光源駆動装置100の制御系の構成を示すブロック線図であって、図4に対応している。ただし、図7の構成は、図4の構成と、比例ゲイン (比例ゲイン回路162a) と積分補償 (補償回路164a) との間に $Z_m=1/g_m$ という要素を挿入した点で相違する。すなわち、図7の構成では、図1のインピーダンス検出回路150の出力をゲイン回路162bにフィードバックしている。

【0057】

このように、図7と図4との違いは、比例ゲインと積分補償との間に $Z_m=1/g_m$ と

いう要素を入れたことである。g_mは半導体光源110aのコンダクタンスになっているため、1/g_mは半導体光源110aのインピーダンスになる。半導体光源110aの駆動電圧と駆動電流を検出してインピーダンスを求め、この値を比例ゲインに乗算するという構成をモデル化すると、このように図7のZ_mの挿入ということで表される。

【0058】

図7のブロック線図を用いて、この制御系における電流指令値から出力電流までの伝達関数G(s)を求めると、次の(式4)で与えられる。

【数4】

$$G(s) = \frac{K_p \cdot Z_m \cdot \left(1 + \frac{1}{sT_i}\right) \cdot \left[\frac{K_v}{1 + sT_v}\right] \cdot g_m}{1 + K_p \cdot Z_m \cdot \left(1 + \frac{1}{sT_i}\right) \cdot \left[\frac{K_v}{1 + sT_v}\right] \cdot g_m \cdot K_s} \quad \text{----- (式4)}$$

このとき、Z_m = 1/g_mであるため、Z_m · g_m = 1となる。したがって、Z_m · g_m = 1を用いてこの(式4)を整理すると、(式4)は次の(式5)のように表すことができる。

【数5】

$$G(s) = \frac{\alpha \cdot s + \beta}{s^2 + \left[\frac{1}{T_v} + \alpha \cdot K_s\right] \cdot s + \beta \cdot K_s} \quad \text{----- (式5)}$$

$$\alpha = \frac{K_p \cdot K_v}{T_v}$$

$$\beta = \frac{K_p \cdot K_v}{T_v \cdot T_i}$$

【0059】

したがって、この(式5)から明らかなように、(式5)はg_mには無関係になっているため、伝達関数G(s)の特性を、半導体光源110aの駆動電圧と駆動電流に依存せずに一定にすることができる。

【0060】

このように、本実施の形態によれば、インピーダンス検出回路150を設けて、半導体光源110のインピーダンスが変化しても制御ループのゲインが変化しないように、インピーダンス検出回路150の出力をゲイン回路162にフィードバックするため、制御ループ一巡ゲインを駆動電流値の大小にかかわらず一定にすることができる、つまり、電流制御ループの特性を最適値に自動調整することができる。したがって、半導体光源の電気的特性に起因する、調光時の駆動安定化の課題を解決することができ、調光時に駆動電流値を加減したときに、駆動電流値の大小にかかわらず一定の制御性能を得ることができる。すなわち、半導体光源を電流駆動する装置において、半導体光源の輝度を変える調光を行うために駆動電流値を加減したときに、駆動電流値の大小にかかわらず一定の制御性能を得ることができ、安定な調光動作を行うことが可能になる。

【産業上の利用可能性】

【0061】

本発明に係る半導体光源駆動装置および半導体光源駆動方法は、調光時にも安定に駆動することができるため、調光時に駆動電流値を加減したときに、駆動電流値の大小にかかわらず一定の制御性能を得ることができる半導体光源駆動装置および半導体光源駆動方法として有用である。

【図面の簡単な説明】

【0062】

【図1】 本発明の一実施の形態に係る半導体光源駆動装置の構成を示すブロック図

【図2】 図1の半導体光源駆動装置の制御系の構成を示すブロック線図

【図3】 図1の半導体光源駆動装置の一部の構成を書き直したブロック図

【図4】 図3の制御系の構成を書き直したブロック線図

【図5】 (A)は、図4の半導体光源の近似式を示す図、(B)は、図5(A)に示す半導体光源の近似式をグラフ化して図4の半導体光源の近似特性の一例を示す図

【図6】 図5(B)に示す3つのゲイン g_m について周波数伝達関数から周波数特性を計算した結果を示す図

【図7】 図1の半導体光源駆動装置の制御系の構成を示すブロック線図

【図8】 従来の半導体光源駆動装置の構成の一例を示すブロック図

【図9】 従来の半導体光源駆動装置の構成の他の例を示すブロック図

【図10】 (A)は、半導体光源の電圧電流特性の一例を示す図、(B)は、半導体光源のインピーダンス特性の一例を示す図、(C)は、半導体光源のゲイン特性の一例を示す図

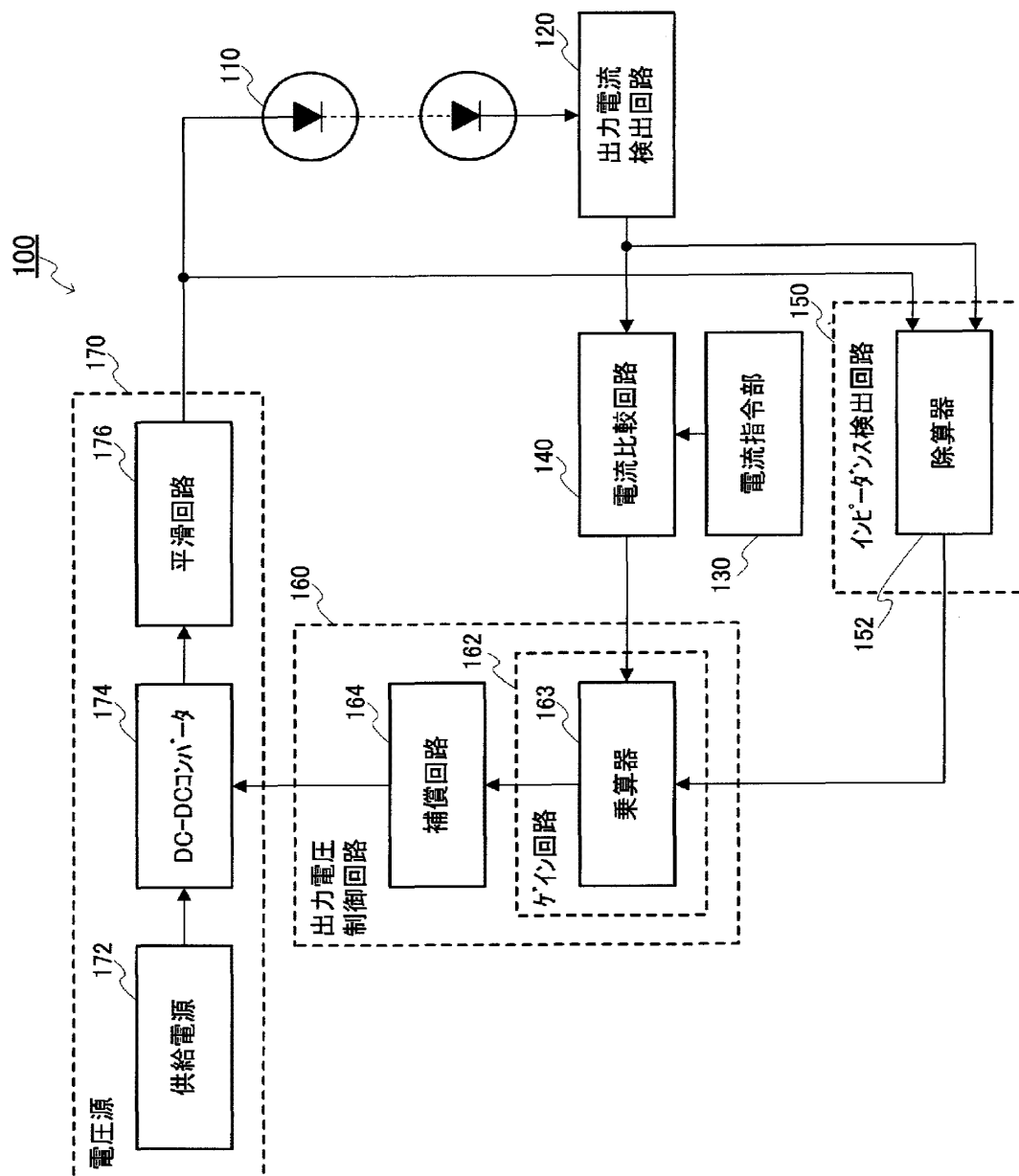
【図11】 図8の半導体光源駆動装置をモデリングして得られたブロック図

【符号の説明】

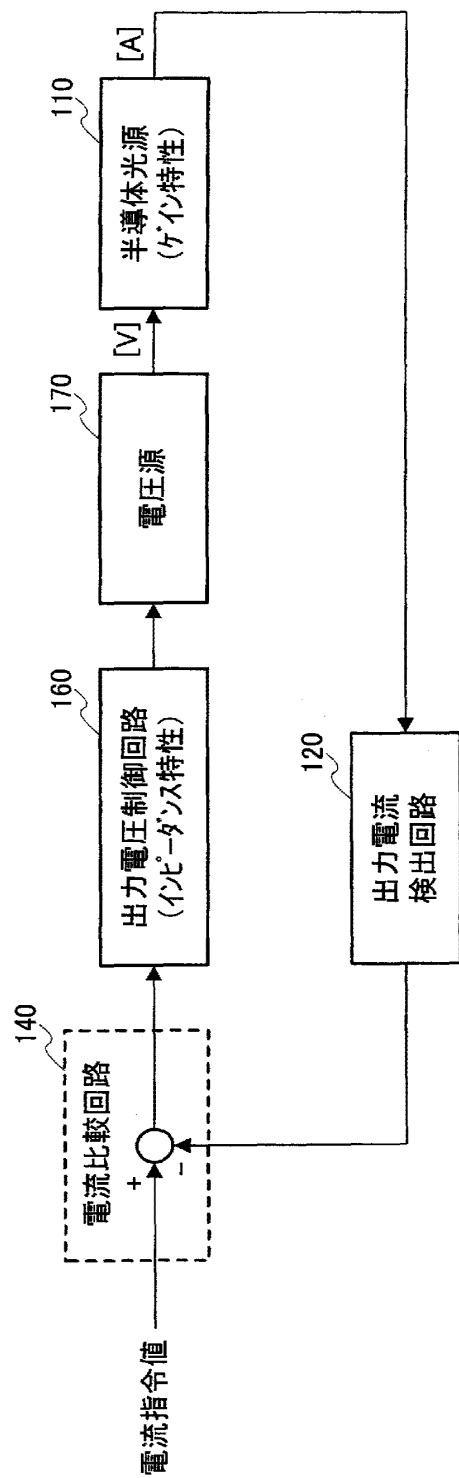
【0063】

- 100 半導体光源駆動装置
- 110、110a 半導体光源
- 120、120a 出力電流検出回路
- 130 電流指令部
- 140 電流比較回路
- 150 インピーダンス検出回路
- 152 除算器
- 160、160a 出力電圧制御回路
- 162、162b ゲイン回路
- 162a 比例ゲイン回路
- 163 乗算器
- 164、164a 補償回路
- 170、170a 電圧源
- 172 供給電源
- 174 DC-DCコンバータ
- 176 平滑回路

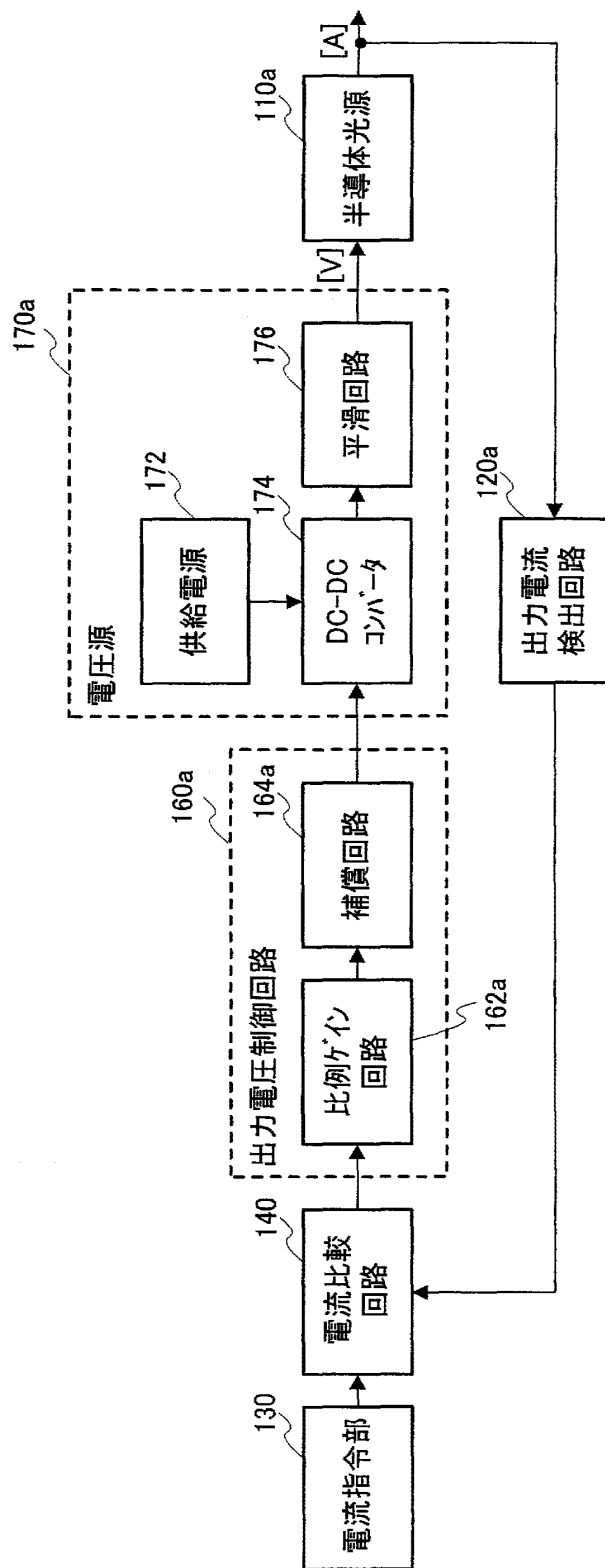
【書類名】 図面
【図 1】



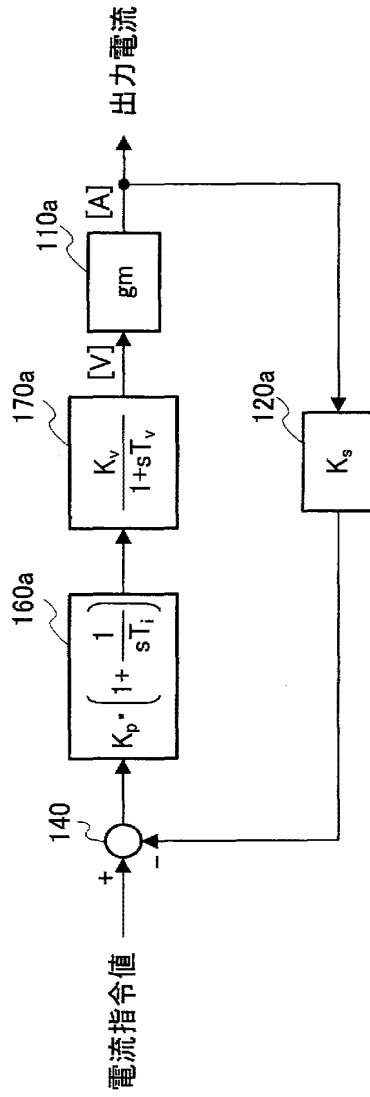
【図2】



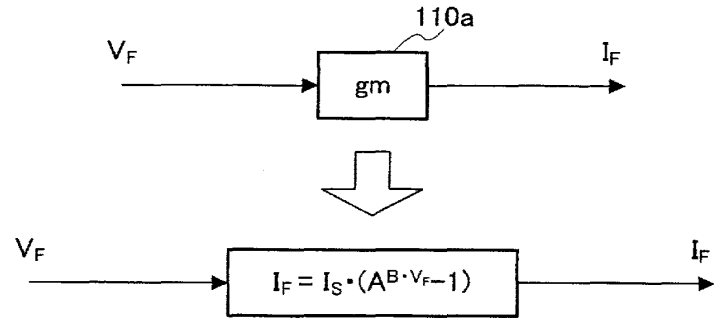
【図3】



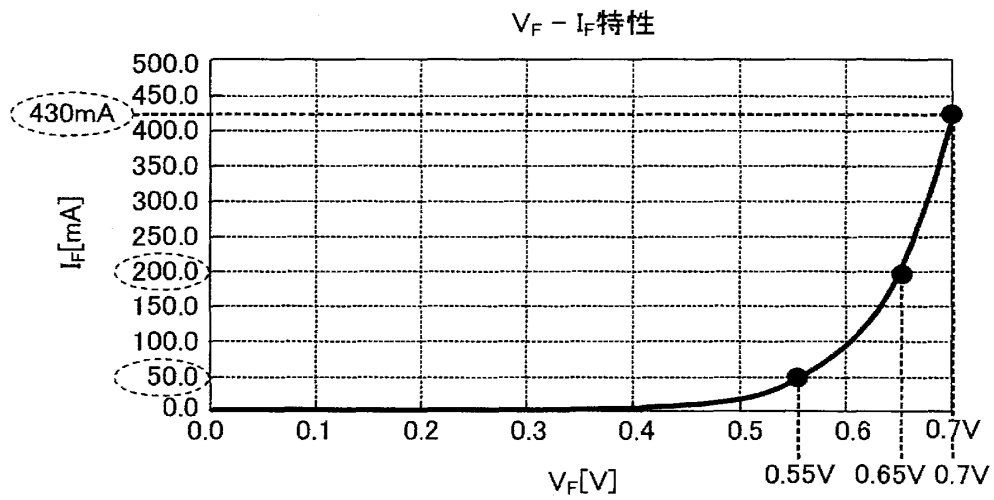
【図4】



【図 5】



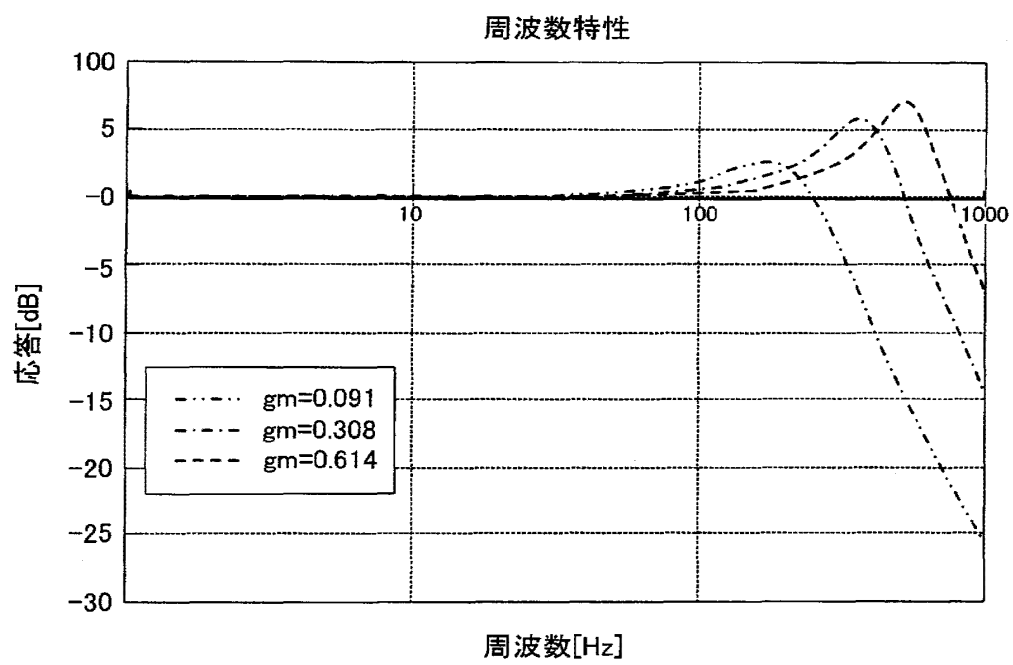
(A)



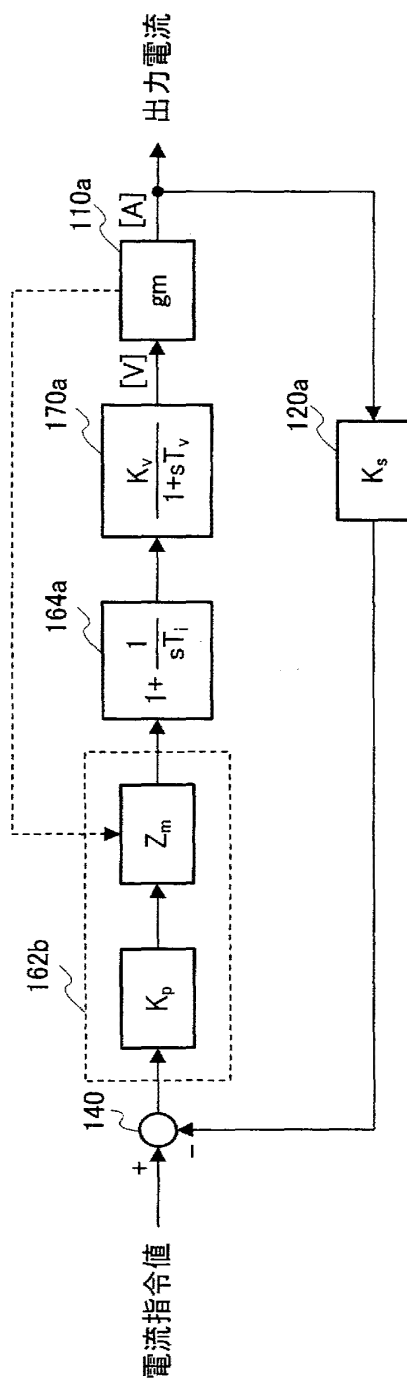
$(V_F, I_F) = (0.55V, 0.05A)$	$gm = 0.091 [A/V]$
$(V_F, I_F) = (0.65V, 0.20A)$	$gm = 0.308 [A/V]$
$(V_F, I_F) = (0.70V, 0.43A)$	$gm = 0.614 [A/V]$

(B)

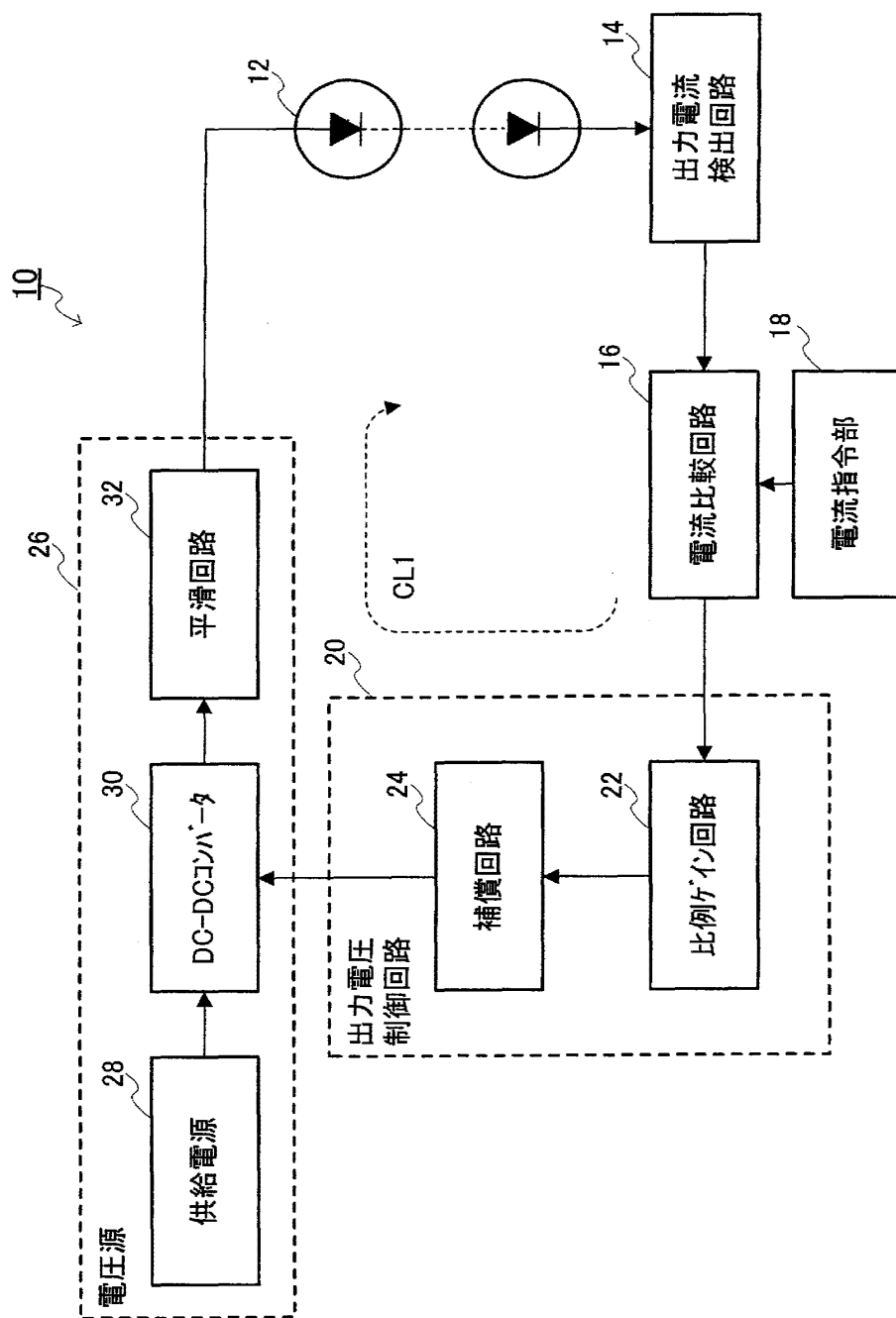
【図6】



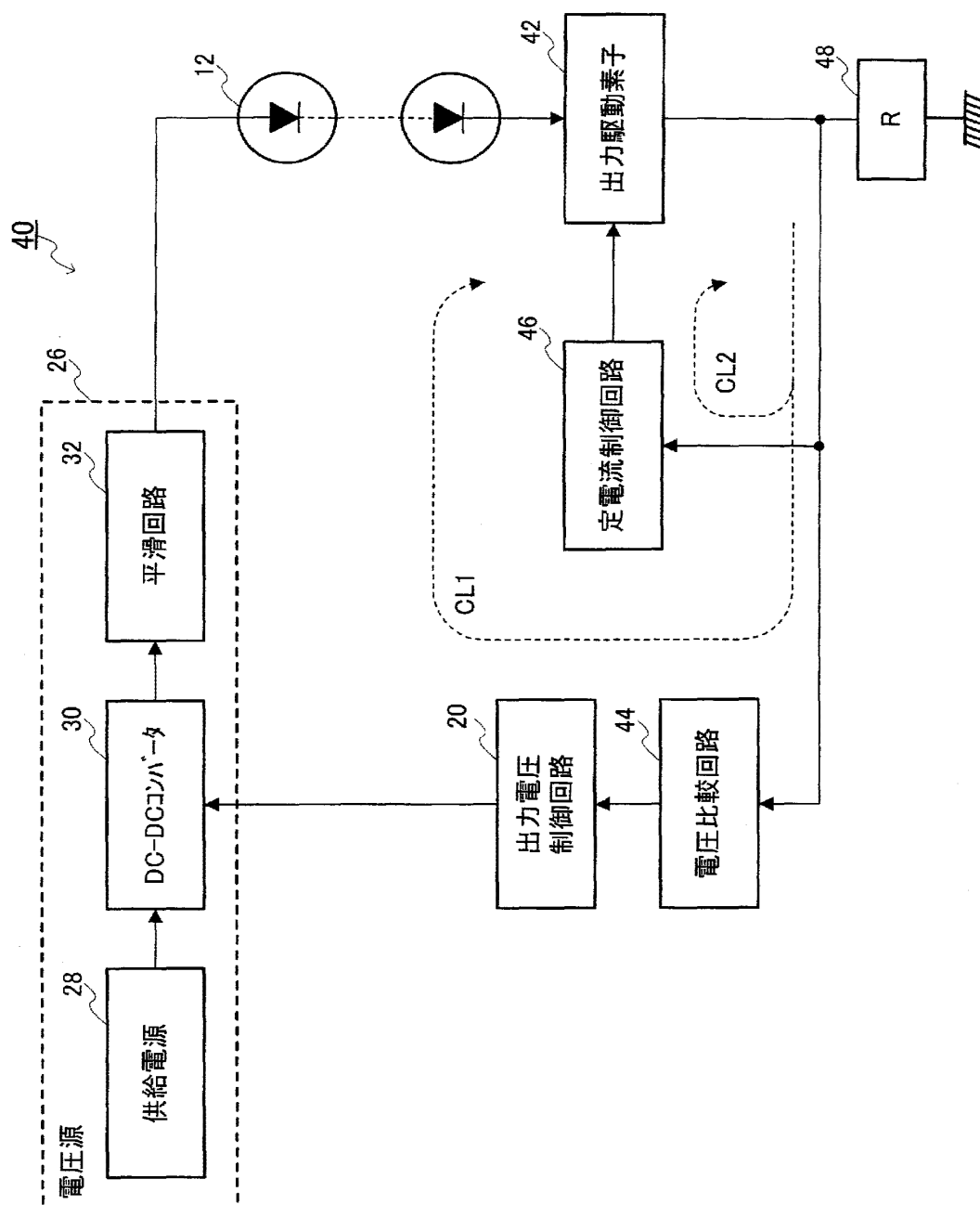
【図 7】



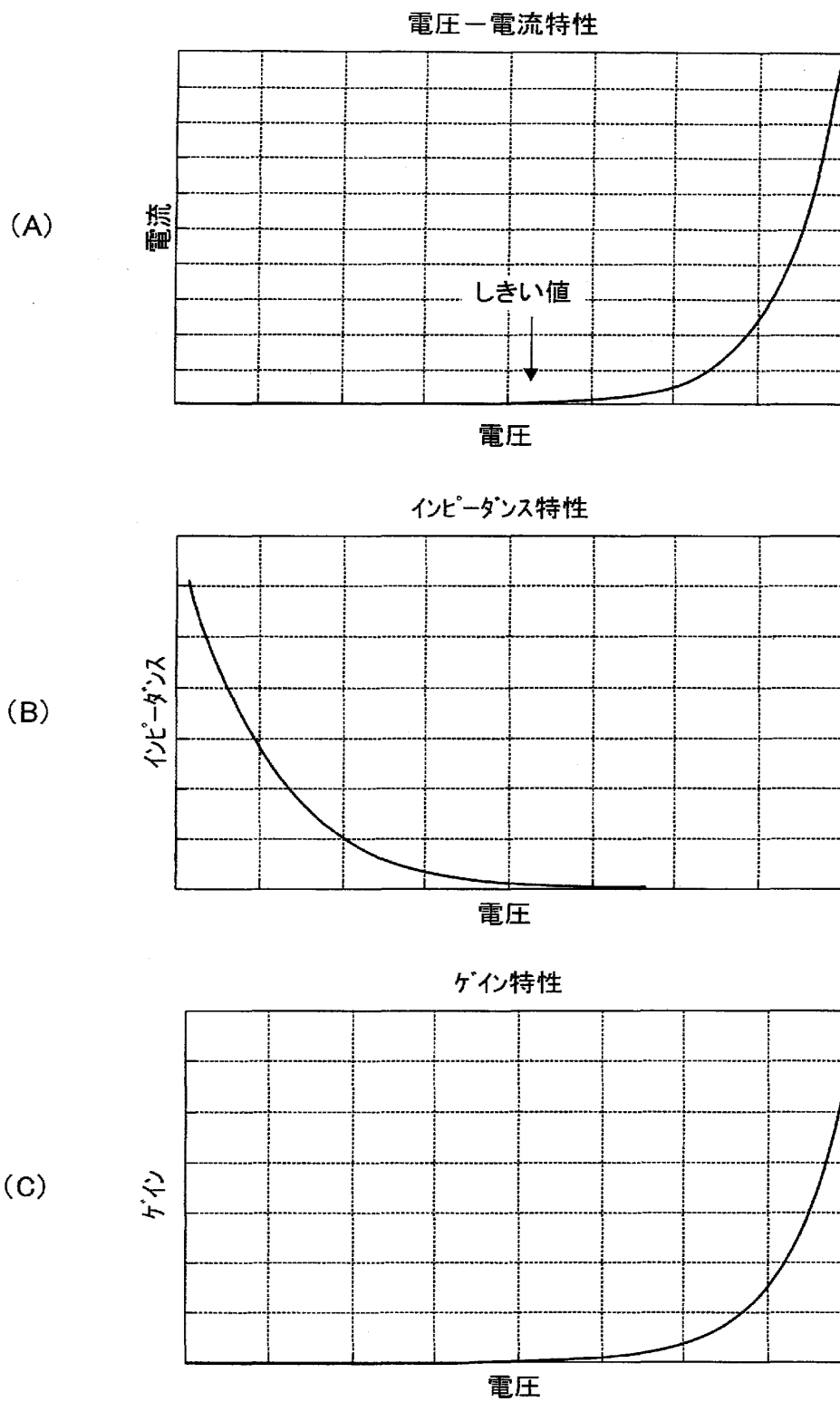
【図8】



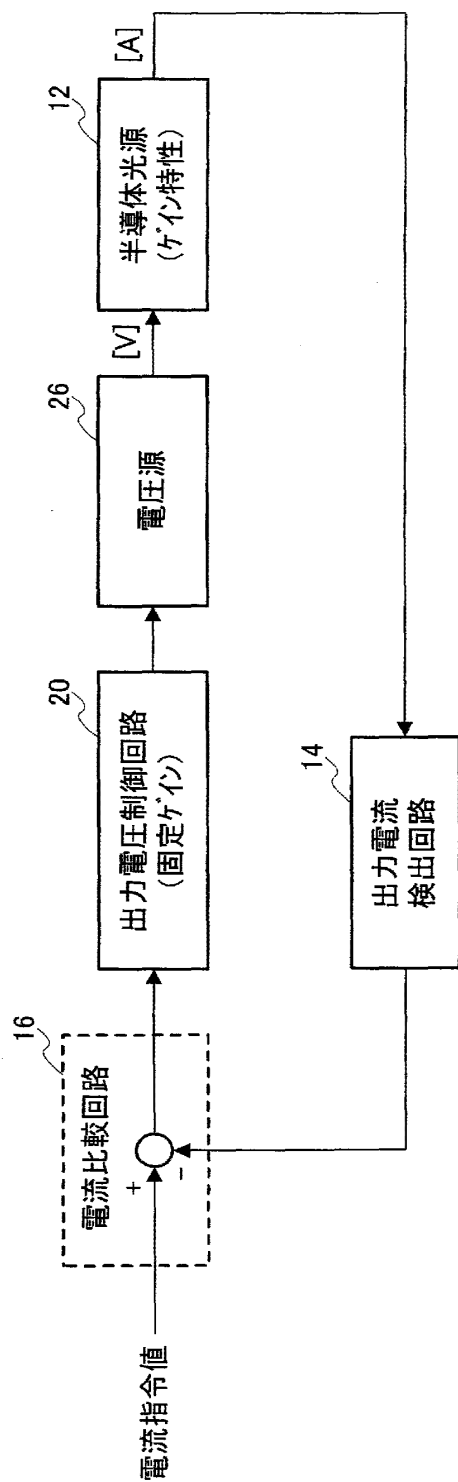
【図9】



【図10】



【図 1 1】



【書類名】要約書

【要約】

【課題】調光時に駆動電流値を加減したときに、駆動電流値の大小にかかわらず一定の制御性能を得ること。

【解決手段】半導体光源駆動装置１００は、電流駆動される半導体光源１１０と、半導体光源１１０を駆動する電圧源１７０と、電圧源１７０の出力電圧を制御することにより、半導体光源１１０を駆動する駆動電流値を制御する出力電圧制御回路１６０と、半導体光源１１０の出力電流を検出する出力電流検出回路１２０と、半導体光源１１０に流す駆動電流の基準値を指令する電流指令部１３０と、出力電流検出回路１２０によって検出された出力電流と電流指令部１３０によって指令された基準値とを比較する電流比較回路１４０と、半導体光源１１０のインピーダンスを検出するインピーダンス検出回路１５０と有する。出力電圧制御回路１６０は、電流比較回路１４０の出力とインピーダンス検出回路１５０の出力とに基づいて、電圧源１７０の出力電圧を制御する。

【選択図】図１

出願人履歴

000005821

19900828

新規登録

506178449

大阪府門真市大字門真1006番地

松下電器産業株式会社

000005821

20081001

名称変更

506178449

大阪府門真市大字門真1006番地

パナソニック株式会社



UNITED STATES PATENT AND TRADEMARK OFFICE

UNITED STATES DEPARTMENT OF COMMERCE
United States Patent and Trademark Office
Address: COMMISSIONER FOR PATENTS
P.O. Box 1450
Alexandria, Virginia 22313-1450
www.uspto.gov

APPLICATION NUMBER	FILING OR 371(C) DATE	FIRST NAMED APPLICANT	ATTY. DOCKET NO./TITLE
12/496,472	07/01/2009	Shuji INOUE	20186.12US01

CONFIRMATION NO. 4607

PUBLICATION NOTICE

53148
HAMRE, SCHUMANN, MUELLER & LARSON P.C.
P.O. BOX 2902-0902
MINNEAPOLIS, MN 55402



OC000000039528410

Title:SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD

Publication No.US-2010-0001659-A1

Publication Date:01/07/2010

NOTICE OF PUBLICATION OF APPLICATION

The above-identified application will be electronically published as a patent application publication pursuant to 37 CFR 1.211, et seq. The patent application publication number and publication date are set forth above.

The publication may be accessed through the USPTO's publically available Searchable Databases via the Internet at www.uspto.gov. The direct link to access the publication is currently <http://www.uspto.gov/patft/>.

The publication process established by the Office does not provide for mailing a copy of the publication to applicant. A copy of the publication may be obtained from the Office upon payment of the appropriate fee set forth in 37 CFR 1.19(a)(1). Orders for copies of patent application publications are handled by the USPTO's Office of Public Records. The Office of Public Records can be reached by telephone at (703) 308-9726 or (800) 972-6382, by facsimile at (703) 305-8759, by mail addressed to the United States Patent and Trademark Office, Office of Public Records, Alexandria, VA 22313-1450 or via the Internet.

In addition, information on the status of the application, including the mailing date of Office actions and the dates of receipt of correspondence filed in the Office, may also be accessed via the Internet through the Patent Electronic Business Center at www.uspto.gov using the public side of the Patent Application Information and Retrieval (PAIR) system. The direct link to access this status information is currently <http://pair.uspto.gov/>. Prior to publication, such status information is confidential and may only be obtained by applicant using the private side of PAIR.

Further assistance in electronically accessing the publication, or about PAIR, is available by calling the Patent Electronic Business Center at 1-866-217-9197.

Office of Data Management, Application Assistance Unit (571) 272-4000, or (571) 272-4200, or 1-888-786-0101



UNITED STATES PATENT AND TRADEMARK OFFICE

UNITED STATES DEPARTMENT OF COMMERCE
United States Patent and Trademark Office
Address: COMMISSIONER FOR PATENTS
P.O. Box 1450
Alexandria, Virginia 22313-1450
www.uspto.gov

NOTICE OF ALLOWANCE AND FEE(S) DUE

53148 7590 10/31/2011
HAMRE, SCHUMANN, MUELLER & LARSON P.C.
P.O. BOX 2902
MINNEAPOLIS, MN 55402-0902

EXAMINER

CHANG, DANIEL D

ART UNIT

PAPER NUMBER

2819

DATE MAILED: 10/31/2011

APPLICATION NO.	FILING DATE	FIRST NAMED INVENTOR	ATTORNEY DOCKET NO.	CONFIRMATION NO.
12/496,472	07/01/2009	Shuji INOUE	20186.12US01	4607

TITLE OF INVENTION: SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD

APPLN. TYPE	SMALL ENTITY	ISSUE FEE DUE	PUBLICATION FEE DUE	PREV. PAID ISSUE FEE	TOTAL FEE(S) DUE	DATE DUE
nonprovisional	NO	\$1740	\$300	\$0	\$2040	01/31/2012

THE APPLICATION IDENTIFIED ABOVE HAS BEEN EXAMINED AND IS ALLOWED FOR ISSUANCE AS A PATENT. PROSECUTION ON THE MERITS IS CLOSED. THIS NOTICE OF ALLOWANCE IS NOT A GRANT OF PATENT RIGHTS. THIS APPLICATION IS SUBJECT TO WITHDRAWAL FROM ISSUE AT THE INITIATIVE OF THE OFFICE OR UPON PETITION BY THE APPLICANT. SEE 37 CFR 1.313 AND MPEP 1308.

THE ISSUE FEE AND PUBLICATION FEE (IF REQUIRED) MUST BE PAID WITHIN THREE MONTHS FROM THE MAILING DATE OF THIS NOTICE OR THIS APPLICATION SHALL BE REGARDED AS ABANDONED. THIS STATUTORY PERIOD CANNOT BE EXTENDED. SEE 35 U.S.C. 151. THE ISSUE FEE DUE INDICATED ABOVE DOES NOT REFLECT A CREDIT FOR ANY PREVIOUSLY PAID ISSUE FEE IN THIS APPLICATION. IF AN ISSUE FEE HAS PREVIOUSLY BEEN PAID IN THIS APPLICATION (AS SHOWN ABOVE), THE RETURN OF PART B OF THIS FORM WILL BE CONSIDERED A REQUEST TO REAPPLY THE PREVIOUSLY PAID ISSUE FEE TOWARD THE ISSUE FEE NOW DUE.

HOW TO REPLY TO THIS NOTICE:

I. Review the SMALL ENTITY status shown above.

If the SMALL ENTITY is shown as YES, verify your current SMALL ENTITY status:

A. If the status is the same, pay the TOTAL FEE(S) DUE shown above.

B. If the status above is to be removed, check box 5b on Part B - Fee(s) Transmittal and pay the PUBLICATION FEE (if required) and twice the amount of the ISSUE FEE shown above, or

If the SMALL ENTITY is shown as NO:

A. Pay TOTAL FEE(S) DUE shown above, or

B. If applicant claimed SMALL ENTITY status before, or is now claiming SMALL ENTITY status, check box 5a on Part B - Fee(s) Transmittal and pay the PUBLICATION FEE (if required) and 1/2 the ISSUE FEE shown above.

II. PART B - FEE(S) TRANSMITTAL, or its equivalent, must be completed and returned to the United States Patent and Trademark Office (USPTO) with your ISSUE FEE and PUBLICATION FEE (if required). If you are charging the fee(s) to your deposit account, section "4b" of Part B - Fee(s) Transmittal should be completed and an extra copy of the form should be submitted. If an equivalent of Part B is filed, a request to reapply a previously paid issue fee must be clearly made, and delays in processing may occur due to the difficulty in recognizing the paper as an equivalent of Part B.

III. All communications regarding this application must give the application number. Please direct all communications prior to issuance to Mail Stop ISSUE FEE unless advised to the contrary.

IMPORTANT REMINDER: Utility patents issuing on applications filed on or after Dec. 12, 1980 may require payment of maintenance fees. It is patentee's responsibility to ensure timely payment of maintenance fees when due.

PART B - FEE(S) TRANSMITTAL

**Complete and send this form, together with applicable fee(s), to: Mail Mail Stop ISSUE FEE
Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450
or Fax (571)-273-2885**

INSTRUCTIONS: This form should be used for transmitting the ISSUE FEE and PUBLICATION FEE (if required). Blocks 1 through 5 should be completed where appropriate. All further correspondence including the Patent, advance orders and notification of maintenance fees will be mailed to the current correspondence address as indicated unless corrected below or directed otherwise in Block 1, by (a) specifying a new correspondence address; and/or (b) indicating a separate "FEE ADDRESS" for maintenance fee notifications.

CURRENT CORRESPONDENCE ADDRESS (Note: Use Block 1 for any change of address)

53148 7590 10/31/2011
HAMRE, SCHUMANN, MUELLER & LARSON P.C.
P.O. BOX 2902
MINNEAPOLIS, MN 55402-0902

Note: A certificate of mailing can only be used for domestic mailings of the Fee(s) Transmittal. This certificate cannot be used for any other accompanying papers. Each additional paper, such as an assignment or formal drawing, must have its own certificate of mailing or transmission.

Certificate of Mailing or Transmission

I hereby certify that this Fee(s) Transmittal is being deposited with the United States Postal Service with sufficient postage for first class mail in an envelope addressed to the Mail Stop ISSUE FEE address above, or being facsimile transmitted to the USPTO (571) 273-2885, on the date indicated below.

(Depositor's name)
(Signature)
(Date)

APPLICATION NO.	FILING DATE	FIRST NAMED INVENTOR	ATTORNEY DOCKET NO.	CONFIRMATION NO.
12/496,472	07/01/2009	Shuji INOUE	20186.12US01	4607

TITLE OF INVENTION: SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD

APPLN. TYPE	SMALL ENTITY	ISSUE FEE DUE	PUBLICATION FEE DUE	PREV. PAID ISSUE FEE	TOTAL FEE(S) DUE	DATE DUE
nonprovisional	NO	\$1740	\$300	\$0	\$2040	01/31/2012

EXAMINER	ART UNIT	CLASS-SUBCLASS
CHANG, DANIEL D	2819	315-291000

1. Change of correspondence address or indication of "Fee Address" (37 CFR 1.363).

- ☐ Change of correspondence address (or Change of Correspondence Address form PTO/SB/122) attached.
- ☐ "Fee Address" indication (or "Fee Address" Indication form PTO/SB/47; Rev 03-02 or more recent) attached. **Use of a Customer Number is required.**

2. For printing on the patent front page, list

- (1) the names of up to 3 registered patent attorneys or agents OR, alternatively, 1 _____
- (2) the name of a single firm (having as a member a registered attorney or agent) and the names of up to 2 registered patent attorneys or agents. If no name is listed, no name will be printed. 2 _____
- 3 _____

3. ASSIGNEE NAME AND RESIDENCE DATA TO BE PRINTED ON THE PATENT (print or type)

PLEASE NOTE: Unless an assignee is identified below, no assignee data will appear on the patent. If an assignee is identified below, the document has been filed for recordation as set forth in 37 CFR 3.11. Completion of this form is NOT a substitute for filing an assignment.

(A) NAME OF ASSIGNEE

(B) RESIDENCE: (CITY and STATE OR COUNTRY)

Please check the appropriate assignee category or categories (will not be printed on the patent): ☐ Individual ☐ Corporation or other private group entity ☐ Government

4a. The following fee(s) are submitted:

- ☐ Issue Fee
- ☐ Publication Fee (No small entity discount permitted)
- ☐ Advance Order - # of Copies _____

4b. Payment of Fee(s): (Please first reapply any previously paid issue fee shown above)

- ☐ A check is enclosed.
- ☐ Payment by credit card. Form PTO-2038 is attached.
- ☐ The Director is hereby authorized to charge the required fee(s), any deficiency, or credit any overpayment, to Deposit Account Number _____ (enclose an extra copy of this form).

5. **Change in Entity Status** (from status indicated above)

- ☐ a. Applicant claims SMALL ENTITY status. See 37 CFR 1.27. ☐ b. Applicant is no longer claiming SMALL ENTITY status. See 37 CFR 1.27(g)(2).

NOTE: The Issue Fee and Publication Fee (if required) will not be accepted from anyone other than the applicant; a registered attorney or agent; or the assignee or other party in interest as shown by the records of the United States Patent and Trademark Office.

Authorized Signature _____

Date _____

Typed or printed name _____

Registration No. _____

This collection of information is required by 37 CFR 1.311. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, Virginia 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, Virginia 22313-1450.

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.



UNITED STATES PATENT AND TRADEMARK OFFICE

UNITED STATES DEPARTMENT OF COMMERCE
United States Patent and Trademark Office
Address: COMMISSIONER FOR PATENTS
P.O. Box 1450
Alexandria, Virginia 22313-1450
www.uspto.gov

APPLICATION NO.	FILING DATE	FIRST NAMED INVENTOR	ATTORNEY DOCKET NO.	CONFIRMATION NO.
12/496,472	07/01/2009	Shuji INOUE	20186.12US01	4607

53148 7590 10/31/2011
HAMRE, SCHUMANN, MUELLER & LARSON P.C.
P.O. BOX 2902
MINNEAPOLIS, MN 55402-0902

EXAMINER

CHANG, DANIEL D

ART UNIT	PAPER NUMBER
----------	--------------

2819

DATE MAILED: 10/31/2011

Determination of Patent Term Adjustment under 35 U.S.C. 154 (b) (application filed on or after May 29, 2000)

The Patent Term Adjustment to date is 425 day(s). If the issue fee is paid on the date that is three months after the mailing date of this notice and the patent issues on the Tuesday before the date that is 28 weeks (six and a half months) after the mailing date of this notice, the Patent Term Adjustment will be 425 day(s).

If a Continued Prosecution Application (CPA) was filed in the above-identified application, the filing date that determines Patent Term Adjustment is the filing date of the most recent CPA.

Applicant will be able to obtain more detailed information by accessing the Patent Application Information Retrieval (PAIR) WEB site (<http://pair.uspto.gov>).

Any questions regarding the Patent Term Extension or Adjustment determination should be directed to the Office of Patent Legal Administration at (571)-272-7702. Questions relating to issue and publication fee payments should be directed to the Customer Service Center of the Office of Patent Publication at 1-(888)-786-0101 or (571)-272-4200.

Privacy Act Statement

The Privacy Act of 1974 (P.L. 93-579) requires that you be given certain information in connection with your submission of the attached form related to a patent application or patent. Accordingly, pursuant to the requirements of the Act, please be advised that: (1) the general authority for the collection of this information is 35 U.S.C. 2(b)(2); (2) furnishing of the information solicited is voluntary; and (3) the principal purpose for which the information is used by the U.S. Patent and Trademark Office is to process and/or examine your submission related to a patent application or patent. If you do not furnish the requested information, the U.S. Patent and Trademark Office may not be able to process and/or examine your submission, which may result in termination of proceedings or abandonment of the application or expiration of the patent.

The information provided by you in this form will be subject to the following routine uses:

1. The information on this form will be treated confidentially to the extent allowed under the Freedom of Information Act (5 U.S.C. 552) and the Privacy Act (5 U.S.C. 552a). Records from this system of records may be disclosed to the Department of Justice to determine whether disclosure of these records is required by the Freedom of Information Act.
2. A record from this system of records may be disclosed, as a routine use, in the course of presenting evidence to a court, magistrate, or administrative tribunal, including disclosures to opposing counsel in the course of settlement negotiations.
3. A record in this system of records may be disclosed, as a routine use, to a Member of Congress submitting a request involving an individual, to whom the record pertains, when the individual has requested assistance from the Member with respect to the subject matter of the record.
4. A record in this system of records may be disclosed, as a routine use, to a contractor of the Agency having need for the information in order to perform a contract. Recipients of information shall be required to comply with the requirements of the Privacy Act of 1974, as amended, pursuant to 5 U.S.C. 552a(m).
5. A record related to an International Application filed under the Patent Cooperation Treaty in this system of records may be disclosed, as a routine use, to the International Bureau of the World Intellectual Property Organization, pursuant to the Patent Cooperation Treaty.
6. A record in this system of records may be disclosed, as a routine use, to another federal agency for purposes of National Security review (35 U.S.C. 181) and for review pursuant to the Atomic Energy Act (42 U.S.C. 218(c)).
7. A record from this system of records may be disclosed, as a routine use, to the Administrator, General Services, or his/her designee, during an inspection of records conducted by GSA as part of that agency's responsibility to recommend improvements in records management practices and programs, under authority of 44 U.S.C. 2904 and 2906. Such disclosure shall be made in accordance with the GSA regulations governing inspection of records for this purpose, and any other relevant (i.e., GSA or Commerce) directive. Such disclosure shall not be used to make determinations about individuals.
8. A record from this system of records may be disclosed, as a routine use, to the public after either publication of the application pursuant to 35 U.S.C. 122(b) or issuance of a patent pursuant to 35 U.S.C. 151. Further, a record may be disclosed, subject to the limitations of 37 CFR 1.14, as a routine use, to the public if the record was filed in an application which became abandoned or in which the proceedings were terminated and which application is referenced by either a published application, an application open to public inspection or an issued patent.
9. A record from this system of records may be disclosed, as a routine use, to a Federal, State, or local law enforcement agency, if the USPTO becomes aware of a violation or potential violation of law or regulation.

Notice of Allowability	Application No.	Applicant(s)	
	12/496,472	INOUE, SHUJI	
	Examiner	Art Unit	
	DANIEL D. CHANG	2819	

-- The MAILING DATE of this communication appears on the cover sheet with the correspondence address--

All claims being allowable, PROSECUTION ON THE MERITS IS (OR REMAINS) CLOSED in this application. If not included herewith (or previously mailed), a Notice of Allowance (PTOL-85) or other appropriate communication will be mailed in due course. **THIS NOTICE OF ALLOWABILITY IS NOT A GRANT OF PATENT RIGHTS.** This application is subject to withdrawal from issue at the initiative of the Office or upon petition by the applicant. See 37 CFR 1.313 and MPEP 1308.

1. ☒ This communication is responsive to 7/1/2009.

2. ☐ An election was made by the applicant in response to a restriction requirement set forth during the interview on ____; the restriction requirement and election have been incorporated into this action.

3. ☒ The allowed claim(s) is/are 1-5.

4. ☒ Acknowledgment is made of a claim for foreign priority under 35 U.S.C. § 119(a)-(d) or (f).
 a) ☒ All b) ☐ Some* c) ☐ None of the:
 1. ☒ Certified copies of the priority documents have been received.
 2. ☐ Certified copies of the priority documents have been received in Application No. ____ .
 3. ☐ Copies of the certified copies of the priority documents have been received in this national stage application from the International Bureau (PCT Rule 17.2(a)).
 * Certified copies not received: ____.

Applicant has THREE MONTHS FROM THE "MAILING DATE" of this communication to file a reply complying with the requirements noted below. Failure to timely comply will result in ABANDONMENT of this application.
THIS THREE-MONTH PERIOD IS NOT EXTENDABLE.

5. ☐ A SUBSTITUTE OATH OR DECLARATION must be submitted. Note the attached EXAMINER'S AMENDMENT or NOTICE OF INFORMAL PATENT APPLICATION (PTO-152) which gives reason(s) why the oath or declaration is deficient.

6. ☐ CORRECTED DRAWINGS (as "replacement sheets") must be submitted.
 (a) ☐ including changes required by the Notice of Draftsperson's Patent Drawing Review (PTO-948) attached
 1) ☐ hereto or 2) ☐ to Paper No./Mail Date ____.

 (b) ☐ including changes required by the attached Examiner's Amendment / Comment or in the Office action of Paper No./Mail Date ____.

Identifying indicia such as the application number (see 37 CFR 1.84(c)) should be written on the drawings in the front (not the back) of each sheet. Replacement sheet(s) should be labeled as such in the header according to 37 CFR 1.121(d).

7. ☐ DEPOSIT OF and/or INFORMATION about the deposit of BIOLOGICAL MATERIAL must be submitted. Note the attached Examiner's comment regarding REQUIREMENT FOR THE DEPOSIT OF BIOLOGICAL MATERIAL.

Attachment(s)

1. ☒ Notice of References Cited (PTO-892) 2. ☐ Notice of Draftsperson's Patent Drawing Review (PTO-948) 3. ☒ Information Disclosure Statements (PTO/SB/08), Paper No./Mail Date <u>7/1/2009</u> 4. ☐ Examiner's Comment Regarding Requirement for Deposit of Biological Material	5. ☐ Notice of Informal Patent Application 6. ☐ Interview Summary (PTO-413), Paper No./Mail Date ____ . 7. ☐ Examiner's Amendment/Comment 8. ☒ Examiner's Statement of Reasons for Allowance 9. ☐ Other _____.
---	---

Reasons for Allowance

Claims 1-5 are allowable over the prior art of record.

The following is an examiner's statement of reasons for allowance: the best prior art of record, Suzuki, taken alone or in combination of other references, does not teach or fairly suggest a method or a semiconductor light source driving apparatus comprising, among other things, an impedance detecting section that detects an impedance of the semiconductor light source, wherein the output voltage controlling section controls the output voltage of the voltage source based on an output of the current comparing section and an output of the impedance detecting section (claim 1); and detecting an impedance of the semiconductor light source; and controlling the output voltage of the voltage source based on a result of the comparison and the impedance of the semiconductor light source (claim 5), as set forth in the claims.

Any comments considered necessary by applicant must be submitted no later than the payment of the issue fee and, to avoid processing delays, should preferably accompany the issue fee. Such submissions should be clearly labeled "Comments on Statement of Reasons for Allowance."

Contact Information

Any inquiry concerning this communication or earlier communications from the examiner should be directed to Daniel D. Chang whose telephone number is (571) 272-1801. The examiner can normally be reached on Monday through Friday.

If attempts to reach the examiner by telephone are unsuccessful, the examiner's supervisor, Shawki Ismail can be reached on (571) 272-3985. The fax phone number for the organization where this application or proceeding is assigned is 571-273-8300.

Information regarding the status of an application may be obtained from the Patent Application Information Retrieval (PAIR) system. Status information for published applications may be obtained from either Private PAIR or Public PAIR. Status information for unpublished applications is available through Private PAIR only. For more information about the PAIR system, see <http://pair-direct.uspto.gov>. Should you have questions on access to the Private PAIR system, contact the Electronic Business Center (EBC) at 866-217-9197 (toll-free). If you would like assistance from a USPTO Customer Service Representative or access to the automated information system, call 800-786-9199 (IN USA OR CANADA) or 571-272-1000.

Daniel D. Chang
Primary Examiner
Art Unit 2819

/Daniel D. Chang/
Primary Examiner, Art Unit 2819

Notice of References Cited	Application/Control No. 12/496,472	Applicant(s)/Patent Under Reexamination INOUE, SHUJI	
	Examiner DANIEL D. CHANG	Art Unit 2819	Page 1 of 1

U.S. PATENT DOCUMENTS

*		Document Number Country Code-Number-Kind Code	Date MM-YYYY	Name	Classification
*	A	US-2003/0173910 A1	09-2003	Suzuki, Toshio	315/291
*	B	US-7,906,917 B2	03-2011	Tripathi et al.	315/291
	C	US-			
	D	US-			
	E	US-			
	F	US-			
	G	US-			
	H	US-			
	I	US-			
	J	US-			
	K	US-			
	L	US-			
	M	US-			

FOREIGN PATENT DOCUMENTS

*		Document Number Country Code-Number-Kind Code	Date MM-YYYY	Country	Name	Classification
	N					
	O					
	P					
	Q					
	R					
	S					
	T					

NON-PATENT DOCUMENTS

*		Include as applicable: Author, Title Date, Publisher, Edition or Volume, Pertinent Pages)
	U	
	V	
	W	
	X	

*A copy of this reference is not being furnished with this Office action. (See MPEP § 707.05(a).)
Dates in MM-YYYY format are publication dates. Classifications may be US or foreign.

EAST Search History

EAST Search History (Prior Art)

Ref #	Hits	Search Query	DBs	Default Operator	Plurals	Time Stamp
S1	377	inoue-shuji\$.inv.	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:02
S2	13	S1 and (light adj source)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:03
S3	2	(light adj source) and (voltage adj source) and (output adj voltage adj control\$4) and (current adj detect\$3) and (current adj command) and (current adj compar\$3) and (impedance adj detect\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:08
S4	2	(light adj source) and (voltage adj source) and (voltage adj control\$4) and (current near detect\$3) and (current near command) and (current near compar\$3) and (impedance near detect\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:10
S5	2	(light near source) and (voltage near source) and (voltage near control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:11
S6	2	(light near3 source) and (voltage near3 source) and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:11
S7	1	(LED/.u/c. or (light adj emitting adj diode)) and (voltage near3 source) and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:12
S8	1	LED/.u/c. and (voltage near3 source)	US-PGPUB;	OR	ON	2011/10/10

		and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)	USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB			21:12
S9	12	light and (voltage near3 source) and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:13
S10	29	(voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:15
S11	19	(light near3 source) and (voltage near3 source) and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:16
S12	6	("6488390" "6498440" "6556067" "6636104" "6803732" "6808287").PN. OR ("7906917").URPN.	US-PGPUB; USPAT; USOCR	OR	OFF	2011/10/10 21:19
S13	4950	(315/291).CCLS.	US-PGPUB; USPAT	OR	OFF	2011/10/10 21:24
S14	1685	S13 and (light adj source)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:25
S15	2379	S13 and (LED.u/c. or (light adj source))	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:25
S16	1068	S15 and converter	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:26
S17	240	S16 and (current near detect\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:26

S18	500	((LED/.u/c. or (light adj emitting adj diode)) or (voltage near3 source)) and (current near3 detect\$3) and (current near3 compar\$3) and (impedance near3 detect\$3)	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:48
S19	6	((LED/.u/c. or (light adj emitting adj diode)) or (voltage near3 source)) and (current near3 detect\$3) and (current near3 compar\$3) and (impedance near3 detect\$3) and 315/291.ccls.	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:49
S20	26	((LED/.u/c. or (light adj emitting adj diode)) or (voltage near3 source)) and (current near3 detect\$3) and (current near3 compar\$3) and (impedance near3 detect\$3) and "315"/\$7.ccls.	US-PGPUB; USPAT; USOCR; FPRS; EPO; JPO; DERWENT; IBM_TDB	OR	ON	2011/10/10 21:51

EAST Search History (Interference)

Ref #	Hits	Search Query	DBs	Default Operator	Plurals	Time Stamp
L1	1	((light adj source) and (voltage adj source) and (output adj voltage adj control\$4) and (current adj detect\$3) and (current adj command) and (current adj compar\$3) and (impedance adj detect\$3)).clm.	US-PGPUB; USPAT; UPAD	OR	ON	2011/10/10 22:32
L2	1	((light adj source) and (voltage adj source) and (voltage adj control\$4) and (current near detect\$3) and (current near command) and (current near compar\$3) and (impedance near detect\$3)).clm.	US-PGPUB; USPAT; UPAD	OR	ON	2011/10/10 22:33
L3	1	((light near source) and (voltage near source) and (voltage near control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)).clm.	US-PGPUB; USPAT; UPAD	OR	ON	2011/10/10 22:34
L4	1	((light near3 source) and (voltage near3 source) and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)).clm.	US-PGPUB; USPAT; UPAD	OR	ON	2011/10/10 22:34
L5	0	((LED/.u/c. or (light adj emitting adj diode)) and (voltage near3 source) and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)).clm.	US-PGPUB; USPAT; UPAD	OR	ON	2011/10/10 22:34
L6	0	(LED/.u/c. and (voltage near3 source) and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)).clm.	US-PGPUB; USPAT; UPAD	OR	ON	2011/10/10 22:35
L7	1	(light and (voltage near3 source) and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current	US-PGPUB; USPAT;	OR	ON	2011/10/10 22:35

EAST Search History

		near3 compar\$3) and (impedance near3 detect\$3)).clm.	UPAD			
L8	2	((voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3) and (impedance near3 detect\$3)).clm.	US-PGPUB; USPAT; UPAD	OR	ON	2011/10/10 22:36
L9	3	((light near3 source) and (voltage near3 source) and (voltage near3 control\$4) and (current near3 detect\$3) and (current near3 command) and (current near3 compar\$3)).clm.	US-PGPUB; USPAT; UPAD	OR	ON	2011/10/10 22:36
L10	14	((LED/.u/c. or (light adj emitting adj diode)) or (voltage near3 source)) and (current near3 detect\$3) and (current near3 compar\$3) and (impedance near3 detect\$3)).clm.	US-PGPUB; USPAT; UPAD	OR	ON	2011/10/10 22:38

10/ 10/ 2011 10:39:59 PM

C:\ Users\ dchang\ Documents\ EAST\ Workspaces\ 12496472.wsp

Date Mailed: July 1, 2009

Sheet 1 of 1

FORM SB08* INFORMATION DISCLOSURE STATEMENT IN AN APPLICATION (Use several sheets if necessary)	Docket Number: 20186.0012US01	Application Number: Unknown
	Applicant: INOUE	
	Filing Date: Herewith	Group Art Unit: Unknown

[illegible]

Customer Number

EXAMINER	/Daniel Chang/	DATE CONSIDERED	10/10/2011
EXAMINER: Initial if reference considered, whether or not citation is in conformance with MPEP 609; draw line through citation if not in conformance and not considered. Include copy of this form for next communication to the Applicant.			

Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Issue Classification 	Application/Control No. 12496472	Applicant(s)/Patent Under Reexamination INOUE, SHUJI
	Examiner DANIEL D CHANG	Art Unit 2819

ORIGINAL						INTERNATIONAL CLASSIFICATION									
CLASS		SUBCLASS				CLAIMED						NON-CLAIMED			
315		291				H	0	5	B	37 / 02 (2006.01.01)					
						G	0	5	F	1 / 00 (2006.01.01)					
CROSS REFERENCE(S)															
CLASS	SUBCLASS (ONE SUBCLASS PER BLOCK)														
315	307	308	312												

☒ Claims renumbered in the same order as presented by applicant ☐ CPA ☐ T.D. ☐ R.1.47															
Final	Original	Final	Original	Final	Original	Final	Original	Final	Original	Final	Original	Final	Original	Final	Original
1	1														
2	2														
3	3														
4	4														
5	5														

NONE		Total Claims Allowed:	
		5	
(Assistant Examiner) /DANIEL D CHANG/ Primary Examiner.Art Unit 2819 (Primary Examiner)	(Date) 10/10/2011 (Date)	O.G. Print Claim(s)	O.G. Print Figure
		1	5

Search Notes 	Application/Control No. 12496472	Applicant(s)/Patent Under Reexamination INOUE, SHUJI
	Examiner DANIEL D CHANG	Art Unit 2819

SEARCHED			
Class	Subclass	Date	Examiner
315	291, 294, 307, 308, 224, 312, 128	10/10/2011	dc

SEARCH NOTES		
Search Notes	Date	Examiner
See search history printout	10/10/2011	dc

INTERFERENCE SEARCH			
Class	Subclass	Date	Examiner
PGPUB	Text search	10/10/2011	dc

--	--



UNITED STATES PATENT AND TRADEMARK OFFICE

UNITED STATES DEPARTMENT OF COMMERCE
 United States Patent and Trademark Office
 Address: COMMISSIONER FOR PATENTS
 P.O. Box 1450
 Alexandria, Virginia 22313-1450
 www.uspto.gov

BIB DATA SHEET

CONFIRMATION NO. 4607

SERIAL NUMBER 12/496,472	FILING or 371(c) DATE 07/01/2009 RULE	CLASS 315	GROUP ART UNIT 2819	ATTORNEY DOCKET NO. 20186.12US01		
APPLICANTS Shuji INOUE, Okayama, JAPAN; ** CONTINUING DATA ***** ** FOREIGN APPLICATIONS ***** JAPAN 2008-175070 07/03/2008 ** IF REQUIRED, FOREIGN FILING LICENSE GRANTED ** 07/13/2009						
Foreign Priority claimed ☒ Yes ☐ No 35 USC 119(a-d) conditions met ☒ Yes ☐ No Verified and Acknowledged <u>/DANIEL D. CHANG/</u> Examiner's Signature		☐ Met after Allowance <u>/DC/</u> Initials	STATE OR COUNTRY JAPAN	SHEETS DRAWINGS 11	TOTAL CLAIMS 5	INDEPENDENT CLAIMS 2
ADDRESS HAMRE, SCHUMANN, MUELLER & LARSON P.C. P.O. BOX 2902 MINNEAPOLIS, MN 55402-0902 UNITED STATES						
TITLE SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD						
FILING FEE RECEIVED 1090	FEES: Authority has been given in Paper No. _____ to charge/credit DEPOSIT ACCOUNT No. _____ for following:		☐ All Fees ☐ 1.16 Fees (Filing) ☐ 1.17 Fees (Processing Ext. of time) ☐ 1.18 Fees (Issue) ☐ Other _____ ☐ Credit			

PART B - FEE(S) TRANSMITTAL

Complete and send this form, together with applicable fee(s), to: **Mail** Mail Stop ISSUE FEE
Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450
or Fax (571)-273-2885

INSTRUCTIONS: This form should be used for transmitting the ISSUE FEE and PUBLICATION FEE (if required). Blocks 1 through 5 should be completed where appropriate. All further correspondence including the Patent, advance orders and notification of maintenance fees will be mailed to the current correspondence address as indicated unless corrected below or directed otherwise in Block 1, by (a) specifying a new correspondence address; and/or (b) indicating a separate "FEE ADDRESS" for maintenance fee notifications.

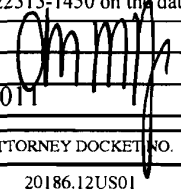
CURRENT CORRESPONDENCE ADDRESS (Note: Use Block 1 for any change of address)

53148 7590 10/31/2011
HAMRE, SCHUMANN, MUELLER & LARSON P.C.
P.O. BOX 2902
MINNEAPOLIS, MN 55402-0902

Note: A certificate of mailing can only be used for domestic mailings of the Fee(s) Transmittal. This certificate cannot be used for any other accompanying papers. Each additional paper, such as an assignment or formal drawing, must have its own certificate of mailing or transmission.

Certificate of Mailing or Transmission

I hereby certify that this Fee(s) Transmittal is being transmitted by EFS
Web to: Mail Stop: Issue Fee, Commissioner for Patents, P.O. Box
1450, Alexandria, VA 22313-1450 on the date indicated below.

Chieko Rogers (Depositor's name)
 (Signature)
November 17, 2011 (Date)

APPLICATION NO.	FILING DATE	FIRST NAMED INVENTOR	ATTORNEY DOCKET NO.	CONFIRMATION NO.
12/496,472	07/01/2009	Shuji INOUE	20186.12US01	4607

TITLE OF INVENTION: SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD

APPLN. TYPE	SMALL ENTITY	ISSUE FEE DUE	PUBLICATION FEE DUE	PREV. PAID ISSUE FEE	TOTAL FEE(S) DUE	DATE DUE
nonprovisional	NO	\$1740	\$300	\$0	\$2040	01/31/2012

EXAMINER	ART UNIT	CLASS-SUBCLASS
CHIANG, DANIEL D	2819	315-291000

1. Change of correspondence address or indication of "Fee Address" (37 CFR 1.363).
☐ Change of correspondence address (or Change of Correspondence Address form PTO/SB/122) attached.
☐ "Fee Address" indication (or "Fee Address" Indication form PTO/SB/47; Rev 03-02 or more recent) attached. Use of a **Customer Number is required.**

2. For printing on the patent front page, list
(1) the names of up to 3 registered patent attorneys or agents OR, alternatively,
(2) the name of a single firm (having as a member a registered attorney or agent) and the names of up to 2 registered patent attorneys or agents. If no name is listed, no name will be printed.

1 Hamre, Schumann,
2 Mueller & Larson,
3 P.C.

3. ASSIGNEE NAME AND RESIDENCE DATA TO BE PRINTED ON THE PATENT (print or type)

PLEASE NOTE: Unless an assignee is identified below, no assignee data will appear on the patent. If an assignee is identified below, the document has been filed for recordation as set forth in 37 CFR 3.11. Completion of this form is NOT a substitute for filing an assignment.

(A) NAME OF ASSIGNEE

Panasonic Corporation

(B) RESIDENCE: (CITY and STATE OR COUNTRY)

Osaka, Japan

Please check the appropriate assignee category or categories (will not be printed on the patent): ☐ Individual ☒ Corporation or other private group entity ☐ Government

4a. The following fee(s) are submitted:

- ☒ Issue Fee
☒ Publication Fee (No small entity discount permitted)
☐ Advance Order - # of Copies _____

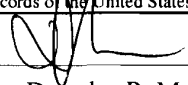
4b. Payment of Fee(s): (Please first reapply any previously paid issue fee shown above)

- ☐ A check is enclosed.
☐ Payment by credit card. Form PTO-2038 is attached.
☒ The Director is hereby authorized to charge the required fee(s), any deficiency, or credit any overpayment, to Deposit Account Number 50-3478 (enclose an extra copy of this form).

5. Change in Entity Status (from status indicated above)

- ☐ a. Applicant claims SMALL ENTITY status. See 37 CFR 1.27. ☐ b. Applicant is no longer claiming SMALL ENTITY status. See 37 CFR 1.27(g)(2).

NOTE: The Issue Fee and Publication Fee (if required) will not be accepted from anyone other than the applicant; a registered attorney or agent; or the assignee or other party in interest as shown by the records of the United States Patent and Trademark Office.

Authorized Signature 
Typed or printed name **Douglas P. Mueller**

Date **November 17, 2011**
Registration No. **30,300**

This collection of information is required by 37 CFR 1.311. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, Virginia 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, Virginia 22313-1450.

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

Electronic Patent Application Fee Transmittal				
Application Number:		12496472		
Filing Date:		01-Jul-2009		
Title of Invention:		SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD		
First Named Inventor/Applicant Name:		Shuji INOUE		
Filer:		Douglas P. Mueller/Chieko Rogers		
Attorney Docket Number:		20186.12US01		
Filed as Large Entity				
Utility under 35 USC 111(a) Filing Fees				
Description	Fee Code	Quantity	Amount	Sub-Total in USD(\$)
Basic Filing:				
Pages:				
Claims:				
Miscellaneous-Filing:				
Petition:				
Patent-Appeals-and-Interference:				
Post-Allowance-and-Post-Issuance:				
Utility Appl issue fee	1501	1	1740	1740
Publ. Fee- early, voluntary, or normal	1504	1	300	300

Description	Fee Code	Quantity	Amount	Sub-Total in USD(\$)
Extension-of-Time:				
Miscellaneous:				
Total in USD (\$)				2040

Electronic Acknowledgement Receipt	
EFS ID:	11435917
Application Number:	12496472
International Application Number:	
Confirmation Number:	4607
Title of Invention:	SEMICONDUCTOR LIGHT SOURCE DRIVING APPARATUS AND SEMICONDUCTOR LIGHT SOURCE DRIVING METHOD
First Named Inventor/Applicant Name:	Shuji INOUE
Customer Number:	53148
Filer:	Douglas P. Mueller/Chieko Rogers
Filer Authorized By:	Douglas P. Mueller
Attorney Docket Number:	20186.12US01
Receipt Date:	17-NOV-2011
Filing Date:	01-JUL-2009
Time Stamp:	20:43:15
Application Type:	Utility under 35 USC 111(a)

Payment information:

Submitted with Payment	yes
Payment Type	Deposit Account
Payment was successfully received in RAM	\$2040
RAM confirmation Number	6861
Deposit Account	503478
Authorized User	

The Director of the USPTO is hereby authorized to charge indicated fees and credit any overpayment as follows:

Charge any Additional Fees required under 37 C.F.R. Section 1.21 (Miscellaneous fees and charges)

File Listing:					
Document Number	Document Description	File Name	File Size(Bytes)/ Message Digest	Multi Part /.zip	Pages (if appl.)
1	Issue Fee Payment (PTO-85B)	ISSUE_FEE.pdf	36941 8c160392bcb38ec2a20f6a3ccd0c4e622b16bfac	no	1
Warnings:					
Information:					
2	Fee Worksheet (SB06)	fee-info.pdf	32089 ed5d3b9d880502c1f7494cf74ef13a9ae04780da	no	2
Warnings:					
Information:					
Total Files Size (in bytes):			69030		
This Acknowledgement Receipt evidences receipt on the noted date by the USPTO of the indicated documents, characterized by the applicant, and including page counts, where applicable. It serves as evidence of receipt similar to a Post Card, as described in MPEP 503. <u>New Applications Under 35 U.S.C. 111</u> If a new application is being filed and the application includes the necessary components for a filing date (see 37 CFR 1.53(b)-(d) and MPEP 506), a Filing Receipt (37 CFR 1.54) will be issued in due course and the date shown on this Acknowledgement Receipt will establish the filing date of the application. <u>National Stage of an International Application under 35 U.S.C. 371</u> If a timely submission to enter the national stage of an international application is compliant with the conditions of 35 U.S.C. 371 and other applicable requirements a Form PCT/DO/EO/903 indicating acceptance of the application as a national stage submission under 35 U.S.C. 371 will be issued in addition to the Filing Receipt, in due course. <u>New International Application Filed with the USPTO as a Receiving Office</u> If a new international application is being filed and the international application includes the necessary components for an international filing date (see PCT Article 11 and MPEP 1810), a Notification of the International Application Number and of the International Filing Date (Form PCT/RO/105) will be issued in due course, subject to prescriptions concerning national security, and the date shown on this Acknowledgement Receipt will establish the international filing date of the application.					



UNITED STATES PATENT AND TRADEMARK OFFICE

UNITED STATES DEPARTMENT OF COMMERCE
United States Patent and Trademark Office
Address: COMMISSIONER FOR PATENTS
P.O. Box 1450
Alexandria, Virginia 22313-1450
www.uspto.gov

APPLICATION NO.	ISSUE DATE	PATENT NO.	ATTORNEY DOCKET NO.	CONFIRMATION NO.
12/496,472	01/10/2012	8093830	20186.12US01	4607

53148 7590 12/21/2011
HAMRE, SCHUMANN, MUELLER & LARSON P.C.
P.O. BOX 2902
MINNEAPOLIS, MN 55402-0902

ISSUE NOTIFICATION

The projected patent number and issue date are specified above.

Determination of Patent Term Adjustment under 35 U.S.C. 154 (b) (application filed on or after May 29, 2000)

The Patent Term Adjustment is 425 day(s). Any patent to issue from the above-identified application will include an indication of the adjustment on the front page.

If a Continued Prosecution Application (CPA) was filed in the above-identified application, the filing date that determines Patent Term Adjustment is the filing date of the most recent CPA.

Applicant will be able to obtain more detailed information by accessing the Patent Application Information Retrieval (PAIR) WEB site (<http://pair.uspto.gov>).

Any questions regarding the Patent Term Extension or Adjustment determination should be directed to the Office of Patent Legal Administration at (571)-272-7702. Questions relating to issue and publication fee payments should be directed to the Application Assistance Unit (AAU) of the Office of Data Management (ODM) at (571)-272-4200.

APPLICANT(s) (Please see PAIR WEB site <http://pair.uspto.gov> for additional applicants):

Shuji INOUE, Okayama, JAPAN;

AO 120 (Rev. 08/10)

TO: Mail Stop 8 Director of the U.S. Patent and Trademark Office P.O. Box 1450 Alexandria, VA 22313-1450	REPORT ON THE FILING OR DETERMINATION OF AN ACTION REGARDING A PATENT OR TRADEMARK
---	---

In Compliance with 35 U.S.C. § 290 and/or 15 U.S.C. § 1116 you are hereby advised that a court action has been filed in the U.S. District Court Eastern District of Texas on the following

☐ Trademarks or ☒ Patents. (☐ the patent action involves 35 U.S.C. § 292.);

DOCKET NO. 2:21-CV-00139	DATE FILED 4/20/2021	U.S. DISTRICT COURT Eastern District of Texas
PLAINTIFF Bishop Display Tech LLC		DEFENDANT Samsung Electronics Co., Ltd.; Samsung Electronics America, Inc.; and Samsung Display Co., Ltd., Korean Corp.
PATENT OR TRADEMARK NO.	DATE OF PATENT OR TRADEMARK	HOLDER OF PATENT OR TRADEMARK
1 6,819,377	11/16/2004	Bishop Display Tech LLC
2 6,822,706	11/23/2004	Bishop Display Tech LLC
3 7,583,347	9/1/2009	Bishop Display Tech LLC
4 7,995,047	8/9/2011	Bishop Display Tech LLC
5 8,093,830	1/10/2012	Bishop Display Tech LLC

In the above—entitled case, the following patent(s)/ trademark(s) have been included:

DATE INCLUDED	INCLUDED BY ☐ Amendment ☐ Answer ☐ Cross Bill ☐ Other Pleading	
PATENT OR TRADEMARK NO.	DATE OF PATENT OR TRADEMARK	HOLDER OF PATENT OR TRADEMARK
1 8,016,449	9/13/2011	Bishop Display Tech LLC
2		
3		
4		
5		

In the above—entitled case, the following decision has been rendered or judgement issued:

DECISION/JUDGEMENT

CLERK	(BY) DEPUTY CLERK	DATE
-------	-------------------	------

Copy 1—Upon initiation of action, mail this copy to Director Copy 3—Upon termination of action, mail this copy to Director
Copy 2—Upon filing document adding patent(s), mail this copy to Director Copy 4—Case file copy

AO 120 (Rev. 08/10)

TO: Mail Stop 8 Director of the U.S. Patent and Trademark Office P.O. Box 1450 Alexandria, VA 22313-1450	REPORT ON THE FILING OR DETERMINATION OF AN ACTION REGARDING A PATENT OR TRADEMARK
---	---

In Compliance with 35 U.S.C. § 290 and/or 15 U.S.C. § 1116 you are hereby advised that a court action has been filed in the U.S. District Court Eastern District of Texas on the following

☐ Trademarks or ☒ Patents. (☐ the patent action involves 35 U.S.C. § 292.);

DOCKET NO. 2:21-CV-00139	DATE FILED 4/20/2021	U.S. DISTRICT COURT Eastern District of Texas
PLAINTIFF Bishop Display Tech LLC		DEFENDANT Samsung Electronics Co., Ltd.; Samsung Electronics America, Inc.; and Samsung Display Co., Ltd., Korean Corp.
PATENT OR TRADEMARK NO.	DATE OF PATENT OR TRADEMARK	HOLDER OF PATENT OR TRADEMARK
1 6,819,377	11/16/2004	Bishop Display Tech LLC
2 6,822,706	11/23/2004	Bishop Display Tech LLC
3 7,583,347	9/1/2009	Bishop Display Tech LLC
4 7,995,047	8/9/2011	Bishop Display Tech LLC
5 8,093,830	1/10/2012	Bishop Display Tech LLC

In the above—entitled case, the following patent(s)/ trademark(s) have been included:

DATE INCLUDED	INCLUDED BY ☐ Amendment ☐ Answer ☐ Cross Bill ☐ Other Pleading		
PATENT OR TRADEMARK NO.	DATE OF PATENT OR TRADEMARK	HOLDER OF PATENT OR TRADEMARK	
1 8,016,449	9/13/2011	Bishop Display Tech LLC	
2			
3			
4			
5			

In the above—entitled case, the following decision has been rendered or judgement issued:

DECISION/JUDGEMENT Accordingly, all claims, counterclaims, and causes of action asserted in the above-captioned case are DISMISSED WITH PREJUDICE

CLERK <i>David A. O'Toole</i>	(BY) DEPUTY CLERK	DATE 5/12/22
----------------------------------	-------------------	------------------------

Copy 1—Upon initiation of action, mail this copy to Director Copy 3—Upon termination of action, mail this copy to Director
 Copy 2—Upon filing document adding patent(s), mail this copy to Director Copy 4—Case file copy

Print

Save As...

Reset

AO 120 (Rev. 08/10)

TO: Mail Stop 8 Director of the U.S. Patent and Trademark Office P.O. Box 1450 Alexandria, VA 22313-1450	REPORT ON THE FILING OR DETERMINATION OF AN ACTION REGARDING A PATENT OR TRADEMARK
---	---

In Compliance with 35 U.S.C. § 290 and/or 15 U.S.C. § 1116 you are hereby advised that a court action has been filed in the U.S. District Court Eastern District of Texas on the following

☐ Trademarks or ☒ Patents. (☐ the patent action involves 35 U.S.C. § 292.);

DOCKET NO. 2:22-cv-385	DATE FILED 10/3/2022	U.S. DISTRICT COURT Eastern District of Texas
PLAINTIFF BISHOP DISPLAY TECH LLC		DEFENDANT INNOLUX CORPORATION
PATENT OR TRADEMARK NO.	DATE OF PATENT OR TRADEMARK	HOLDER OF PATENT OR TRADEMARK
1 6,819,377	01/27/2021	BISHOP DISPLAY TECH LLC
2 6,822,706	11/23/2004	BISHOP DISPLAY TECH LLC
3 7,583,347	09/01/2009	BISHOP DISPLAY TECH LLC
4 7,995,047	08/09/2011	BISHOP DISPLAY TECH LLC
5 8,093,830	01/10/2012	BISHOP DISPLAY TECH LLC

In the above—entitled case, the following patent(s)/ trademark(s) have been included:

DATE INCLUDED	INCLUDED BY ☐ Amendment ☐ Answer ☐ Cross Bill ☐ Other Pleading	
PATENT OR TRADEMARK NO.	DATE OF PATENT OR TRADEMARK	HOLDER OF PATENT OR TRADEMARK
1 7,414,682	08/19/2008	BISHOP DISPLAY TECH LLC
2		
3		
4		
5		

In the above—entitled case, the following decision has been rendered or judgement issued:

DECISION/JUDGEMENT

CLERK	(BY) DEPUTY CLERK	DATE
-------	-------------------	------

Copy 1—Upon initiation of action, mail this copy to Director Copy 3—Upon termination of action, mail this copy to Director
Copy 2—Upon filing document adding patent(s), mail this copy to Director Copy 4—Case file copy

AO 120 (Rev. 08/10)

TO: Mail Stop 8 Director of the U.S. Patent and Trademark Office P.O. Box 1450 Alexandria, VA 22313-1450	REPORT ON THE FILING OR DETERMINATION OF AN ACTION REGARDING A PATENT OR TRADEMARK
---	---

In Compliance with 35 U.S.C. § 290 and/or 15 U.S.C. § 1116 you are hereby advised that a court action has been filed in the U.S. District Court Eastern District of Texas on the following

☒ Trademarks or ☐ Patents. (☐ the patent action involves 35 U.S.C. § 292.);

DOCKET NO. 2:24-cv-85	DATE FILED 2/8/2024	U.S. DISTRICT COURT Eastern District of Texas
PLAINTIFF BISHOP DISPLAY TECH, LLC		DEFENDANT LG ELECTRONICS INC., LG ELECTRONICS U.S.A., INC., LG DISPLAY CO., LTD., AND NEW OPTICS, LTD.,
PATENT OR TRADEMARK NO.	DATE OF PATENT OR TRADEMARK	HOLDER OF PATENT OR TRADEMARK
1 6,819,377		SEE ATTACHED SHEET
2 6,822,706		
3 7,583,347		
4 7,995,047		
5 8,093,830		

In the above—entitled case, the following patent(s)/ trademark(s) have been included:

DATE INCLUDED	INCLUDED BY	
	☐ Amendment ☐ Answer ☐ Cross Bill ☐ Other Pleading	
PATENT OR TRADEMARK NO.	DATE OF PATENT OR TRADEMARK	HOLDER OF PATENT OR TRADEMARK
1 7,414,682		
2		
3		
4		
5		

In the above—entitled case, the following decision has been rendered or judgement issued:

DECISION/JUDGEMENT

CLERK	(BY) DEPUTY CLERK	DATE
-------	-------------------	------

Copy 1—Upon initiation of action, mail this copy to Director Copy 3—Upon termination of action, mail this copy to Director
 Copy 2—Upon filing document adding patent(s), mail this copy to Director Copy 4—Case file copy

Print

Save As...

Reset